



---

# YMF825

## SD-1

### universal Sound Designer 1

---

#### ■ 概要

YMF825 は、高音質なメロディと操作音・警報音等を再生するための音源 LSI で、家庭用電化製品や OA 機器など、ユーザーインタフェースを有した製品を想定しています。

音源部にはヤマハ独自の FM シンセサイザを搭載しており、わずか数十バイトのパラメータ指定により、従来のブザー音より遥かにクリアで高音質の、豊かなサウンドを再生することができます。

内蔵のハードウェアシーケンサは、ホスト CPU に大きな負担を掛けることなく、最大 16 音色のサウンドコンテンツを再生することが可能です。

再生途中でも簡単なコマンドで音量や繰り返し再生間隔をリアルタイムに制御できます。

また、最大出力 900mW (8Ω 負荷) のスピーカーアンプを内蔵しており、スピーカーを直接駆動できるので、少ない部品点数でシステムを構成することができます。

## ヤマハ株式会社

YMF825 カタログ
CATALOG No. LSI-3MF825A40
2011.8

## ■ 特徴

- FM 最大16音を同時に発音可能
- FM 音源用の基本波形：29種類（内蔵）、アルゴリズム：8種類で、多彩な音作りが可能
- CPU からの制御用にクロック同期式シリアルインタフェースを内蔵
- スピーカーアンプを内蔵（スピーカー出力端子に外部アンプの接続も可能）
- 3バンドのイコライザを内蔵
- 16bit モノラル D/A コンバータを内蔵
- パワーオンリセット内蔵
- 電源仕様

<5V単一電源で使用する場合>

・ スピーカーアンプ用電源	SPVDD	5.0±0.5V	(4.5V～5.5V)
・ I/O 電源	IOVDD	5.0±0.5V	(4.5V～5.5V)
・ コア電源	VDD	内蔵レギュレータから供給	

<2電源で使用する場合>

・ スピーカーアンプ用電源	SPVDD	5.0±0.5V	(4.5V～5.5V)
・ I/O 電源	IOVDD	3.3±0.3V	(3.0V～3.6V)
・ コア電源	VDD	3.3±0.3V	(3.0V～3.6V)

### ❗ 電源について

<5V 単一電源で使用する場合>

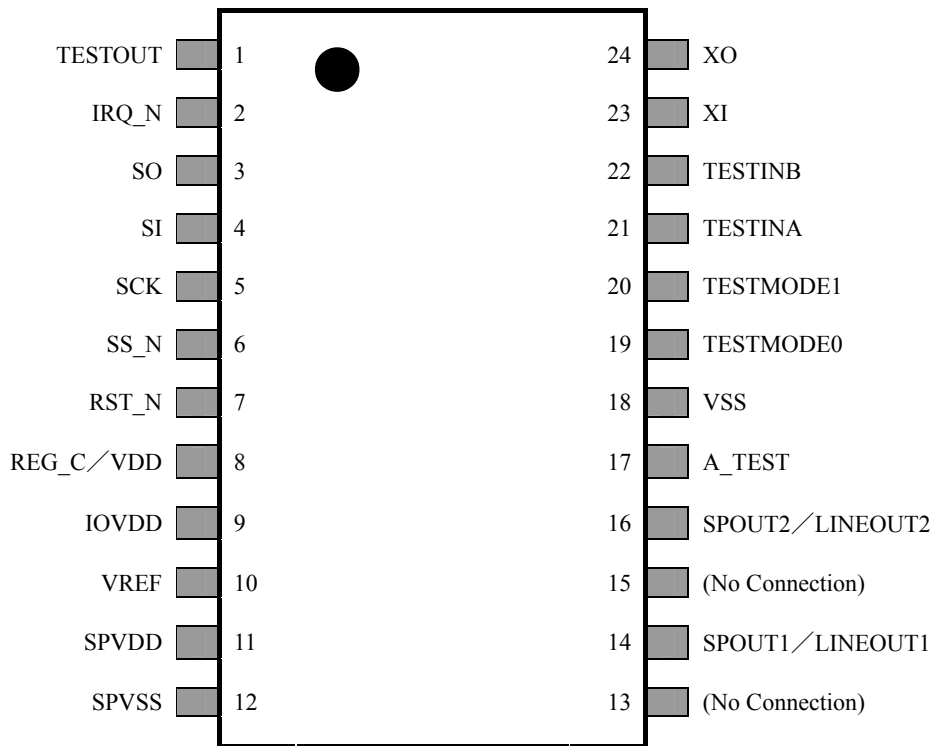
- ・ コア電源（VDD）の供給は不要です。  
→ REG\_C/VDD 端子にはバイパスコンデンサだけを接続してください。
- ・ SPVDD と IOVDD を必ず同一電源から供給してください。

<2 電源で使用する場合>

- ・ IOVDD と VDD を必ず同一電源から供給してください。

- 鉛フリー SSOP24 パッケージ（YMF825-EZ）

■ 端子配置図



24pin SSOP TOP View

■ 端子機能

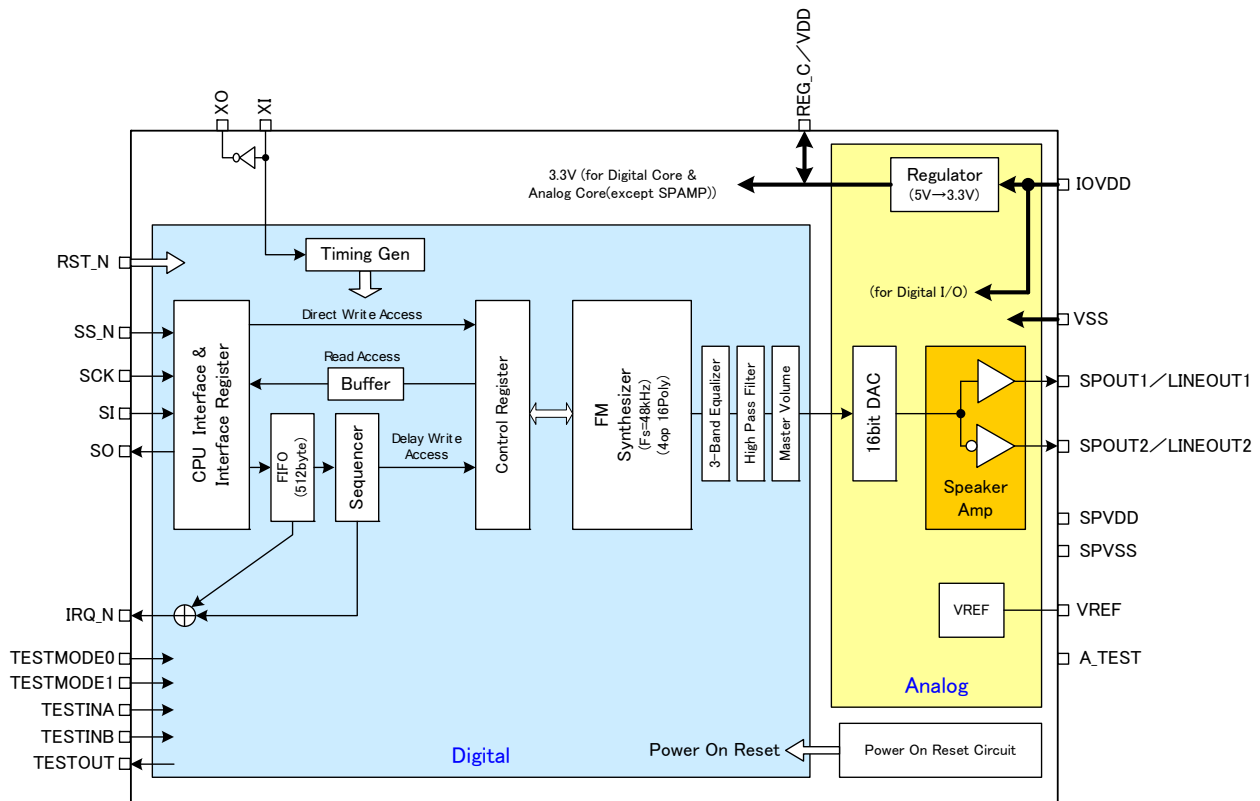
No.	Pin name	I/O	Power Supply	Function
1	TESTOUT	O	IOVDD	テスト出力端子 → 無接続としてください。
2	IRQ_N	O	IOVDD	割り込み出力端子
3	SO	Oe	IOVDD	CPU インタフェース シリアルデータ出力端子
4	SI	I	IOVDD	CPU インタフェース シリアルデータ入力端子
5	SCK	I	IOVDD	CPU インタフェース シリアルクロック端子
6	SS_N	I	IOVDD	CPU インタフェース チップセレクト端子
7	RST_N	Is	IOVDD	リセット端子 → 使用しない場合は、IOVDDに Pull-Up してください。
8	REG_C/VDD	AO/P	IOVDD /—	内蔵レギュレータ用コンデンサ接続端子/コア電源端子 → <5V 単一電源で使用する場合> この端子には、コンデンサだけを接続してください。 <2 電源で使用する場合> IOVDD と同一電源から 3.3V (typ.) を供給してください。
9	IOVDD	P	—	I/O および内蔵レギュレータ用電源端子
10	VREF	AO	IOVDD	アナログ部基準電圧端子
11	SPVDD	P	—	スピーカーアンプ用電源端子
12	SPVSS	G	—	スピーカーアンプ用グラウンド端子
13	(No Connection)	—	—	無接続としてください。 (電源やグラウンド、隣接する端子も含め、他のすべての端子に対して電気的に絶縁状態としてください。)
14	SPOUT1/LINEOUT1	AO	SPVDD	スピーカー出力 1 端子/ライン出力 1 端子
15	(No Connection)	—	—	無接続としてください。 (電源やグラウンド、隣接する端子も含め、他のすべての端子に対して電気的に絶縁状態としてください。)
16	SPOUT2/LINEOUT2	AO	SPVDD	スピーカー出力 2 端子/ライン出力 2 端子
17	A_TEST	AIO	IOVDD	アナログテスト用端子 → 無接続としてください。
18	VSS	G	—	グラウンド端子
19	TESTMODE0	I	IOVDD	テストモード設定端子 → VSS に接続してください。
20	TESTMODE1	I	IOVDD	テストモード設定端子 → VSS に接続してください。
21	TESTINA	I	IOVDD	テスト入力端子 → VSS に接続してください。
22	TESTINB	I	IOVDD	テスト入力端子 → VSS に接続してください。
23	XI	XI/I	IOVDD	水晶発振子接続端子/クロック入力端子 → 5V 単一電源で使用する場合は、クロック入力不可です。 必ず水晶発振子を接続してください。
24	XO	XO	IOVDD	水晶発振子接続端子 → XI 端子に外部クロックを入力する場合は、XO 端子を無接続としてください。

AIO : アナログ入出力  
AO : アナログ出力  
P : 電源  
G : グラウンド

I : デジタル入力  
Is : デジタル入力 (シュミット)  
O : デジタル出力  
Oe : デジタル出力 (3-state)

XI : クリスタル入力  
XO : クリスタル出力

■ ブロック図



<Timing Gen>

タイミングジェネレータです。本デバイスで使用するクロックおよびタイミング信号を生成します。

<CPU Interface>

4線式シリアル CPU インタフェースです。

チップセレクト (SS\_N)、シリアルクロック (SCK)、データ入力 (SI)、データ出力 (SO) の4本が外部 CPU と接続されることを想定しています。

<Interface Register>

外部 CPU からシリアルインタフェース経由で直接アクセスできるレジスタです。

<Control Register>

主に音源部を制御するためのレジスタです。

シーケンサ経由での遅延書き込み、またはインタフェースレジスタからの即時書き込み/読み出しができます。

<FIFO>

First In First Out の略で、書き込んだ順番に読み出されるメモリのことをいいます。

インタフェースレジスタを介してアクセスします。

シーケンサを経由して時間管理をした後に制御レジスタをアクセスするための遅延書き込み経路になります。

FIFO のサイズは 512byte です。

## &lt;Sequencer&gt;

FIFO 中にあるシーケンスデータの内容を解釈するところです。

シーケンスデータの構造は、[時間情報 (Timer 部) + 制御レジスタのアドレス (Address 部) + 書き込みデータ (Data 部)] となっており、シーケンサは時間情報のデータを解釈して時間をカウントし、その時間が経過した後、制御レジスタに値を設定します。このしくみにより、シーケンサ後段の音源部を制御して曲を再生します。

## &lt;FM Synthesizer&gt;

FM 音源部です。

最大16音を同時に発音可能です。

FM 演算用の波形を任意に設定できるため、複雑な音色作成が可能となっています。

内部処理のサンプリング周波数は 48kHz です。

## &lt;3-Band Equalizer&gt;

3 バンドのデジタルイコライザです。

## &lt;High Pass Filter&gt;

直流成分カット用のハイパスフィルタです。1次の IIR フィルタとなっています。

カットオフ周波数は 20Hz です。

## &lt;Master Volume&gt;

デジタルのマスターボリュームです。

## &lt;16bit DAC&gt;

デジタル部からのデジタル信号をアナログ信号に変換します。データ長は 16bit です。

## &lt;Speaker Amp&gt;

モノラルスピーカーアンプです。4 段階のゲイン設定ができます。

## &lt;Regulator&gt;

本デバイス内部に 3.3V (Typ.) を供給するリニア降圧型レギュレータです。

## &lt;Power On Reset Circuit&gt;

パワーオンリセット回路です。

電源が立ち上がるときに、対象となるレジスタが初期化されます。

対象レジスタ範囲は、ハードウェアリセットと同等です。

**!** パワーオンリセットについて

電源をいったんオフした後に再びオンする場合、電源オフの期間が短いと、パワーオンリセットが効かない可能性があります。詳細は、「電源立ち上げとリセットに関する規定」を参照してください。

■ 電気的特性

● 絶対最大定格

項目	記号	最小	最大	単位
SPVDD 端子 電源電圧	SPVDD	-0.3	7.0	V
IOVDD 端子 電源電圧	IOVDD	-0.3	7.0	V
VDD 端子 電源電圧	VDD	-0.3	4.6	V
デジタル入力電圧 (*1)	V <sub>IND</sub>	-0.3	IOVDD+0.3	V
アナログ入力電圧	V <sub>INA</sub>	-0.3	IOVDD+0.3	V
許容損失 (*2)	Pd		1638	mW
接合温度	T <sub>j</sub>		150	°C
保存温度	T <sub>STG</sub>	-50	150	°C

条件 VSS=SPVSS=0V

(\*1) 電源電圧が推奨動作電圧範囲外の際にも適用されます。

例：電源端子に印加されている電圧が 0V の場合は、0.3V 以上の入力定格違反となります。

(\*2) 条件

- ・ Top= 25°C、PCB (50mm×50mm×1.6mm) 紙フェノール基板実装、基板配線密度 50% のとき
- ・ Top= 25°C 以上で使用する際には 1°C につき 13.1mW 減少します。

## ● 推奨動作条件

## ・ 5V単一電源で使用する場合

項目	記号	最小	標準	最大	単位
SPVDD 端子 電源電圧	SPVDD	4.5	5.0	5.5	V
IOVDD 端子 電源電圧	IOVDD	4.5	5.0	5.5	V
スピーカー負荷抵抗	$R_L$	6.4	8.0		$\Omega$
動作周囲温度	Ta	-20	25	85	°C

条件 VSS=SPVSS=0V

## ⓘ 注意事項

- ・ IOVDD と SPVDD を必ず同一電源から供給してください。
- ・ REG\_C/VDD 端子には電源供給せず、コンデンサだけを接続してください。

## ・ 2電源で使用する場合

項目	記号	最小	標準	最大	単位
SPVDD 端子 電源電圧	SPVDD	4.5	5.0	5.5	V
IOVDD 端子 電源電圧	IOVDD	3.0	3.3	3.6	V
VDD 端子 電源電圧	VDD	3.0	3.3	3.6	V
スピーカー負荷抵抗	$R_L$	6.4	8.0		$\Omega$
動作周囲温度	Ta	-20	25	85	°C

条件 VSS=SPVSS=0V

## ⓘ 注意事項

- ・ IOVDD と VDD を必ず同一電源から供給してください。



● 消費電流

値はすべて標準値です。

・ 5V単一電源で使用する場合

項目	設定	IOVDD	SPVDD	単位
通常動作時 (AP*=all "0", CLKE="1")	無発音時	17	5	mA
	$R_L=8\Omega$ 、 $f=1\text{kHz}$ 、400mW 出力時		200	mA
パワーダウン時 (AP0="0", AP[1/2/3]="1", CLKE="0")	$V_{IL}=V_{SS}$ 、 $V_{IH}=IOVDD$	5	0	mA

条件 SPVDD=IOVDD=5.0V、周囲温度が常温のとき。

・ 2電源で使用する場合

i) 水晶発振子を接続する場合

項目	設定	IOVDD (+VDD)	SPVDD	単位
通常動作時 (AP*=all "0", CLKE="1")	無発音時	15	5	mA
	$R_L=8\Omega$ 、 $f=1\text{kHz}$ 、400mW 出力時		200	mA
パワーダウン時 (AP0="0", AP[1/2/3]="1", CLKE="0")	$V_{IL}=V_{SS}$ 、 $V_{IH}=IOVDD$	3	0	mA

条件 SPVDD=5.0V、IOVDD=VDD=3.3V、周囲温度が常温のとき。

ii) 外部クロックを入力する場合

項目	設定	IOVDD (+VDD)	SPVDD	単位
通常動作時 (AP*=all "0", CLKE="1")	無発音時	14	5	mA
	$R_L=8\Omega$ 、 $f=1\text{kHz}$ 、400mW 出力時		200	mA
パワーダウン時 (AP0="0", AP[1/2/3]="1", CLKE="0")	$V_{IL}=V_{SS}$ 、 $V_{IH}=IOVDD$	2	0	mA

条件 SPVDD=5.0V、IOVDD=VDD=3.3V、周囲温度が常温のとき。

XI 端子は 12.288MHz クロック入力。XO 端子は無接続。

● 直流特性

項目	記号	条件	最小	標準	最大	単位
入力電圧 “H” レベル ①	V <sub>IH</sub>	(*1)	0.80 × IOVDD			V
入力電圧 “L” レベル ①	V <sub>IL</sub>	(*1)			0.20 × IOVDD	V
入力電圧 “H” レベル ②	V <sub>IH</sub>	(*2)	0.70 × IOVDD			V
入力電圧 “L” レベル ②	V <sub>IL</sub>	(*2)			0.30 × IOVDD	V
出力電圧 “H” レベル ①	V <sub>OH</sub>	I <sub>OH</sub> = (*3)	0.80 × IOVDD			V
出力電圧 “L” レベル ①	V <sub>OL</sub>	I <sub>OL</sub> = (*3)			0.20 × IOVDD	V
シュミット幅	V <sub>sh</sub>	(*4)		0.20 × IOVDD		mV
入力リーク電流	I <sub>L</sub>		-10		10	μA
入力容量	CI				10	pF

条件 推奨動作条件下で Capacitor load=30pF

(\*1) 対象端子 : RST\_N

(\*2) 対象端子 : SI、SCK、SS\_N、XI (外部クロックを入力する場合)

(\*3) IRQ\_N : 2mA

SO : 4mA

(\*4) 対象端子 : RST\_N

① 注意事項

使用条件に応じて、適切なダンピング抵抗等を挿入してください。

● 交流特性

電源立ち上げとリセットに関する規定

下記、A または B のどちらかの規定を守ってください。

● A

項目	記号	最小	標準	最大	単位
電源立ち上げ時間 (*1)	$T_{VRISE}$			10	ms
電源オフ期間 (*2)	$T_{VOFF}$	100			ms

条件 推奨動作条件下

● B

項目	記号	最小	標準	最大	単位
電源立ち上げ時間 (*1)	$T_{VRISE}$			10	ms
RST_N “L” パルス幅	$T_{RSTW}$	1			ms
RST_N (不定→L) セットアップ時間	$T_{RSTS}$	0			$\mu$ s

条件 推奨動作条件下

(\*1) 電源の立ち上がり時間に関する規定です。

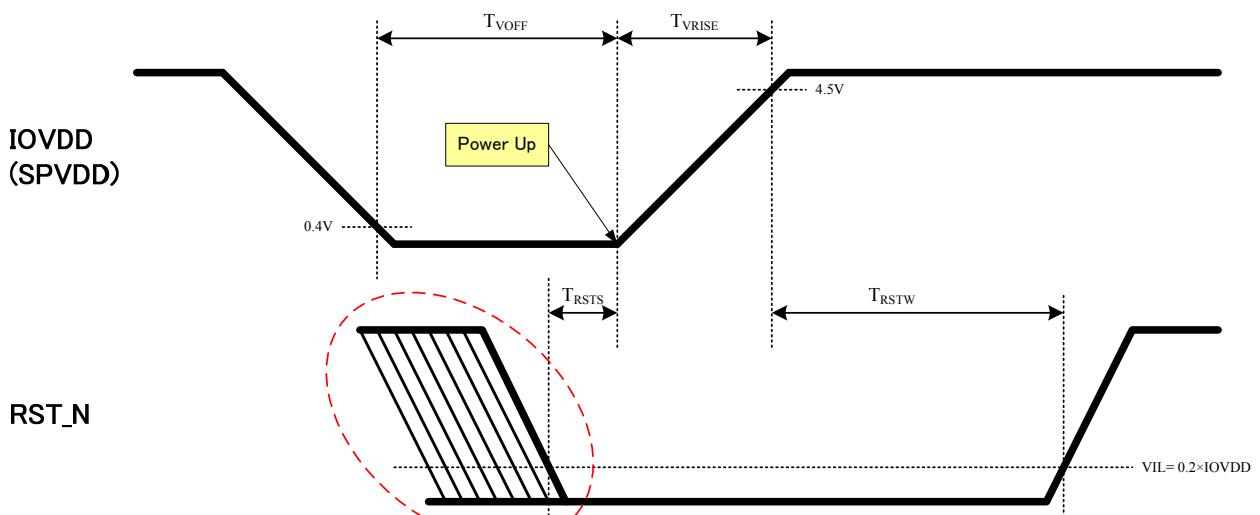
電源オン時点から推奨動作条件の電圧最小値に達するまでの時間として定義してあります。

(\*2) 電源をいったんオフにした後に再びオンする場合の規定です。

この規定に違反した場合、パワーオンリセットが効かない可能性があります。

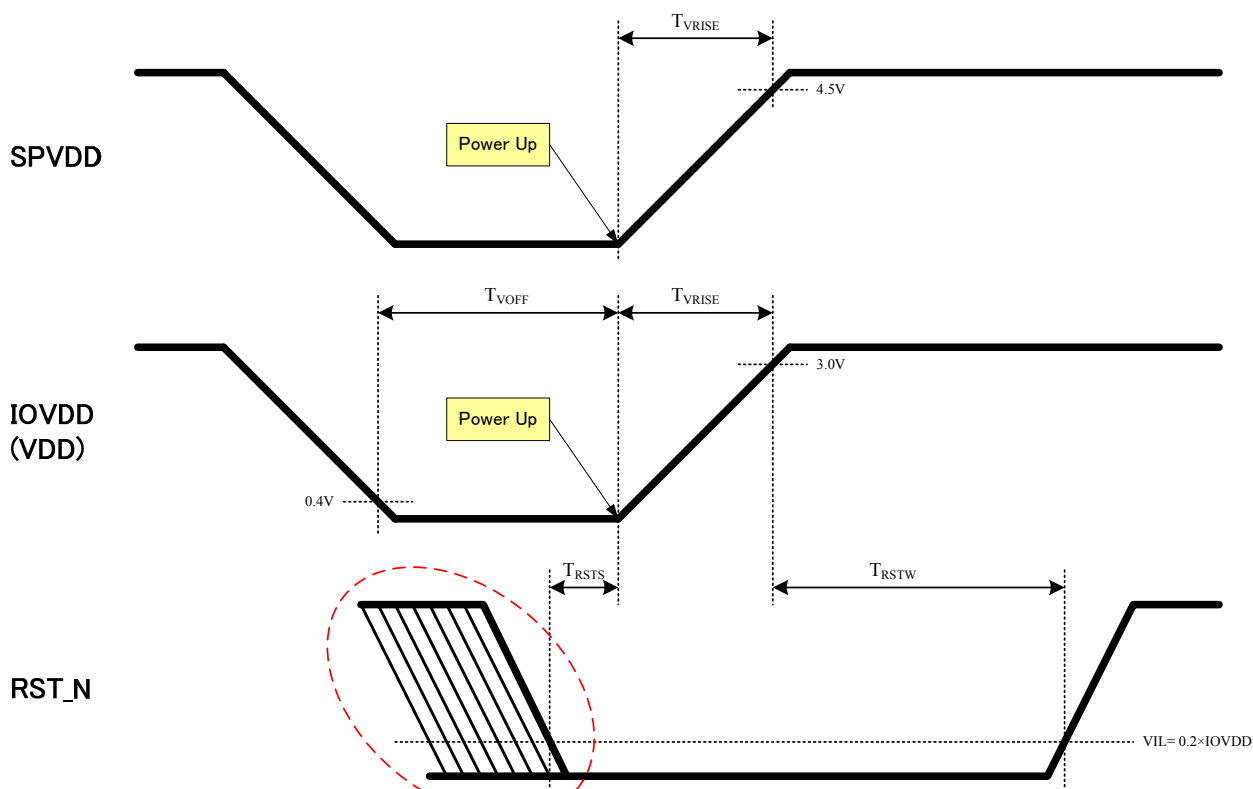
RST\_N 端子を使用しないシステムの場合には、必ず本規定を守るようにしてください。

< 5V 単一電源で使用する場合 >



↑ Keep RST\_N signal within the maximum absolute ratings including these undefined periods.

<2 電源で使用する場合>



↑ Keep RST\_N signal within the maximum absolute ratings including these undefined periods.

**ⓘ 注意事項**

<5V単一電源で使用する場合>

- ・ IOVDD と SPVDD を必ず同一電源から供給してください。

<2電源で使用する場合>

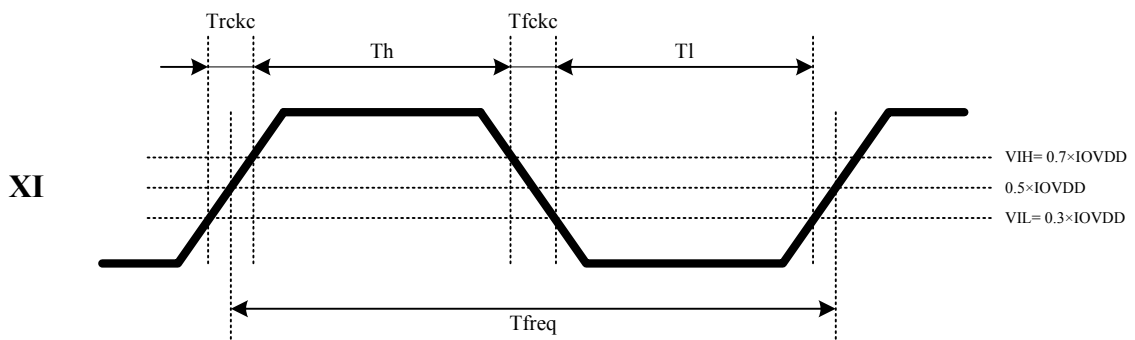
- ・ IOVDD と VDD を必ず同一電源から供給してください。

入力クロック (XI)

項目	記号	最小	標準	最大	単位
XI 周波数	$1 / T_{freq}$		12.288		MHz
XI 立ち上がり、立ち下がり時間 (*1)	$T_{rckc}$ 、 $T_{fckc}$			20	ns
XI High 時間 (*1)	$T_h$	20			ns
XI Low 時間 (*1)	$T_l$	20			ns
周波数偏差許容範囲	—	-100		+100	ppm

条件 推奨動作条件下

(\*1) XI 端子に外部クロックを入力する場合の規定です。



CPU インタフェース

項目	記号	最小	標準	最大	単位
SCK 周期	Tsck_period	100			ns
SCK “L” パルス幅 (*1)	Tsck_low	45			ns
SCK “H” パルス幅 (*1)	Tsck_high	45			ns
SCK 立ち上がり時間	Tsck_rise			5	ns
SCK 立ち下がり時間	Tsck_fall			5	ns
SS_N “H” パルス幅 (*2)	Tssn_high	500/100			ns
SS_N 立ち上がり時間	Tssn_rize			5	ns
SS_N 立ち下がり時間	Tssn_fall			5	ns
SS_N セットアップ時間	Tssn_setup	15			ns
SS_N ホールド時間	Tssn_hold	10			ns
SI 立ち上がり時間	Tsi_rize			5	ns
SI 立ち下がり時間	Tsi_fall			5	ns
SI セットアップ時間	Tsi_setup	15			ns
SI ホールド時間	Tsi_hold	10			ns
SO 出力遅延 1	Tso_delay1			30	ns
SO 出力遅延 2	Tso_delay2			30	ns
SO 出力遅延 3	Tso_delay3			30	ns

条件 推奨動作条件下、Capacitor Load=30pF

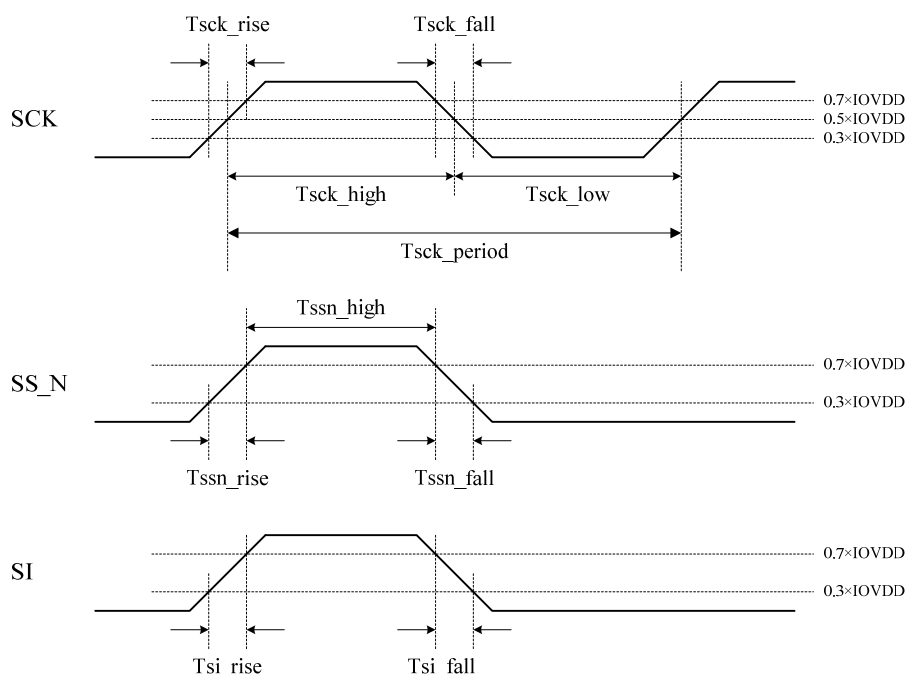
$I_{OH}/I_{OL}=0mA$  (SO 端子に適用)

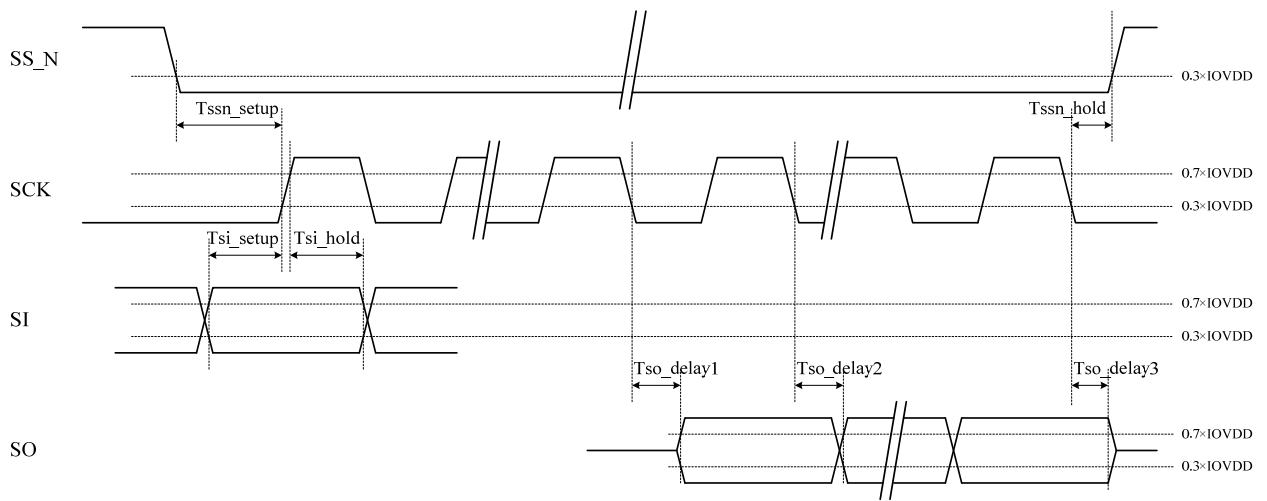
測定時の入力条件:  $V_{IH}=IOVDD$ 、 $V_{IL}=0V$

測定ポイント :  $V_{IH}=0.70 \times IOVDD$ 、 $V_{IL}=0.30 \times IOVDD$

$V_{OH}=0.70 \times IOVDD$ 、 $V_{OL}=0.30 \times IOVDD$

- (\*1) Tsck\_low + Tsck\_high は Tsck\_period の最小値以上になるようにしてください。
- (\*2) インタフェースレジスタ I\_ADR#21、#22 を使用して制御レジスタを読み出すときは、I\_ADR#21 書き込み後、I\_ADR#22 を読み出す前の SS\_N=“H” 期間が 500ns 必要となります。それ以外は 100ns です。





● アナログ特性

測定条件は、下記のとおりです。

$T_{Op}=25^{\circ}C$

IOVDD=SPVDD=5V

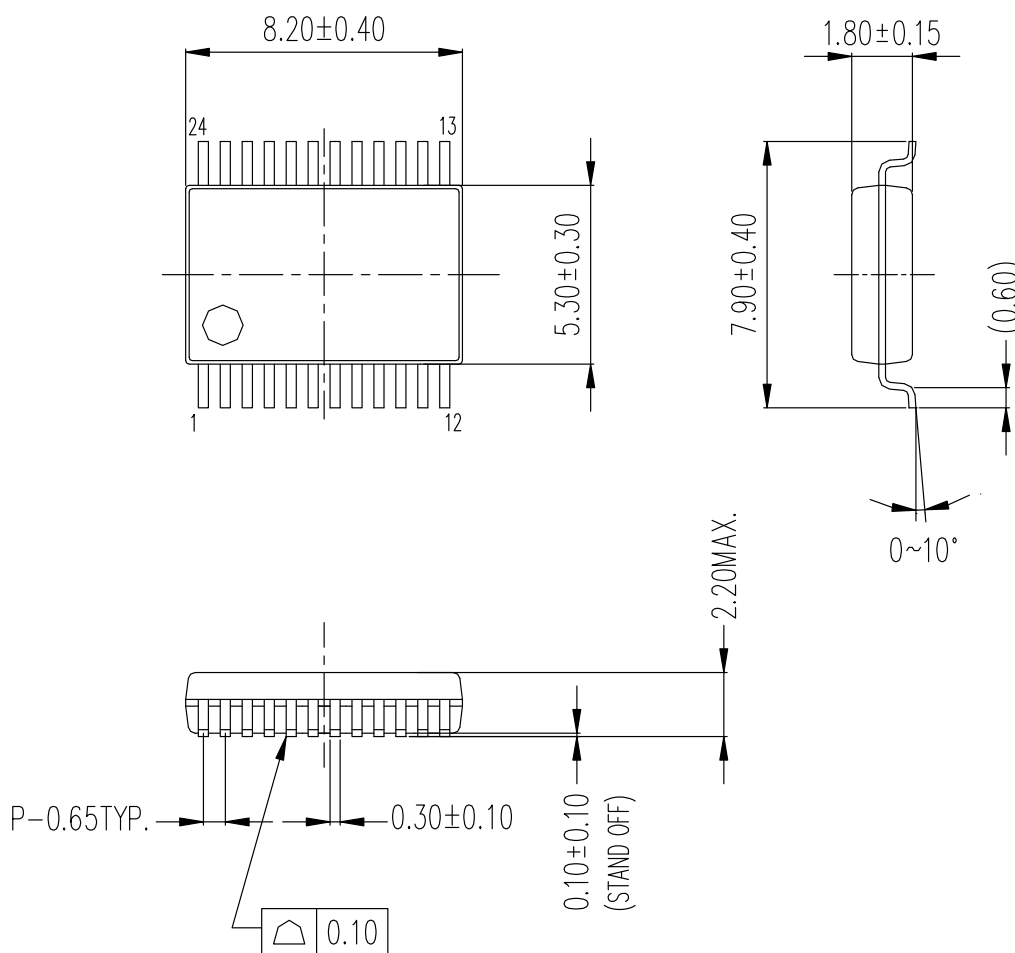
GAIN[1:0]="1"(6.5dB)、 $R_L=8\Omega$ 、 $C_{REG\_OUT}=4.7\mu F$ 、 $C_{VREF}=1\mu F$

項目	最小	標準	最大	単位
最大出力電力 GAIN[1:0]="2'b11"(7.5dB)		900		mW
最大出力電圧振幅 GAIN[1:0]="2'b11"(7.5dB)		7.58		Vp-p
出力オフセット電圧		10	50	mV
振幅中心電圧		2.50		V
周波数特性 (50Hz~20kHz、1kHz 基準)	-3.5		0.5	dB
全高調波歪率 (1kHz、400mW 出力時、22kHz LPF)		0.3		%
無信号時雑音 (A-weighted)		-85		dBV
スピーカー出力最大負荷容量			1000	pF
VREF 電圧		1.65		V
VREF 起動時間			30	ms
内蔵レギュレータ出力電圧		3.3		V
内蔵レギュレータ出力立ち上がり時間		27	100	$\mu s$



■ パッケージ外形図

U-PK24EP2-01-1



端子厚さ :  $0.22 \pm 0.10$   
(LEAD THICKNESS)

カッコ内の寸法値は参考値とします。

The value parenthesized is not specified.






モールド外形寸法はバリを含みません。










Plastic body dimensions do not include burr of resin.

UNIT: mm

- 注) 1. 表面実装LSIIは、保管条件、および、半田付けについての特別な配慮が必要です。  
2. 組立工場により、寸法や形状などが異なる場合があります。  
詳しくはヤマハ代理店までお問い合わせください。
- Note: 1. Special attention needs to be paid to the storage conditions and soldering method of the surface mount IC.  
2. Dimension, form, etc. may differ depending on assembly plants.  
For details, please contact your local Yamaha agent.

## 安全上のご注意とお願い

 <b>警告</b>	
 禁止	<p>絶対最大定格を超えて使用しないでください。 絶対最大定格を超えると破壊、損傷および劣化の原因となり、破裂・燃焼を起こし、火災の原因となることや、傷害を負うことがあります。</p>
 禁止	<p>デバイスの逆差し、差し違い、または電源のプラスとマイナスの逆接続はしないでください。 電流や消費電力が絶対最大定格を超え、破壊、損傷および劣化の原因になるだけでなく、破裂・燃焼により傷害を負うことがあります。 なお、逆差しおよび差し違いのままに通电したデバイスは使用しないでください。</p>
 禁止	<p>端子間の短絡をしないでください。 特に、高電圧端子と低電圧端子等の異なる電源端子が短絡した場合、発煙、発火、破裂の危険があります。</p>
 禁止	<p>スピーカーから発音させるデバイスにおいては、デバイスの誤作動や故障によりスピーカーへの異常出力が発生した場合の製品、システム設計における安全対策をお願いします。 スピーカーは振動板の振動に伴う空気流動でボイスコイル部の熱を放熱します。 デバイスの故障等により、DC信号（数Hz程度以下）が入力されると放熱性が急激に低下し、たとえ定格入力以下で使用していても、ボイスコイルの断線、スピーカーの発煙、発火につながる場合があります。</p>

 <b>注意</b>	
 禁止	<p>当社製品が発煙・発火したことによる延焼を防ぐために、また、周辺の影響により当社製品が発煙・発火しないように、燃焼体、発火物、引火物の近くでは使用しないでください。</p>
 禁止	<p>一般に半導体製品は誤作動したり、経年変化、劣化等により故障することがあります。 半導体製品の誤作動や故障により、生命・身体・財産が侵害されることのないように、製品、システムの安全設計、用途に応じたフェイルセーフなどの対策をお願いします。</p>
 禁止	<p>デバイスに内蔵されたDSPが、外乱等によって誤動作し、突然最大振幅波形が出力され、後続するヘッドフォンや外部アンプが損傷したり、耳に損傷が発生する可能性があります。 デバイスの誤作動や故障に対し、製品、システム設計における安全対策をお願いします。</p>
 禁止	<p>半導体デバイスは、不燃性ではありませんので、過電流の発生や故障の場合に発煙・発火する場合があります。動作時または故障時にも過電流が流れ続けられないよう、過電流防止等の安全設計をお願いします。</p>
 禁止	<p>デバイスに内蔵された保護回路が正常に動作しなかった場合を想定しての安全対策をお願いします。 デバイスに内蔵された、過電流保護回路、高温保護回路はどのような場合でもデバイスを保護するわけではありません。使用方法や状況により、保護回路が正常に動作しなかったり、動作する前にデバイスが破壊したりすることがあります。</p>
 禁止	<p>安定した電源を使用してください。 電源が不安定な場合、保護機能が動作せず、デバイスが破壊したり、又デバイスの破壊により、傷害を負ったり発煙・発火に至ることがあります。</p>
 禁止	<p>実装したデバイスの端子に、外部から導電性物質（金属ピンなど）が落下し、ショート状態にならないように筐体設計上の配慮をしてください。又、筐体は破裂・燃焼による飛散防止などを考慮した設計をしてください。飛散物による傷害を負うことがあります。</p>
 禁止	<p>デバイスは動作時、発熱により高温になる場合があります。動作時のデバイスに直接触れると火傷をする場合がありますので、ご注意ください。</p>

v02

### 重要なお知らせ

1. 本製品は、用途によっては外国為替及び外国貿易管理法に定める貨物または技術（役務）に該当する場合があります。該当する貨物または技術を輸出する場合は同法に基づく日本政府の輸出許可が必要です。詳しくは弊社営業所へお問い合わせください。
2. 本製品及び本文書は、何らの通知なしに変更される場合があります。本製品をご使用になる前に、最新のカatalog、マニュアルなどを弊社代理店よりお取り寄せください。
3. 本製品は、直接に生命にかかわる装置、原子力施設、航空機、交通機器、各種安全装置など製品の故障が直接に人の死亡、傷害、または重大な物理的もしくは環境上の損害を引き起こすようなシステム機器または装置に使用するために設計されたものではありません。本製品をこの様なシステム機器または装置に使用されることによる危険および損害は製品を使用されるお客様にご負担いただきます。
4. お客様が製品を誤った、または不適当な方法で使用または操作された結果の損害につきましては弊社は一切責任を負いません。
5. 本製品を他の製品と組み合わせるまたは他の装置に使用されることが、第三者または弊社の特許権、著作権またはその他の知的財産権の実施に該当するとしても、弊社はそれらに関して何らのライセンスも（明示であれ黙示であれ）許諾されていることを保証するものではありません。弊社は、製品のかかる使用によって生じた第三者の権利に対する侵害について、一切責任を負いません。
6. 本文章に記載されている使用例は、単に本製品の機能を説明したものにすぎません。弊社は、本文書に記載されている例に基づいた使用により生ずるかもしれない一切の知的財産権に関するクレームまたはその他のクレームに対して、何らの責任も負いません。
7. 弊社は品質・信頼性の向上に努めておりますが、弊社製品のご使用に際しては半導体製品について通常予想される故障発生率、故障モードをご考慮の上、本製品の動作が原因でご使用の機器が人命にかかわる事故、発煙・発火事故、その他の拡大損害を引き起こさないように、保護回路・誤動作防止回路等の安全設計、冗長設計・機構設計等の安全対策を講じていただきますようお願い致します。
8. 本文書に記載された応用回路例及びその定数や計算式並びにプログラム及び制御手順等の情報は、本製品の標準的な動作や使い方を説明するためのものです。従いまして、本製品を使用される場合には外部諸条件を考慮のうえ、システム全体で十分に評価し、お客様の責任において適応可否の判断をお願い致します。これらの使用に起因しお客様または第三者に損害が生じた場合、弊社は一切その責任を負いません。

**ご注意** 本製品の仕様につきましては、改良の為予告なく変更される場合があります。

— 代理店 —

## ヤマハ株式会社

### 半導体事業部

- 営業部 〒438-0192 静岡県磐田市松之木島203  
TEL <0539> 62-4918(代)  
FAX <0539> 62-5054
- 東京営業所 〒108-8568 東京都港区高輪2-17-11  
TEL <03> 5488-5431  
FAX <03> 5488-5088
- 大阪営業所 〒554-0024 大阪府大阪市此花区島屋6-2-82  
ユニバーサル・シティ和幸ビル  
TEL <06> 6465-0325  
FAX <06> 6465-0391