

特長

最大電源電圧定格: 44 V
 アナログ信号範囲: $V_{SS} \sim V_{DD}$
 小さいオン抵抗: 35 Ω 以下
 超低消費電力: 35 μ W 以下
 高速な変化時間: 最大 160 ns
 ブレーク・ビフォー・メーカー・スイッチング動作
 DG419 のプラグイン置換品

アプリケーション

高精度テスト装置
 高精度計装
 バッテリ駆動のシステム
 サンプル・ホールド・システム

概要

ADG419 は、モノリシック CMOS SPDT スイッチです。このスイッチは、低消費電力、高速なスイッチング速度、非常に小さいオン抵抗、低リーク電流を提供する強化された LC²MOS 製造プロセスを採用してデザインされています。

ADG419 のオン抵抗はフル・アナログ入力範囲で平坦であるため、優れた直線性と低歪みを提供します。このデバイスは、高速なスイッチング速度と広い信号帯域幅も提供します。CMOS 構造により消費電力が極めて少ないため、携帯型計装機器とバッテリー駆動の計装機器に最適なデバイスになっています。

ADG419 の各スイッチはオンのとき等しく両方向に導通し、電源までの入力信号範囲を持っています。オフ状態では、電源電圧までの信号レベルを阻止します。ADG419 は、ブレーク・ビフォー・メーカー・スイッチング動作を行います。

機能ブロック図

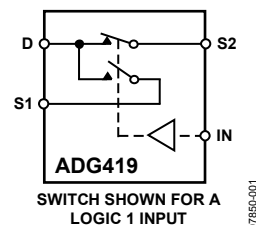


図 1.

製品のハイライト

1. 信号範囲が広い。
ADG419 は強化された LC²MOS プロセスで製造されるため、電源レールまでの広い信号範囲を提供。
2. 超低消費電力。
3. R_{ON} が小さい。
4. 単電源動作。
アナログ信号がユニポーラであるアプリケーションに対しては、ADG419 は単電源で動作可能。デバイス仕様は 12 V 単電源で規定され、5 V までの低い単電源でも動作可能。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
 ※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
 ©2009 Analog Devices, Inc. All rights reserved.

Rev. B

目次

特長.....	1	絶対最大定格.....	5
アプリケーション.....	1	ESDの注意.....	5
機能ブロック図.....	1	ピン配置およびピン機能説明.....	6
概要.....	1	代表的な性能特性.....	7
製品のハイライト.....	1	テスト回路.....	9
改訂履歴.....	2	用語.....	11
仕様.....	2	外形寸法.....	12
両電源.....	3	オーダー・ガイド.....	13
単電源.....	4		

改訂履歴**8/09—Rev. B to Rev. C**

Updated Format.....	Universal
Changes to Table 1.....	3
Changes to Table 2.....	4
Updated Outline Dimensions.....	12
Changes to Ordering Guide.....	13

仕様

両電源

特に指定がない限り、 $V_{DD} = 15\text{ V} \pm 10\%$ 、 $V_{SS} = -15\text{ V} \pm 10\%$ 、 $V_L = 5\text{ V} \pm 10\%$ 、 $GND = 0\text{ V}$ 。

表 1.

Parameter ¹	B Version			T Version		Unit	Test Conditions/Comments
	+25°C	-40°C to +85°C	-40°C to +125°C	+25°C	-55°C to +125°C		
ANALOG SWITCH							
Analog Signal Range			V_{SS} to V_{DD}		V_{SS} to V_{DD}		
R_{ON}	25			25		Ω typ	$V_D = \pm 12.5\text{ V}$, $I_S = -10\text{ mA}$
	35	45	45	35	45	Ω max	$V_{DD} = +13.5\text{ V}$, $V_{SS} = -13.5\text{ V}$
LEAKAGE CURRENTS							
Source Off Leakage, I_S (Off)	± 0.1			± 0.1		nA typ	$V_{DD} = +16.5\text{ V}$, $V_{SS} = -16.5\text{ V}$ $V_D = \pm 15.5\text{ V}$, $V_S = \mp 15.5\text{ V}$; see Figure 12
Drain Off Leakage, I_D (Off)	± 0.25 ± 0.1	± 5	± 15	± 0.25 ± 0.1	± 15	nA max nA typ	$V_D = \pm 15.5\text{ V}$, $V_S = \mp 15.5\text{ V}$; see Figure 12
Channel On Leakage, I_D , I_S (On)	± 0.75 ± 0.4 ± 0.75	± 5	± 30	± 0.75 ± 0.4 ± 0.75	± 30	nA max nA typ nA max	$V_S = V_D = \pm 15.5\text{ V}$; see Figure 13
DIGITAL INPUTS							
Input High Voltage, V_{INH}		2.4	2.4		2.4	V min	
Input Low Voltage, V_{INL}		0.8	0.8		0.8	V max	
Input Current							
I_{INL} or I_{INH}		± 0.005 ± 0.5	± 0.005 ± 0.5		± 0.005 ± 0.5	μA typ μA max	$V_{IN} = V_{INL}$ or V_{INH}
DYNAMIC CHARACTERISTICS ²							
$t_{TRANSITION}$	160	200	200	145	200	ns max	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$; $V_{S1} = \pm 10\text{ V}$, $V_{S2} = \mp 10\text{ V}$; see Figure 14
Break-Before-Make Time Delay, t_D	30			30		ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$; $V_{S1} = V_{S2} = \pm 10\text{ V}$; see Figure 15
Off Isolation	5			5		ns min	
Channel-to-Channel Crosstalk	80			80		dB typ	$R_L = 50\ \Omega$, $f = 1\text{ MHz}$; see Figure 16
C_S (Off)	90			70		dB typ	$R_L = 50\ \Omega$, $f = 1\text{ MHz}$; see Figure 17
C_D , C_S (On)	6			6		pF typ	$f = 1\text{ MHz}$
	55			55		pF typ	$f = 1\text{ MHz}$
POWER REQUIREMENTS							
I_{DD}	0.0001			0.0001		μA typ	$V_{DD} = +16.5\text{ V}$, $V_{SS} = -16.5\text{ V}$
	1	2.5	2.5	1	2.5	μA max	$V_{IN} = 0\text{ V}$ or 5 V
I_{SS}	0.0001			0.0001		μA typ	
	1	2.5	2.5	1	2.5	μA max	
I_L	0.0001			0.0001		μA typ	$V_L = 5.5\text{ V}$
	1	2.5	2.5	1	2.5	μA max	

¹ 温度範囲: Bバージョンは-40°C~+125°C; Tバージョンは-55°C~+125°C。

² 設計上保証しますが、出荷テストは行いません。

単電源

特に指定がない限り、 $V_{DD} = 12\text{ V} \pm 10\%$ 、 $V_{SS} = 0\text{ V}$ 、 $V_L = 5\text{ V} \pm 10\%$ 、 $GND = 0\text{ V}$ 。

表 2.

Parameter ¹	B Version			T Version		Unit	Test Conditions/Comments
	+25°C	-40°C to +85°C	-40°C to +125°C	+25°C	-55°C to +125°C		
ANALOG SWITCH							
Analogue Signal Range			0 to V_{DD}		0 to V_{DD}	V	
R_{ON}	40			40		Ω typ Ω max	$V_D = 3\text{ V}$, 8.5 V, $I_S = -10\text{ mA}$ $V_{DD} = 10.8\text{ V}$
LEAKAGE CURRENT							
Source OFF Leakage, I_S (Off)	± 0.1			± 0.1		nA typ	$V_{DD} = 13.2\text{ V}$ $V_D = 12.2\text{ V}/1\text{ V}$, $V_S = 1\text{ V}/12.2\text{ V}$; see Figure 12
Drain OFF Leakage, I_D (Off)	± 0.25 ± 0.1	± 5	± 15	± 0.25 ± 0.1	± 15	nA max nA typ	$V_D = 12.2\text{ V}/1\text{ V}$, $V_S = 1\text{ V}/12.2\text{ V}$; see Figure 12
Channel ON Leakage, I_D , I_S (On)	± 0.75 ± 0.4 ± 0.75	± 5	± 30	± 0.75 ± 0.4 ± 0.75	± 30	nA max nA typ nA max	$V_S = V_D = 12.2\text{ V}/1\text{ V}$; see Figure 13
DIGITAL INPUTS							
Input High Voltage, V_{INH}		2.4	2.4		2.4	V min	
Input Low Voltage, V_{INL}		0.8	0.8		0.8	V max	
Input Current I_{INL} or I_{INH}		± 0.005 ± 0.5	± 0.005 ± 0.5		± 0.005 ± 0.5	μA typ μA max	$V_{IN} = V_{INL}$ or V_{INH}
DYNAMIC CHARACTERISTICS²							
$t_{TRANSITION}$	180	250	250	170	250	ns max	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$; $V_{S1} = 0\text{ V}/8\text{ V}$, $V_{S2} = 8\text{ V}/0\text{ V}$; see Figure 14
Break-Before-Make Time Delay, t_D	60			60		ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$; $V_{S1} = V_{S2} = 8\text{ V}$; see Figure 15
Off Isolation	80			80		dB typ	$R_L = 50\ \Omega$, $f = 1\text{ MHz}$; see Figure 16
Channel-to-Channel Crosstalk	90			70		dB typ	$R_L = 50\ \Omega$, $f = 1\text{ MHz}$; see Figure 17
C_S (Off)	13			13		pF typ	$f = 1\text{ MHz}$
C_D , C_S (On)	65			65		pF typ	$f = 1\text{ MHz}$
POWER REQUIREMENTS							
I_{DD}	0.0001			0.0001		μA typ	$V_{DD} = 13.2\text{ V}$ $V_{IN} = 0\text{ V}$ or 5 V
	1	2.5	2.5	1	2.5	μA max	
I_L	0.0001			0.0001		μA typ	$V_L = 5.5\text{ V}$
	1	2.5	2.5	1	2.5	μA max	

¹ 温度範囲: Bバージョンは $-40^\circ\text{C} \sim +125^\circ\text{C}$; Tバージョンは $-55^\circ\text{C} \sim +125^\circ\text{C}$ 。

² 設計上保証しますが、出荷テストは行いません。

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 3.

Parameter	Rating
V_{DD} to V_{SS}	44 V
V_{DD} to GND	-0.3 V to +25 V
V_{SS} to GND	+0.3 V to -25 V
V_L to GND	-0.3 V to $V_{DD} + 0.3$ V
Analog, Digital Inputs ¹	$V_{SS} - 2$ V to $V_{DD} + 2$ V or 30 mA, whichever occurs first
Continuous Current, S or D	30 mA
Peak Current, S or D (Pulsed at 1 ms, 10% Duty-Cycle Maximum)	100 mA
Operating Temperature Range	
Industrial (B Version)	-40°C to +125°C
Extended (T Version)	-55°C to +125°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature	150°C
CERDIP Package, Power Dissipation	600 mW
θ_{JA} , Thermal Impedance	110°C/W
Lead Temperature, Soldering (10 sec)	300°C
PDIP Package, Power Dissipation	400 mW
θ_{JA} , Thermal Impedance	100°C/W
Lead Temperature, Soldering (10 sec)	260°C
SOIC Package, Power Dissipation	400 mW
θ_{JA} , Thermal Impedance	155°C/W
MSOP Package, Power Dissipation	315 mW
θ_{JA} , Thermal Impedance	205°C/W
Lead Temperature, Soldering	
Vapor Phase (60 sec)	215°C
Infrared (15 sec)	220°C

¹ IN、S、または D での過電圧は内部ダイオードでクランプされます。電流は、規定された最大定格に制限してください。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

ESDの注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

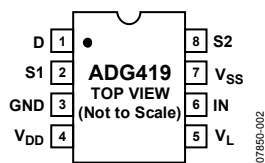


図 2. ピン配置

表 4. ピン機能の説明

ピン番号	記号	説明
1	D	ドレイン・ピン。入力または出力。
2	S1	ソース・ピン。入力または出力。
3	GND	グラウンド(0 V)基準。
4	V _{DD}	正電源電位。
5	V _L	ロジック電源 (5 V)。
6	IN	ロジック・コントロール入力。
7	V _{SS}	両電源アプリケーションでの負電位。単電源アプリケーションでは、GND へ接続可能。
8	S2	ソース・ピン。入力または出力。

表 5. 真理値表

Logic	Switch 1	Switch 2
0	On	Off
1	Off	On

代表的な性能特性

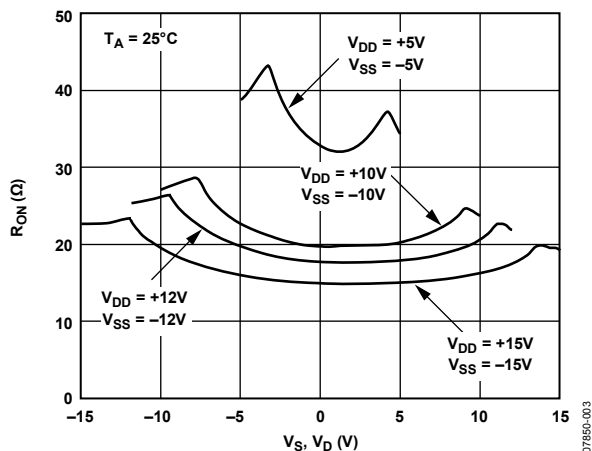


図 3. V_D (V_S)の関数としての R_{ON} 、両電源

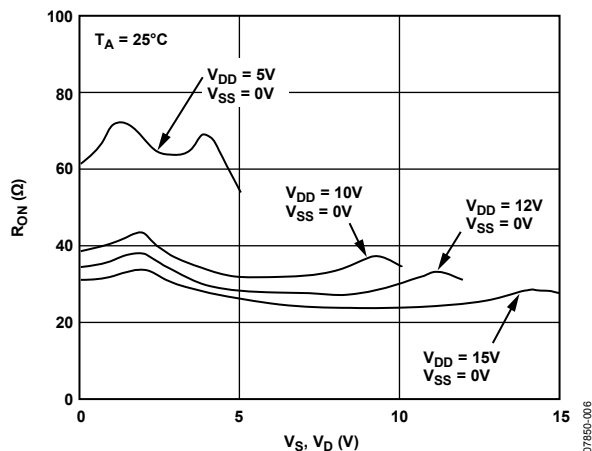


図 6. V_D (V_S)の関数としての R_{ON} 、単電源

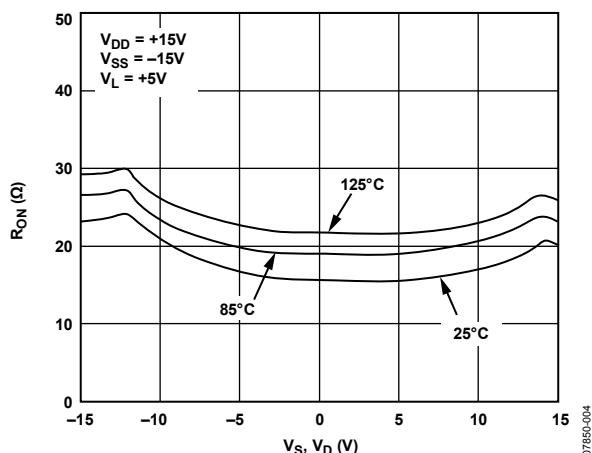


図 4. 様々な温度での、 V_D (V_S)の関数としての R_{ON}

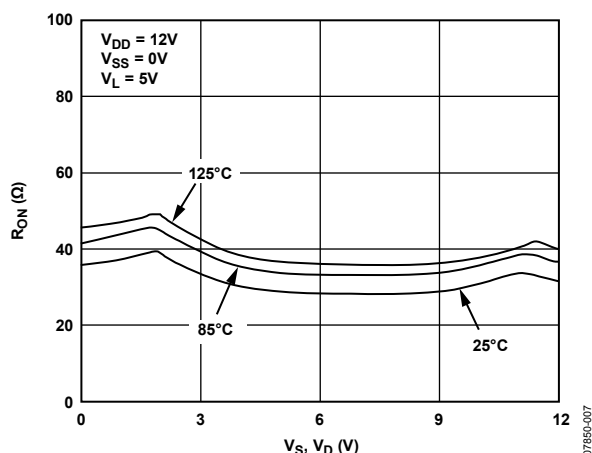


図 7. 様々な温度での、 V_D (V_S)の関数としての R_{ON}

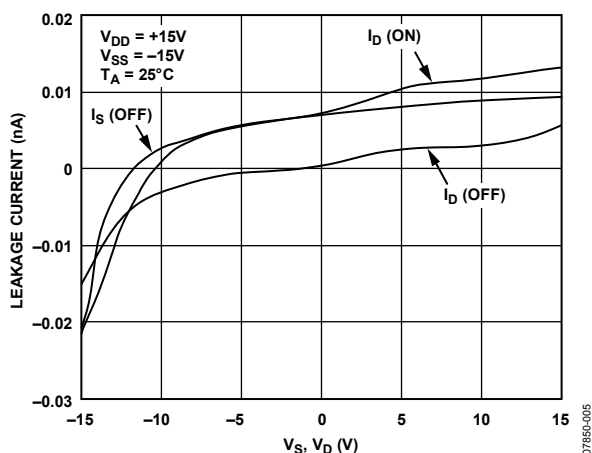


図 5. V_S (V_D)の関数としてのリーク電流

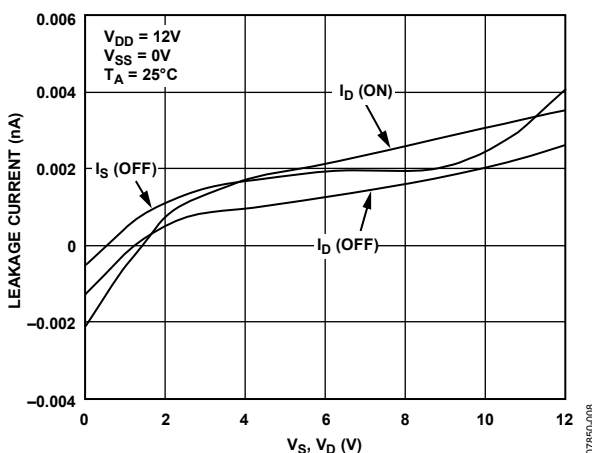


図 8. V_S (V_D)の関数としてのリーク電流

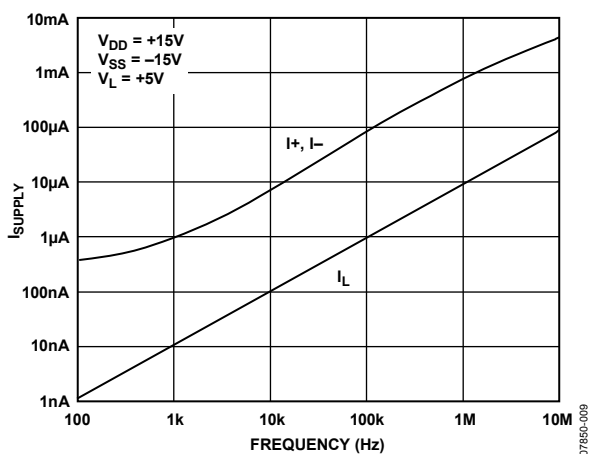


図 9. 入力スイッチング周波数対電源電流(I_{SUPPLY})

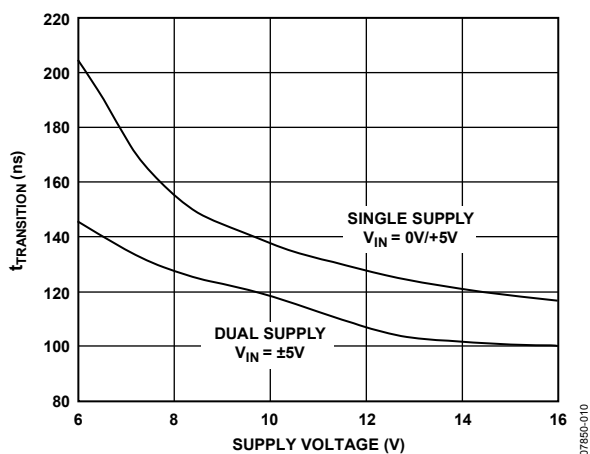


図 10. 電源電圧対変化時間($t_{TRANSITION}$)

テスト回路

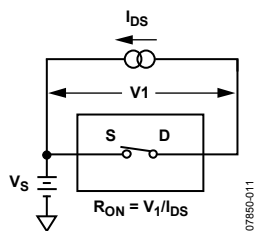


図 11. オン抵抗

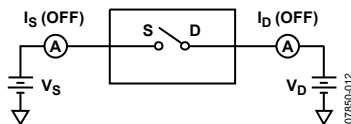


図 12. オフ時リーク

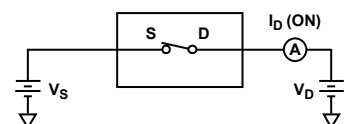


図 13. オン時リーク

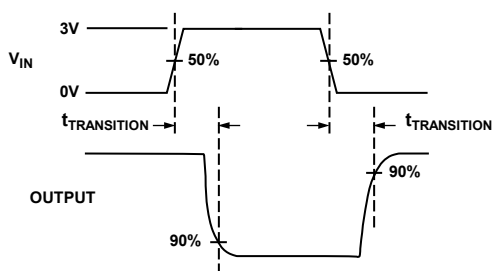
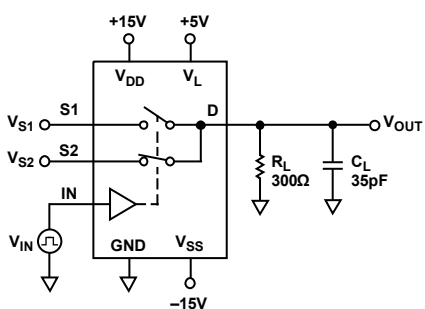


図 14. 変化時間 $t_{\text{TRANSITION}}$

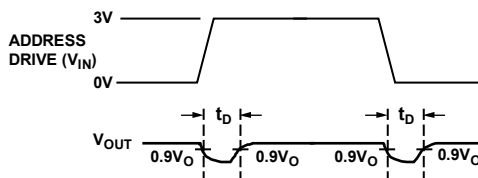
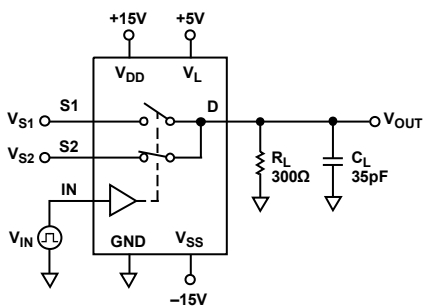
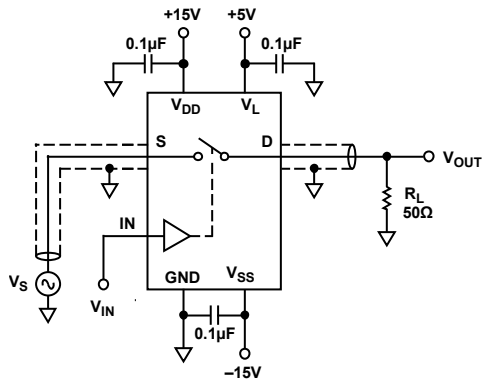
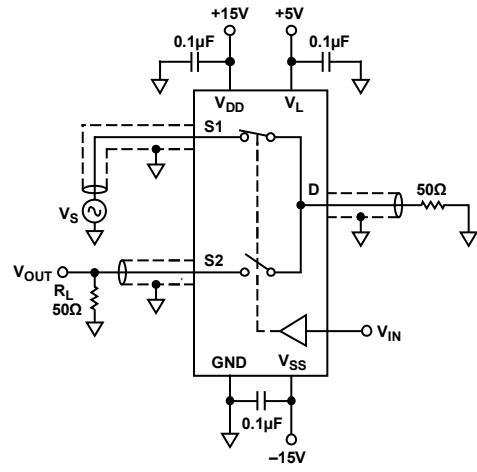


図 15. ブレーク・ビフォー・メーク時間遅延 t_D



07850-016

図 16.オフ時アイソレーション



07850-017

CHANNEL-TO-CHANNEL CROSSTALK = $20 \times \log |V_S/V_{OUT}|$

図 17.クロストーク

用語

V_{DD}

正電源電位。

V_{SS}

両電源アプリケーションでの負電位。単電源アプリケーションでは、GNDへ接続可能。

VL

ロジック電源 (5 V)。

GND

グラウンド(0 V)基準。

S

ソース・ピン。入力または出力。

D

ドレイン・ピン。入力または出力。

IN

ロジック・コントロール入力。

R_{ON}

D-S間の抵抗

I_S (Off)

スイッチ・オフ時のソース・リーク電流。

I_D (Off)

スイッチ・オフ時のドレイン・リーク電流。

I_D、I_S (On)

スイッチ・オン時のチャンネル・リーク電流。

V_D (V_S)

D、Sピンのアナログ電圧

C_S (Off)

スイッチ・オフ時のソース容量。

C_D、C_S (On)

スイッチ・オン時の容量。

t_{TRANSITION}

あるアドレス状態から別のアドレス状態へ切り替わる時のデジタル入力の50%/90%ポイントとスイッチ・オン状態との間の遅延時間。

t_D

オフ時間またはオン時間は、1つのアドレス状態から別のアドレス状態にスイッチが切り替わる時の両スイッチの90%ポイント間で測定。

V_{INL}

ロジック 0の最大入力電圧。

V_{INH}

ロジック 1の最小入力電圧。

I_{INL} (I_{INH})

デジタル入力の入力電流。

クロストーク

寄生容量に起因して1つのチャンネルから別のチャンネルに伝達される不要信号の大きさ。

オフ時アイソレーション

オフ状態のチャンネルを通過する不要信号の大きさ。

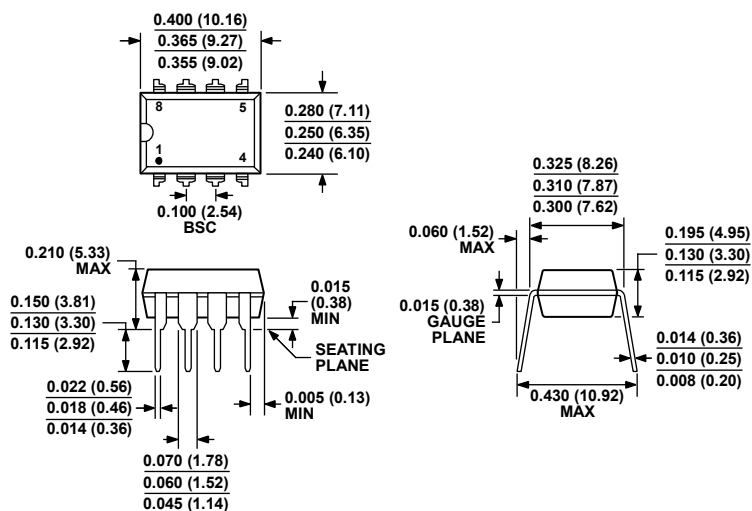
I_{DD}

正電源電流。

I_{SS}

負電源電流。

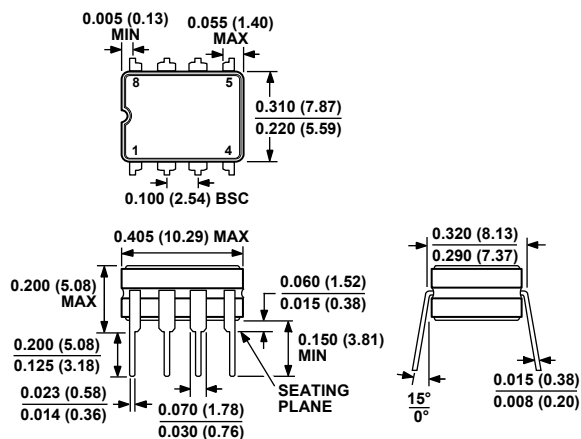
外形寸法



COMPLIANT TO JEDEC STANDARDS MS-001
 CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS
 (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.
 CORNER LEADS MAY BE CONFIGURED AS WHOLE OR HALF LEADS.

078606-A

図 18.8 ピン・プラスチック・デュアルインライン・パッケージ[PDIP]
 ナロー・ボディ
 (N-8)
 寸法:インチ(mm)



CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS
 (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

図 19.8 ピン・セラミック・デュアルインライン・パッケージ[CERDIP]
 (Q-8)
 寸法:インチ(mm)

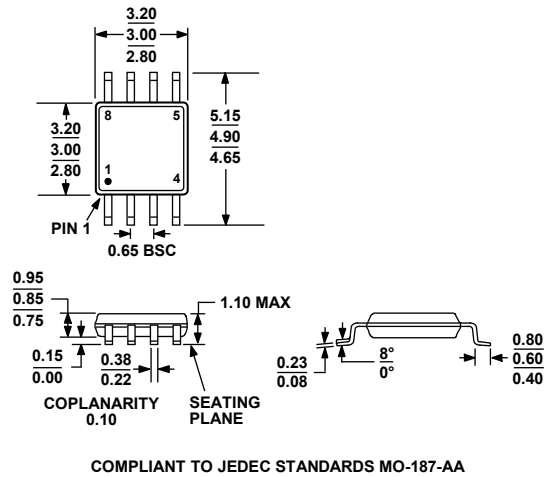


図 20.8 ピン・ミニ・スモール・アウトライン・パッケージ[MSOP]
(RM-8)
寸法: mm

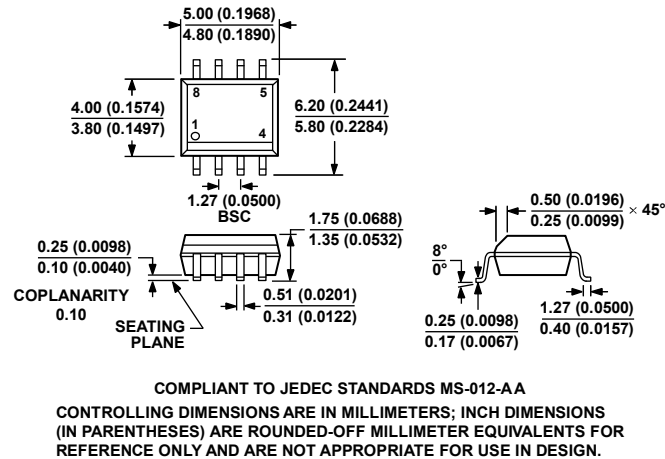


図 21.8 ピン標準スモール・アウトライン・パッケージ[SOIC_N]
ナロー・ボディ(R-8)
寸法: mm (インチ)

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option	Branding
ADG419BN	-40°C to +125°C	8-Lead Plastic Dual In-Line Package [PDIP]	N-8	
ADG419BNZ ¹	-40°C to +125°C	8-Lead Plastic Dual In-Line Package [PDIP]	N-8	
ADG419BR	-40°C to +125°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8	
ADG419BR-REEL	-40°C to +125°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8	
ADG419BR-REEL7	-40°C to +125°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8	
ADG419BRZ ¹	-40°C to +125°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8	
ADG419BRZ-REEL ¹	-40°C to +125°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8	
ADG419BRZ-REEL7 ¹	-40°C to +125°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8	
ADG419BRM	-40°C to +125°C	8-Lead Mini Small Outline Package [MSOP]	RM-8	SBB
ADG419BRM-REEL	-40°C to +125°C	8-Lead Mini Small Outline Package [MSOP]	RM-8	SBB
ADG419BRM-REEL7	-40°C to +125°C	8-Lead Mini Small Outline Package [MSOP]	RM-8	SBB
ADG419BRMZ ¹	-40°C to +125°C	8-Lead Mini Small Outline Package [MSOP]	RM-8	SBB#
ADG419BRMZ-REEL ¹	-40°C to +125°C	8-Lead Mini Small Outline Package [MSOP]	RM-8	SBB#
ADG419BRMZ-REEL7 ¹	-40°C to +125°C	8-Lead Mini Small Outline Package [MSOP]	RM-8	SBB#
ADG419TQ	-55°C to +125°C	8-Lead Ceramic Dual In-Line Package [CERDIP]	Q-8	

¹ Z = RoHS 準拠品。#は RoHS 準拠品を表し、上部または下部に表示。