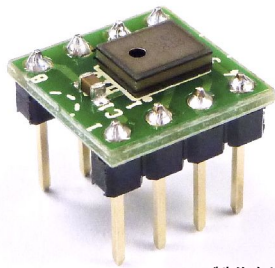


KNOWLES ACOUSTICS社製 MEMS (*Micro Electro Mechanical Systems*) 技術応用製品 SPM0405HD4H使用 シリコンデジタルマイクモジュール

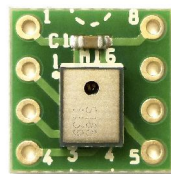


製作例

シリコンウェハ上に機械的な可動部品を形成するMEMS (Micro Electro Mechanical Systems) 技術を応用して作られたシリコンデジタルマイク (SPM0405HD4H) と、動作に必要なパコン (積層セラミックコンデンサ) を8ピンDIP化変換基板に実装したモジュールです。2.54mmピッチにピンが出ておりますので、ブレッドボードやユニバーサル基板での電子工作や実験に最適です。

セット内容

- ・ AE-SPM0405HD4Hモジュール本体 x 1枚
- ・ 1 x 4細ピンヘッダ 2.54mmピッチ x 2本

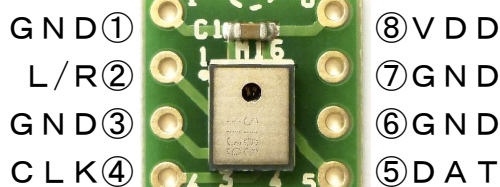
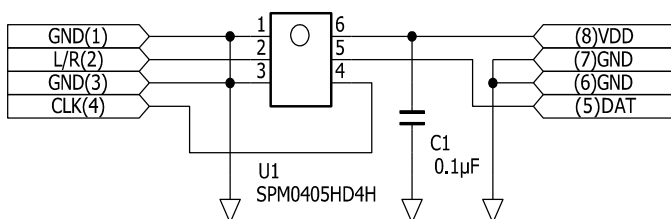


x 1枚



x 2本

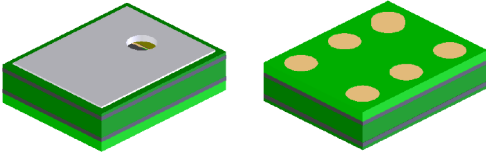
回路図・ピン配置



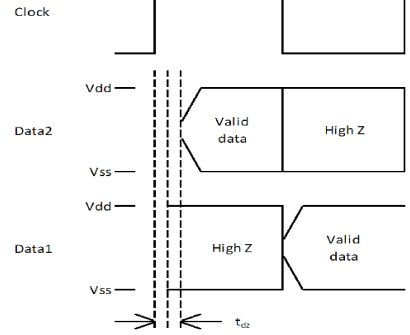
※カッコ内の数字は、本モジュールのピン番号です。

ピン番号	ピン名	説明
1	GND	電源グランドです。
2	L/R	どのタイミングでデータを出力するかを設定します。2つのマイクを同じデータ線で扱う場合 (ステレオ時) には、それぞれGND、VDDに接続します。GNDに接続した方はCLK線立下り時に、VDDに接続した方はCLK線立ち上がり時にデータが有効となります。1つのマイク (モノラル) で使用する場合はデータ受け側 (立ち上がり立下りのどちらでデータを取る仕様になっているか) に合わせてGNDまたはVDDに接続します。
3	GND	電源グランドです。
4	CLK	出力データの基準となるクロックを供給します。 1. 0~3.25MHz
5	DAT	音声データデジタル出力 (1/2サイクルPCMフォーマット)。
6	GND	電源グランドです。
7	GND	電源グランドです。
8	VDD	電源プラス (+) です (+1.6~+3.6V)。

Digital "Mini" SiSonic™ Microphone
Specification - Halogen Free
SPM0405HD4H-WB



TIMING DIAGRAM



ACOUSTIC & ELECTRICAL SPECIFICATIONS

TEST CONDITIONS: +20°C, 60-70% R.H.

Absolute Maximums	
Supply Voltage, V _{dd} to Ground	-0.5, +5.0 VDC
Output Short Circuit	indefinite to either supply rail

	Symbol	Condition	Limits			Unit
			Min.	Nom.	Max.	
Test Conditions: V _{dd} =1.8V, f _{clock} =2.4MHz, T _a =25C unless otherwise noted						
Directivity		Omni-directional	---	---	---	
Sensitivity	S	1kHz, 1Pa, ref Full Scale	-29	-26	-23	dB FS
Current Consumption	I _{DDs}	Output Open Circuit	---	---	600	µA
Signal to Noise Ratio	S/N	@ 1kHz (0dB=1V/Pa)	---	56	---	dB
Operating Voltage	V _{dd}		1.6	---	3.6	V
Maximum Input Signal		f=1kHz, THD<10%	115	---	---	dB
Short Circuit Output Current	I _{sc}	Output Grounded	1000	---	10000	µA
Load Capacitance	C _{out}	Maxim load capacitance	---	---	100	pF
Standby Current	I	f _{clk} < 1kHz (sleep mode)	---	---	50	µA
Fail-Asleep Time	n/a	f _{clock} < 1kHz	---	---	10	ms
Wake-Up Time	n/a	f _{clock} ≥ 1MHz	---	---	10	ms
Lid to Ground Resistance			---	---	100	Ω
Data Format		1/2 Cycle PCM	---	---	---	
Clock Frequency	f _{clock}		1.0	---	3.25	MHz
Clock Duty Cycle			40	---	60	%
Clock Rise Time	t _{cr}		---	---	10	ns
Clock Fall Time	t _{cf}		---	---	10	ns
Logic Low	V _{OL}		-0.3	V _{SS}	0.35xV _{dd}	V
Logic High	V _{OH}		0.65xV _{dd}	V _{dd}	V _{dd} +0.3	V
Delay time for valid data	t _{dv}		18	---	60	ns
Delay time for High Z	t _{dz}		0	---	16	ns

TYPICAL FREE FIELD RESPONSE NORMALIZED TO 1kHz

