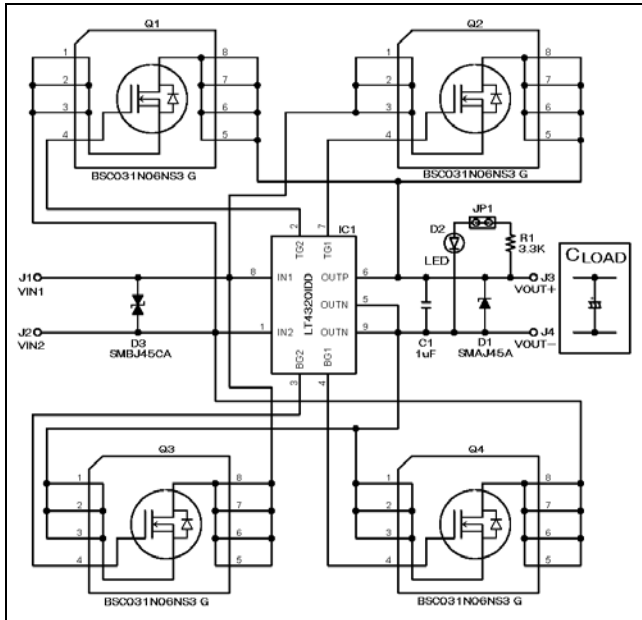


# 理想ダイオードブリッジモジュール

- ★理想ダイオードブリッジ (LT4320) とON抵抗3.1 mΩのNチャンネルMOSFET (BSC031N06NS3) を使用した高効率理想ダイオードブリッジモジュールです。
  - ★非常に低い順方向電圧降下を示します。(DC30Aで約180mV: 効率99.1%)
  - ★高信頼性端子使用で、電気的接続が確実におこなえます。 ★広い基板パターンで熱を拡散します。
  - ★DC~60Hzまでの周波数に対応します。
  - ★入力: DC9V~40V 最大負荷電流: 30A 注\*  
 : AC12V (RMS) : 0.7A (C<sub>LOAD</sub>コンデンサ560 μF使用時) 注\*  
 : AC24V (RMS) : 1.5A (C<sub>LOAD</sub>コンデンサ560 μF使用時) 注\*
- 注\*) ご使用の場合、必ずOUT側に10 μF以上のコンデンサ (C<sub>LOAD</sub>) を接続してください。

## ■回路図■



## ■注\*) C<sub>LOAD</sub>の選び方■ (一般的に数百~数千 μF)

式)  $C_{LOAD} \geq I_{AVG} / (V_{RIPPLE} * 2 * F_{red})$   
 C<sub>LOAD</sub>の単位はF (ファラド) です。

I<sub>AVG</sub> : 平均出力負荷電流

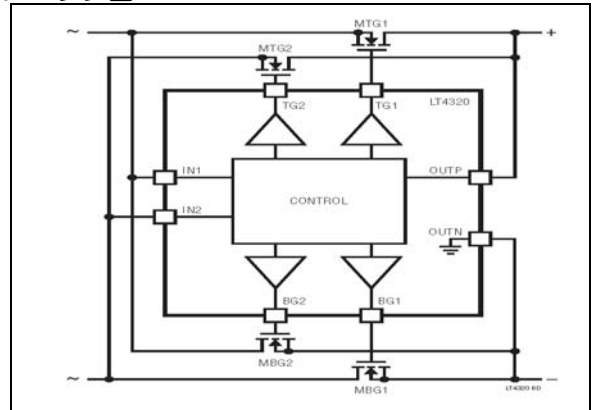
V<sub>RIPPLE</sub> : 最大許容リプル電圧

F<sub>red</sub> : 入力AC電源周波数

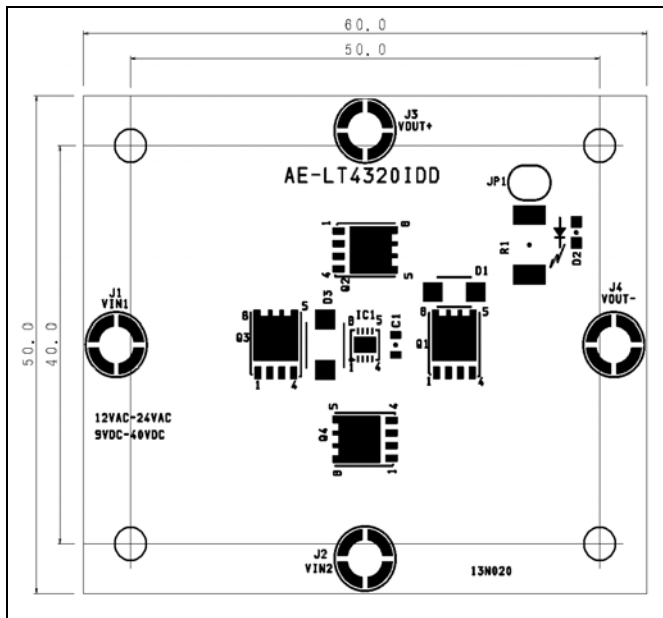
例) 60Hz / 24V ACアプリケーションで、負荷電流1A、許容リプル15Vの場合は560 μF程度です。  
 式から判るように、電流が2倍になるとC<sub>LOAD</sub>を2倍にする必要があり、リプルを半分にするにはC<sub>LOAD</sub>を2倍にする必要があります。

また、式が示すように直流での使用の場合は周波数が0なので、C<sub>LOAD</sub>は0になりますが、10 μF以上のコンデンサを接続する事をメーカーが指定しています。

## ■ブロック図■



## ■基板外形図■ (取付穴径: 3.2mm φ)



## ■使い方■

- J1 (VIN1)、J2 (VIN2) に入力側の電源を接続します。(ACまたはDC: 極性はどちらでも可です)
- J3 (VOUT+) にDC+側、J4 (VOUT-) にDC-側が出力されます。
- 出力は必ず9V~40Vに収まるように入力側の電圧及びC<sub>LOAD</sub>を設定してください。(動作の為に、リプルを除いた直流分が、9V以上必要です)
- JP1はLEDに接続されています。発光させる必要が無い場合は、中心の接続部分をカッター等で切断します。**怪我などに充分注意して、周囲の部品や銅箔を傷付けないように切断してください。**
- J1~J4は茶色の保護シールをはがし、Y型や丸型の圧着端子をM3ネジを使用して基板表面から取り付けてください。締付トルクは5kgf·cm(49N·cm)以下です。

# LT4320/LT4320-1

## 絶対最大定格 (Note 1, 2)

電源電圧	動作接合部温度範囲
IN1, IN2 ..... -3V ~ 80V	LT4320L ..... -40°C ~ 85°C
OUTP ..... -0.3V ~ 80V	LT4320H ..... -40°C ~ 125°C
出力電圧 (Note 3)	LT4320MP ..... -55°C ~ 125°C
BG1, BG2, TG1, TG2 ..... -0.3V ~ 80V	保存温度範囲
TG1-IN1, TG2-IN2 ..... -0.3V ~ 12V	リード温度 (半田付け, 10秒) ..... -65°C ~ 150°C
	MSE, PDIPパッケージ ..... 300°C

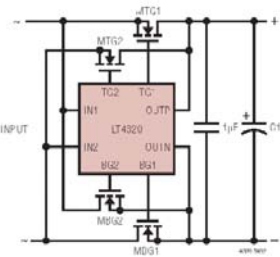
## 電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は T<sub>A</sub> = 25°Cでの値。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
	OUTP Voltage Range		● 9		72	V
	OUTP Undervoltage Lockout (UVLO) Threshold	I <sub>IN</sub> = OUTP, Other I <sub>IN</sub> = 0V	● 6.2	6.6	7.0	V
V <sub>INT</sub>	I <sub>IN</sub> Turn-On/Off Threshold	OUTP = 5V, Other I <sub>IN</sub> = 0V	● 1.3		3.7	V
I <sub>OUTP</sub>	OUTP Pin Current	I <sub>IN</sub> = OUTP + ΔV <sub>SD(MAX)</sub> + 5mV, Other I <sub>IN</sub> = 0V	● 1.0	1.5		mA
I <sub>IN</sub>	I <sub>IN</sub> Pin Current at 9V at 72V	I <sub>IN</sub> = OUTP + ΔV <sub>SD(MAX)</sub> + 5mV, Other I <sub>IN</sub> = 0V	● 44	63		μA
			● 0.3	0.4		mA
ΔV <sub>SD</sub>	Topside Source-Drain Regulation Voltage (I <sub>IN</sub> = OUTP)		● 8	20	35	mV
			● 26	40	55	mV
ΔV <sub>GATE</sub>	Top Gate Drive (TGn - I <sub>IN</sub> )	I <sub>IN</sub> = OUTP + ΔV <sub>SD(MAX)</sub> + 5mV, 10μA Out of TGn, Other I <sub>IN</sub> = 0V	● 6.6		10.8	V
V <sub>GATE</sub>	Bottom Gate Drive (BGn)	I <sub>IN</sub> = OUTP, 10μA Out of BGn, Other I <sub>IN</sub> = 0V	● 7.0		12	V
I <sub>TGn</sub>	Top Gate Pull-Up Current	TGn = I <sub>IN</sub> = 0V, I <sub>IN</sub> = OUTP + 0.1V TGn = I <sub>IN</sub> = 5V, I <sub>IN</sub> = OUTP + 0.1V Current Flows Out of TGn, Other I <sub>IN</sub> = 0V	● 425			μA
			● 120			μA
I <sub>TGn</sub>	Top Gate Pull-Down Current to I <sub>IN</sub>	TGn = I <sub>IN</sub> = 5V, I <sub>IN</sub> = OUTP - 0.25V Current Flows Into TGn, Other I <sub>IN</sub> = 0V	● 1.25			mA
I <sub>TGn</sub>	Top Gate Pull-Down Current to OUTN	I <sub>IN</sub> = 0V, Other I <sub>IN</sub> = OUTP = 9.0V, TGn = 5V Current Flows Into TGn	● 6.0			mA
I <sub>BGn</sub>	Bottom Gate Pull-Up Current	BGn = 5V, I <sub>IN</sub> = OUTP = 9.0V, Other I <sub>IN</sub> = 0V Current Flows Out of BGn	● 1.9			mA
I <sub>BGn</sub>	Bottom Gate Pull-Down Current	BGn = 5V, I <sub>IN</sub> = 0V, Other I <sub>IN</sub> = OUTP = 9.0V Current Flows Into BGn	● 12.5			mA

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性があります。注記がない限り、表に記載の絶対最大定格条件に準じて、デバイスの信頼性と寿命に影響を与える可能性があります。

Note 2: 注記がない限り、すべての電圧は OUTN = 0V を基準としています。  
Note 3: 負の強制される絶対最大電圧は、LT4320H 運動制御 IC の制限を超えることがある。

## 標準的応用例



LT4320 理想ブリッジ		ダイオード・ブリッジ	
動作電圧	動作電流 (最小)	電力損失	電力損失
55V DC	30A	10μF	4.5W
24V AC	10A	3.3mF	1.6W

## BSC031N06NS3 G

### OptiMOS™3 Power-Transistor

#### Features

- Ideal for high frequency switching and sync. rec.
- Optimized technology for DC/DC converters
- Excellent gate charge × R<sub>DS(on)</sub> product (FOM)
- Very low on-resistance R<sub>DS(on)</sub>
- Superior thermal resistance
- N-channel, normal level

Maximum ratings, at T<sub>c</sub> = 25 °C, unless otherwise specified

Parameter	Symbol	Conditions	Value	Unit
Continuous drain current	I <sub>D</sub>	V <sub>GS</sub> = 10 V, T <sub>c</sub> = 25 °C <sup>(2)</sup>	100	A
		V <sub>GS</sub> = 10 V, T <sub>c</sub> = 100 °C	100	
		V <sub>GS</sub> = 10 V, T <sub>c</sub> = 25 °C, R <sub>θJA</sub> = 50K/W <sup>(3)</sup>	22	
Pulsed drain current <sup>(4)</sup>	I <sub>D,pulse</sub>	T <sub>c</sub> = 25 °C	400	
Avalanche energy, single pulse <sup>(5)</sup>	E <sub>AS</sub>	I <sub>D</sub> = 50 A, R <sub>GS</sub> = 25 Ω	298	mJ
Gate source voltage	V <sub>GS</sub>		±20	V

#### Product Summary

V <sub>DS</sub>	60	V
R <sub>DS(on)</sub> , max	3.1	mΩ
I <sub>D</sub>	100	A

- 100% avalanche tested
- Pb-free plating; RoHS compliant
- Qualified according to JEDEC<sup>(1)</sup> for target applications
- Halogen-free according to IEC61249-2-21

## BSC031N06NS3 G

Maximum ratings, at T<sub>c</sub> = 25 °C, unless otherwise specified

Parameter	Symbol	Conditions	Value	Unit
Power dissipation	P <sub>tot</sub>	T <sub>c</sub> = 25 °C	139	W
		T <sub>A</sub> = 25 °C, R <sub>θJA</sub> = 50 K/W <sup>(3)</sup>	2.5	
Operating and storage temperature	T <sub>ij</sub> , T <sub>stg</sub>		-55 ... 150	°C
IEC climatic category; DIN IEC 68-1			55/150/55	

Parameter	Symbol	Conditions	Values			Unit
			min.	typ.	max.	

### Thermal characteristics

Thermal resistance, junction - case	R <sub>θJC</sub>	-	-	0.9	K/W
Device on PCB	R <sub>θJA</sub>	minimal footprint	-	-	62
		5 cm <sup>2</sup> cooling area <sup>(3)</sup>	-	-	50

Electrical characteristics, at T<sub>c</sub> = 25 °C, unless otherwise specified

### Static characteristics

Drain-source breakdown voltage	V <sub>(BR)DSS</sub>	V <sub>GS</sub> = 0 V, I <sub>D</sub> = 1 mA	80	-	-	V
Gate threshold voltage	V <sub>GS(th)</sub>	V <sub>DS</sub> = V <sub>GS</sub> , I <sub>G</sub> = 93 μA	2	3	4	
Zero gate voltage drain current	I <sub>DSS</sub>	V <sub>DS</sub> = 60 V, V <sub>GS</sub> = 0 V, T <sub>c</sub> = 25 °C	-	0.1	1	μA
		V <sub>DS</sub> = 60 V, V <sub>GS</sub> = 0 V, T <sub>c</sub> = 125 °C	-	10	100	
Gate-source leakage current	I <sub>GSS</sub>	V <sub>GS</sub> = 20 V, V <sub>DS</sub> = 0 V	-	10	100	nA
Drain-source on-state resistance	R <sub>DS(on)</sub>	V <sub>GS</sub> = 10 V, I <sub>D</sub> = 50 A	-	2.5	3.1	mΩ
Gate resistance	R <sub>G</sub>		-	1.3	-	Ω
Transconductance	g <sub>fs</sub>	V <sub>DS</sub> > 2  / (R <sub>DS(on)</sub> , I <sub>D</sub> = 50 A)	50	99	-	S

### Dynamic characteristics

Input capacitance	C <sub>iss</sub>	V <sub>DS</sub> = 0 V, V <sub>GS</sub> = 30 V, f = 1 MHz	-	8000	11000	pF
Output capacitance	C <sub>oss</sub>		-	1700	2300	
Reverse transfer capacitance	C <sub>rss</sub>		-	58	-	
Turn-on delay time	t <sub>d(on)</sub>		-	38	-	ns
Rise time	t <sub>r</sub>	V <sub>DS</sub> = 30 V, V <sub>GS</sub> = 10 V, I <sub>D</sub> = 90 A, R <sub>G</sub> = 3 Ω	-	161	-	
Turn-off delay time	t <sub>d(off)</sub>		-	63	-	
Fall time	t <sub>f</sub>		-	15	-	

### Gate Charge Characteristics<sup>(1)</sup>

Gate to source charge	Q <sub>gs</sub>		-	39	-	nC
Gate charge at threshold	Q <sub>g(th)</sub>		-	24	-	
Gate to drain charge	Q <sub>gd</sub>	V <sub>DS</sub> = 30 V, I <sub>D</sub> = 50 A, V <sub>GS</sub> = 0 to 10 V	-	8	-	
Switching charge	Q <sub>sw</sub>		-	23	-	
Gate charge total	Q <sub>g</sub>		-	98	130	
Gate plateau voltage	V <sub>GS,plateau</sub>		-	4.9	-	V
Output charge	Q <sub>oss</sub>	V <sub>DS</sub> = 30 V, V <sub>GS</sub> = 0 V	-	79	105	

### Reverse Diode

Diode continuous forward current	I <sub>S</sub>	T <sub>c</sub> = 25 °C	-	-	100	A
Diode pulse current	I <sub>S,pulse</sub>		-	-	400	
Diode forward voltage	V <sub>SD</sub>	V <sub>GS</sub> = 0 V, I <sub>S</sub> = 50 A, T <sub>c</sub> = 25 °C	-	0.88	1.2	V
Reverse recovery time	t <sub>r</sub>	V <sub>GS</sub> = 30 V, I <sub>S</sub> = 90 A, di/dt = 100 A/μs	-	48	-	ns
Reverse recovery charge	Q <sub>r</sub>		-	73	-	nC