

ミニアナログシリーズは汎用アナログ回路を小型パッケージに搭載したICです。
S-89713シリーズは、低入力オフセット電圧およびRail-to-Rail^{*1}の入力と出力を有するオートゼロ動作型のゼロドリフトアンプです。オフセット電圧を極力抑えたいアプリケーションに最適です。
S-89713シリーズは、デュアルオペアンプ (2回路入り) です。

*1. Rail-to-Rail はモトローラ株式会社の登録商標です。

■ 特長

- ・低入力オフセット電圧 : $V_{IO} = 10 \mu\text{V max. (Ta = +25}^\circ\text{C)}$
- ・低電圧動作 : $V_{DD} = 2.65 \text{ V} \sim 5.5 \text{ V}$
- ・低消費電流 : $I_{DD} = 165 \mu\text{A typ. (1回路あたり, Ta = +25}^\circ\text{C)}$
 $I_{DD} = 330 \mu\text{A typ. (2回路あたり, Ta = +25}^\circ\text{C)}$
- ・内部位相補償のため、外付け部品が不要
- ・入力、出力Rail-to-Rail
- ・動作温度範囲 : $Ta = -40^\circ\text{C} \sim +85^\circ\text{C}$
- ・鉛フリー (Sn 100%)、ハロゲンフリー

■ 用途

- ・各種センサインタフェース
- ・高精度電流検出
- ・ストレインゲージアンプ
- ・ゲーム
- ・各種電子機器

■ パッケージ

- ・TMSOP-8
- ・SNT-8A

■ ブロック図

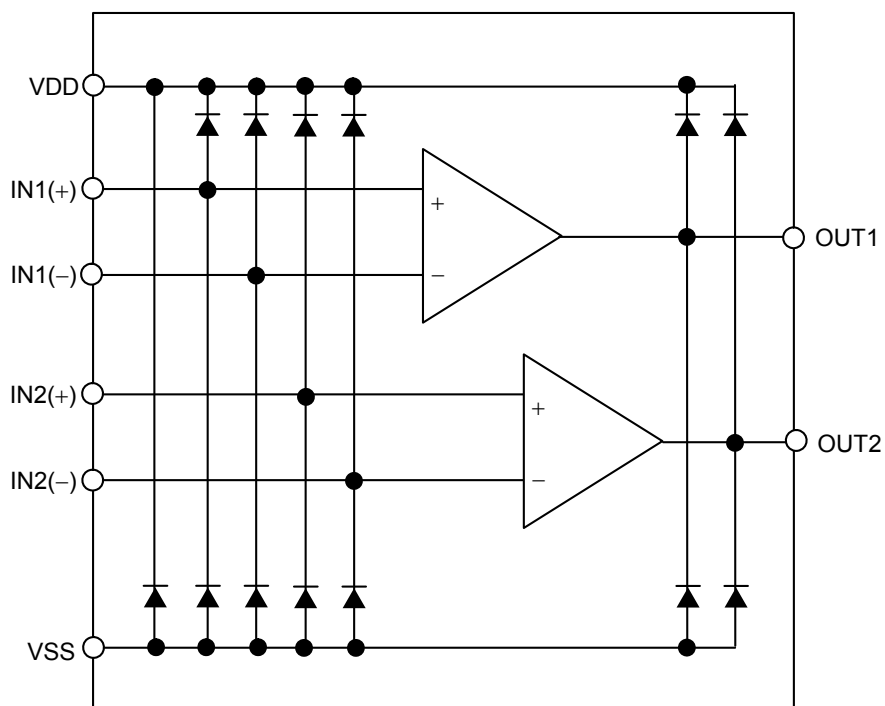
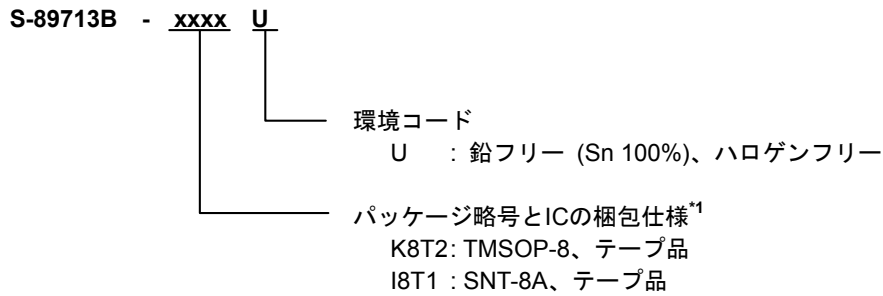


図1

■ 品目コードの構成

S-89713シリーズは、パッケージ種別を用途により選択指定することができます。製品名における文字列が示す内容は "1. 製品名" を、パッケージ図面は "2. パッケージ" を、製品タイプは "3. 製品名リスト" を参照してください。

1. 製品名



*1. テープ図面を参照してください。

2. パッケージ

表1 パッケージ図面コード

パッケージ名	外形寸法図面	テープ図面	リール図面	ランド図面
TMSOP-8	FM008-A-P-SD	FM008-A-C-SD	FM008-A-R-SD	-
SNT-8A	PH008-A-P-SD	PH008-A-C-SD	PH008-A-R-SD	PH008-A-L-SD

3. 製品名リスト

表2

製品名	パッケージ
S-89713B-K8T2U	TMSOP-8
S-89713B-I8T1U	SNT-8A

■ ピン配置図

1. TMSOP-8

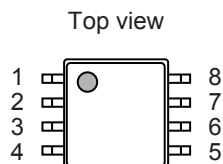


図2

表3

端子番号	端子記号	端子内容
1	OUT1	出力端子1
2	IN1(-)	反転入力端子1
3	IN1(+)	非反転入力端子1
4	VSS	GND端子
5	IN2(+)	非反転入力端子2
6	IN2(-)	反転入力端子2
7	OUT2	出力端子2
8	VDD	正電源端子

2. SNT-8A

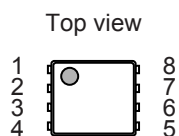


図3

表4

端子番号	端子記号	端子内容
1	OUT1	出力端子1
2	IN1(-)	反転入力端子1
3	IN1(+)	非反転入力端子1
4	VSS	GND端子
5	IN2(+)	非反転入力端子2
6	IN2(-)	反転入力端子2
7	OUT2	出力端子2
8	VDD	正電源端子

■ 絶対最大定格

表5

(特記なき場合 : Ta = +25°C)

項目	記号	絶対最大定格	単位
電源電圧	V _{DD}	V _{SS} - 0.3 ~ V _{SS} + 7.0	V
入力電圧	V _{IN(+)} , V _{IN(-)}	V _{SS} - 0.3 ~ V _{DD} + 0.3	V
出力電圧	V _{OUT}	V _{SS} - 0.3 ~ V _{DD} + 0.3	V
差動入力電圧	V _{IND}	±5.5	V
出力端子電流	I _{SOURCE}	10.0	mA
	I _{SINK}	10.0	mA
許容損失	TMSOP-8	650 ^{*1}	mW
	SNT-8A	450 ^{*1}	mW
動作周囲温度	T _{opr}	-40 ~ +85	°C
保存温度	T _{stg}	-55 ~ +125	°C

*1. 基板実装時

[実装基板]

- (1) 基板サイズ : 114.3 mm × 76.2 mm × t1.6 mm
- (2) 名称 : JEDEC STANDARD51-7

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

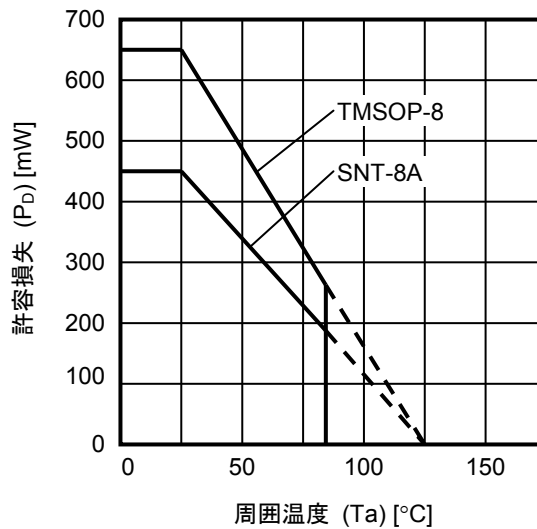


図4 パッケージ許容損失 (基板実装時)

■ 電気的特性

表6

DC電気的特性


(特記なき場合 : $V_{DD} = 3.0\text{ V}$, $T_a = +25^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路
動作電源電圧範囲	V_{DD}	—	2.65	3.00	5.50	V	—
消費電流 (2回路あたり)	I_{DD}	$V_{CMR} = V_{OUT} = V_{DD} / 2$	—	330	380	μA	5
入力オフセット電圧	V_{IO}	$V_{CMR} = V_{DD} / 2$	-10	± 1	+10	μV	1
入力オフセット電圧ドリフト	$\frac{\Delta V_{IO}}{\Delta T_a}$	$V_{CMR} = V_{DD} / 2$	—	± 0.1	—	$\mu\text{V}/^\circ\text{C}$	1
入力オフセット電流	I_{IO}	—	—	± 140	—	pA	—
入力バイアス電流	I_{BIAS}	—	—	± 70	—	pA	—
同相入力電圧範囲	V_{CMR}	—	$V_{SS} - 0.1$	—	$V_{DD} + 0.1$	V	2
電圧利得 (開ループ)	A_{VOL}	$V_{SS} + 0.1\text{ V} \leq V_{OUT} \leq V_{DD} - 0.1\text{ V}$, $V_{CMR} = V_{DD} / 2$, $R_L = 10\text{ k}\Omega$	110	130	—	dB	8
最大出力振幅電圧	V_{OH}	$R_L = 10\text{ k}\Omega$	2.9	—	—	V	3
	V_{OL}	$R_L = 10\text{ k}\Omega$	—	—	0.1	V	4
同相入力信号除去比	CMRR	$V_{SS} - 0.1\text{ V} \leq V_{CMR} \leq V_{DD} + 0.1\text{ V}$	106	130	—	dB	2
電源電圧除去比	PSRR	$V_{DD} = 2.65\text{ V} \sim 5.50\text{ V}$	106	120	—	dB	1
ソース電流	I_{SOURCE}	$V_{OUT} = V_{DD} - 0.1\text{ V}$	1.3	1.6	—	mA	6
シンク電流	I_{SINK}	$V_{OUT} = 0.1\text{ V}$	1.6	2.0	—	mA	7

表7

AC電気的特性

(特記なき場合 : $V_{DD} = 3.0\text{ V}$, $T_a = +25^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位
スルーレート	SR	$R_L = 1.0\text{ M}\Omega$, $C_L = 15\text{ pF}$ ( 13参照)	—	0.16	—	$\text{V}/\mu\text{s}$
利得帯域幅積	GBP	$C_L = 0\text{ pF}$	—	240	—	kHz

■ 測定回路 (1回路あたり)

1. 電源電圧除去比、入力オフセット電圧

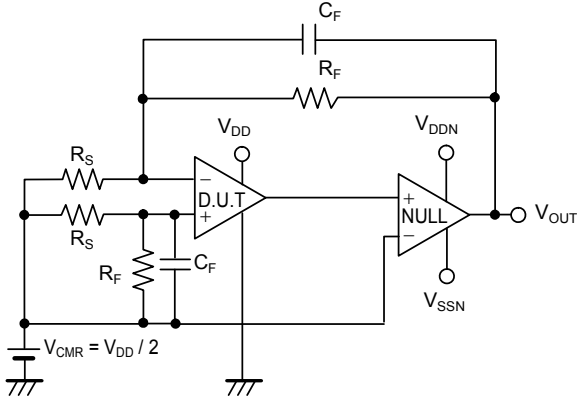


図5 測定回路1

・ 電源電圧除去比 (PSRR)

それぞれの V_{DD} 時の V_{OUT} を測定し、次式で電源電圧除去比 (PSRR) を求めます。

測定条件 :

$$V_{DD} = 2.65 \text{ V} : V_{DD} = V_{DD1}, V_{OUT} = V_{OUT1}$$

$$V_{DD} = 5.5 \text{ V} : V_{DD} = V_{DD2}, V_{OUT} = V_{OUT2}$$

$$PSRR = 20 \log \left(\left| \frac{V_{DD1} - V_{DD2}}{\left(V_{OUT1} - \frac{V_{DD1}}{2} \right) - \left(V_{OUT2} - \frac{V_{DD2}}{2} \right)} \right| \times \frac{R_F + R_S}{R_S} \right)$$

・ 入力オフセット電圧 (V_{IO})

$$V_{IO} = \left(V_{OUT} - \frac{V_{DD}}{2} \right) \times \frac{R_S}{R_F + R_S}$$

2. 同相入力信号除去比、同相入力電圧範囲

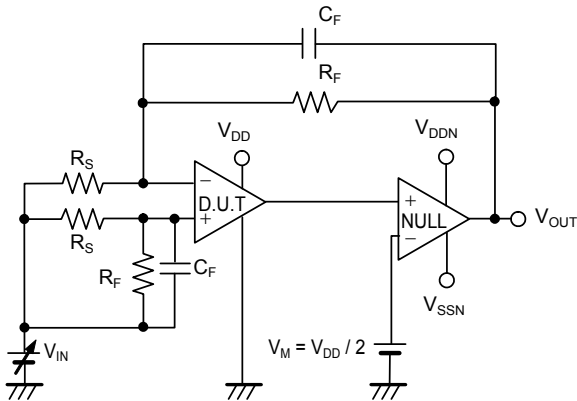


図6 測定回路2

・ 同相入力信号除去比 (CMRR)

それぞれの V_{IN} 時の V_{OUT} を測定し、次式で同相入力信号除去比 (CMRR) を求めます。

測定条件 :

$$V_{IN} = V_{CMR \text{ Max.}} : V_{IN} = V_{IN1}, V_{OUT} = V_{OUT1}$$

$$V_{IN} = V_{CMR \text{ Min.}} : V_{IN} = V_{IN2}, V_{OUT} = V_{OUT2}$$

$$CMRR = 20 \log \left(\left| \frac{V_{IN1} - V_{IN2}}{\left(V_{OUT1} - V_{IN1} \right) - \left(V_{OUT2} - V_{IN2} \right)} \right| \times \frac{R_F + R_S}{R_S} \right)$$

・ 同相入力電圧範囲 (V_{CMR})

V_{IN} を可変させ、 V_{OUT} が同相入力信号除去比の規格を満足する入力電圧範囲です。

3. 最大出力振幅電圧

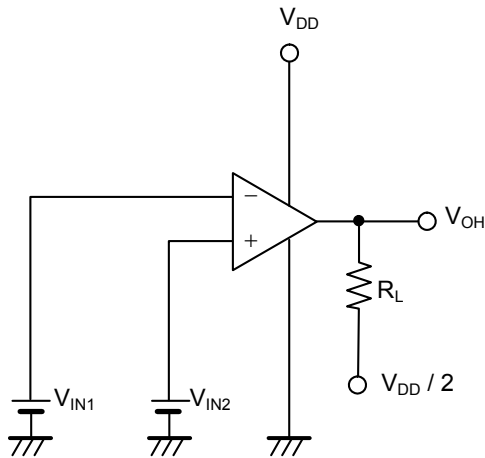


図7 測定回路3

・最大出力振幅電圧 (V_{OH})

測定条件 :

$$V_{IN1} = \frac{V_{DD}}{2} - 0.1 \text{ V}$$

$$V_{IN2} = \frac{V_{DD}}{2} + 0.1 \text{ V}$$

$$R_L = 10 \text{ k}\Omega$$

4. 最大出力振幅電圧

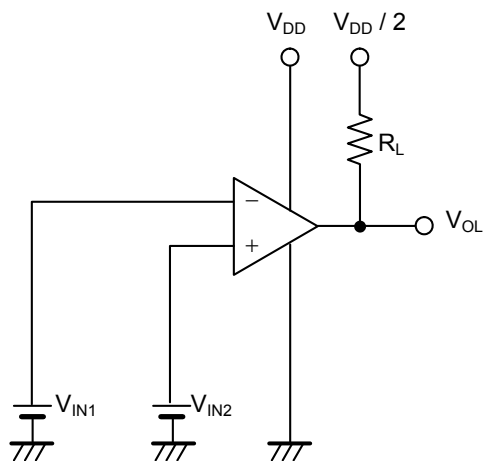


図8 測定回路4

・最大出力振幅電圧 (V_{OL})

測定条件 :

$$V_{IN1} = \frac{V_{DD}}{2} + 0.1 \text{ V}$$

$$V_{IN2} = \frac{V_{DD}}{2} - 0.1 \text{ V}$$

$$R_L = 10 \text{ k}\Omega$$

5. 消費電流

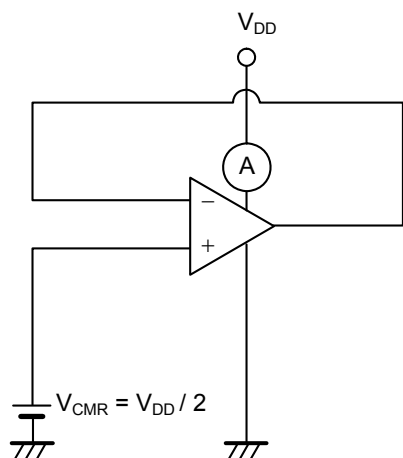


図9 測定回路5

・消費電流 (I_{DD})

6. ソース電流

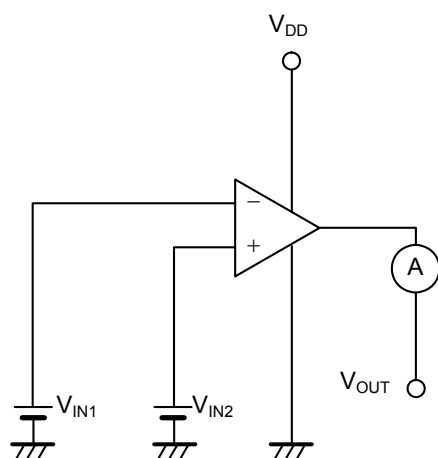


図10 測定回路6

・ソース電流 (I_{SOURCE})

測定条件：

$$V_{OUT} = V_{DD} - 0.1 \text{ V}$$

$$V_{IN1} = \frac{V_{DD}}{2} - 0.1 \text{ V}$$

$$V_{IN2} = \frac{V_{DD}}{2} + 0.1 \text{ V}$$

7. シンク電流

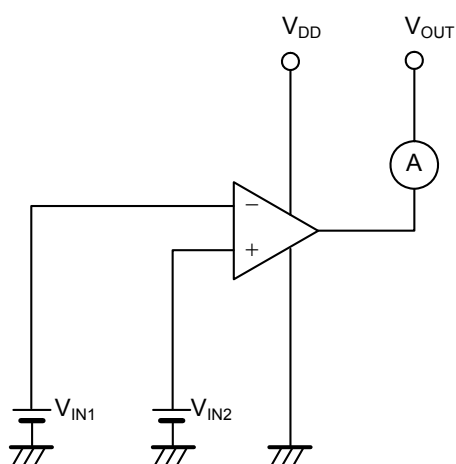


図11 測定回路7

・シンク電流 (I_{SINK})

測定条件：

$$V_{OUT} = 0.1 \text{ V}$$

$$V_{IN1} = \frac{V_{DD}}{2} + 0.1 \text{ V}$$

$$V_{IN2} = \frac{V_{DD}}{2} - 0.1 \text{ V}$$

8. 電圧利得

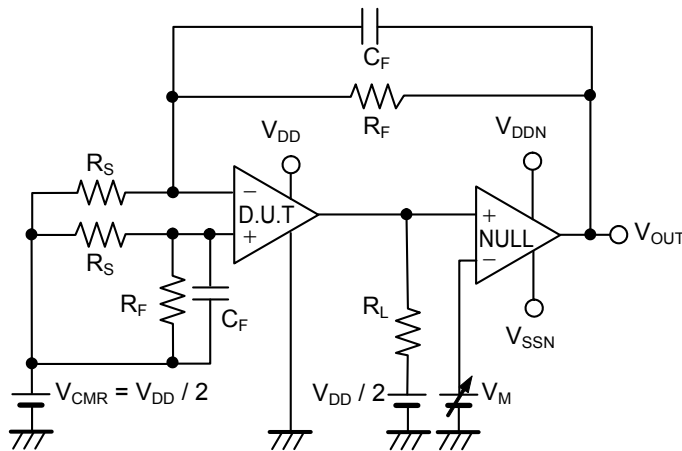


図 12 測定回路 8

・電圧利得 (開ループ) (A_{VOL})

それぞれの V_M 時の V_{OUT} を測定し、次式で電圧利得 (A_{VOL}) を求めます。

測定条件 :

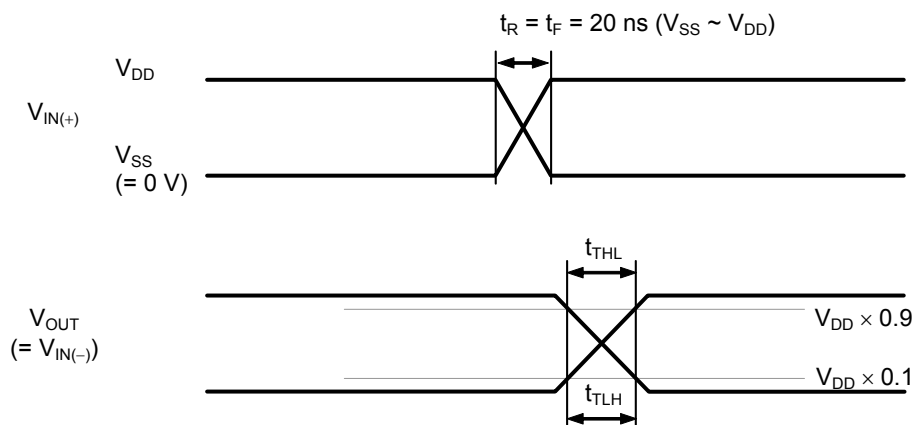
$$\begin{aligned} V_M = V_{DD} - 0.1 \text{ V} & : V_M = V_{M1}, V_{OUT} = V_{OUT1} \\ V_M = 0.1 \text{ V} & : V_M = V_{M2}, V_{OUT} = V_{OUT2} \end{aligned}$$

$$A_{VOL} = 20 \log \left(\left| \frac{V_{M1} - V_{M2}}{V_{OUT1} - V_{OUT2}} \right| \times \frac{R_F + R_S}{R_S} \right)$$

$R_L = 10 \text{ k}\Omega$

9. スルーレート

ボルテージフォロワ回路で測定します。



・スルーレート (SR)

立ち下がり時

$$SR = \frac{V_{DD} \times 0.8}{t_{THL}}$$

立ち上がり時

$$SR = \frac{V_{DD} \times 0.8}{t_{TLH}}$$

図 13

■ 使用例

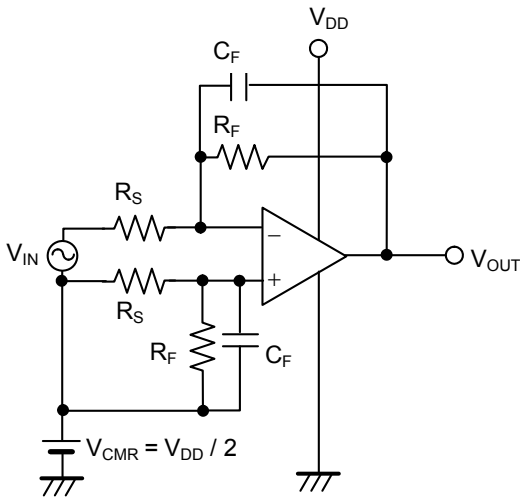


図14 差動増幅回路

[Gain = 1000倍の例]

$R_S = 1 \text{ k}\Omega$
 $R_F = 1 \text{ M}\Omega$
 $C_F = 1000 \text{ pF}$

[Gain = 100倍の例]

$R_S = 1 \text{ k}\Omega$
 $R_F = 100 \text{ k}\Omega$
 $C_F = 1000 \text{ pF}$

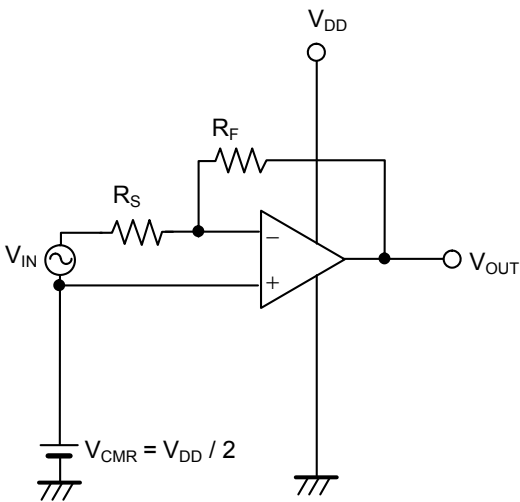


図15 反転増幅回路

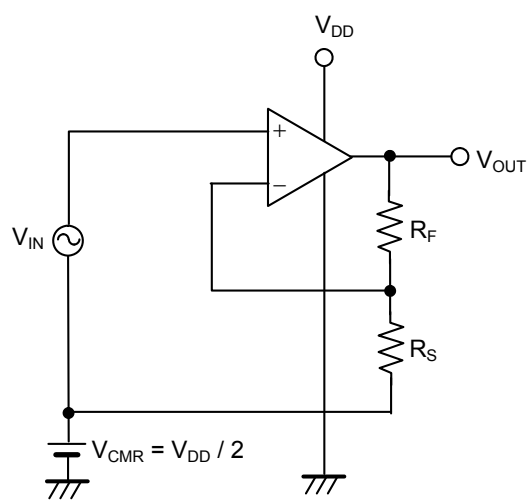


図16 非反転増幅回路

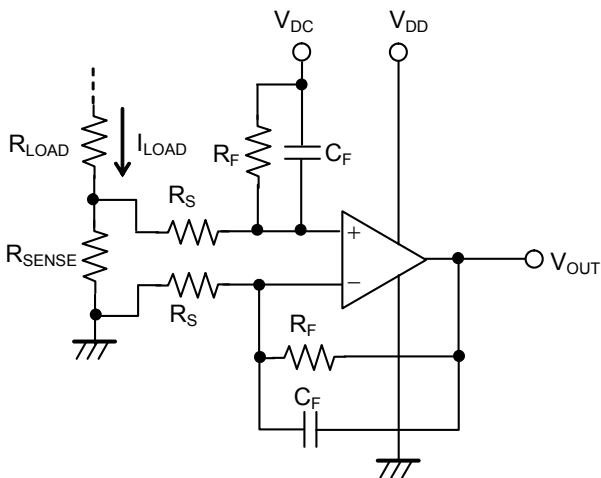


図17 ローサイド電流検出回路

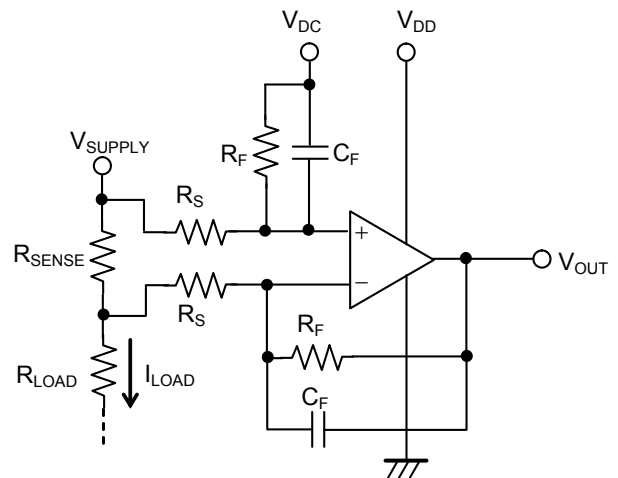


図18 ハイサイド電流検出回路

注意 上記接続図及び定数は動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ 注意事項

- ・ 一般にオペアンプは、外付け部品の選択によっては発振するおそれがあります。実際のアプリケーションで十分な評価の上、定数を設定してください。
- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を超える過大静電気がICに印加されないようにしてください。
- ・ 弊社ICを使用して製品を作る場合には、その製品での当ICの使い方や製品の仕様、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。
- ・ 出力電流は10 mA以下でお使いください。
- ・ 出力電圧が $V_{DD} - 100\text{ mV}$ 以上もしくは $V_{SS} + 100\text{ mV}$ 以下の範囲でご使用になる場合は、回路構成によっては動作が不安定になる可能性がありますので、弊社営業部までお問い合わせください。
- ・ ボルテージフォロワ回路 (Gain = 1倍) で使用する際には、安定動作させるために図19に示すように470 Ω 以上の抵抗を挿入してください。ボルテージフォロワ回路以外でご使用になる場合においても出力端子に付く負荷容量の大きさによっては動作が不安定になる可能性がありますので、十分な評価の上ご使用下さい。

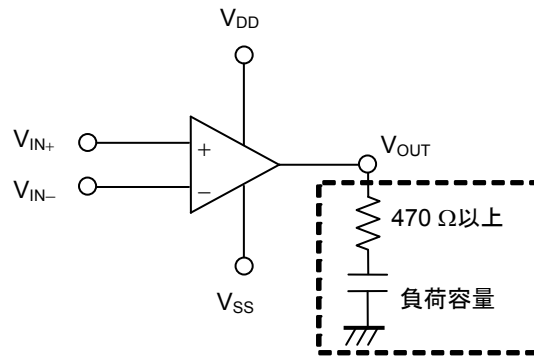
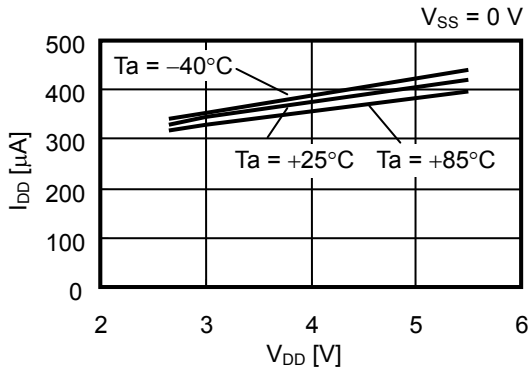


図19

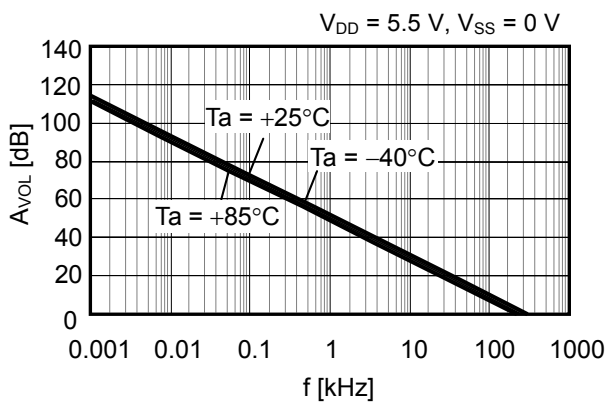
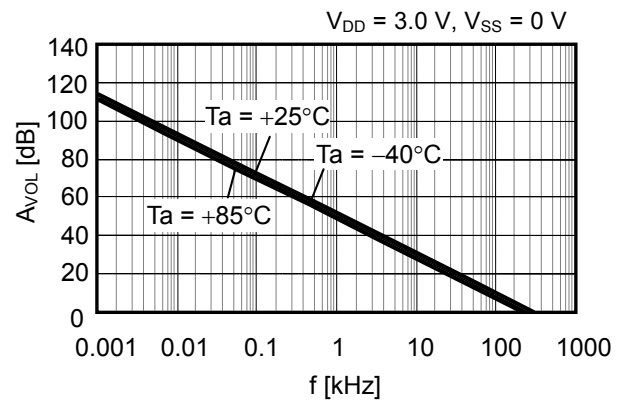
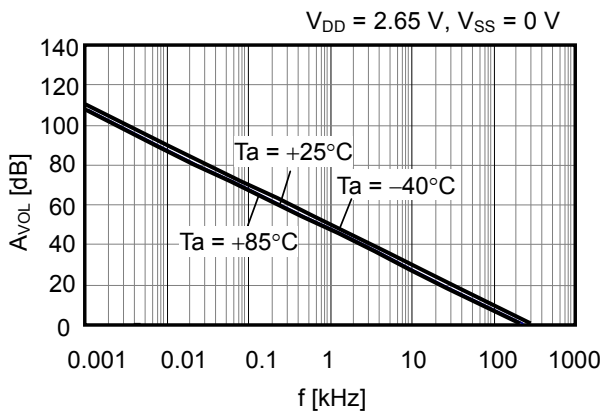
注意 上記接続図及び定数は動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ 諸特性データ (Typical データ)

1. 消費電流 (I_{DD}) (2回路あたり) – 電源電圧 (V_{DD})

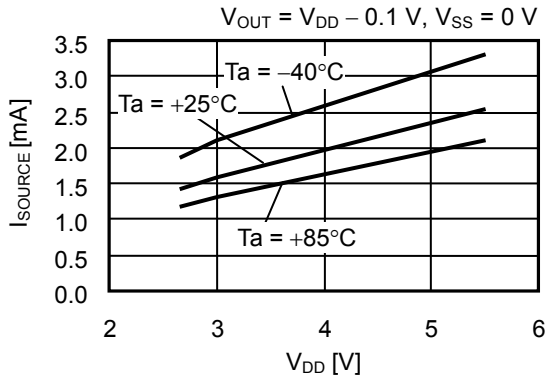


2. 電圧利得 (A_{VOL}) – 周波数 (f)

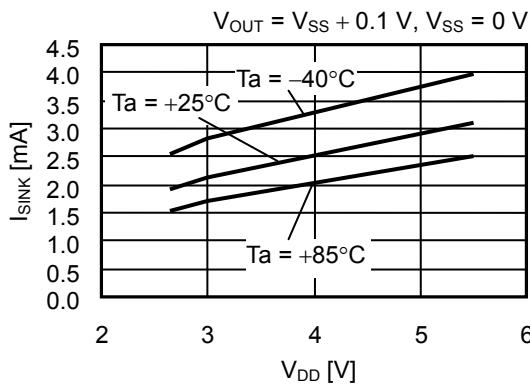


3. 出力電流

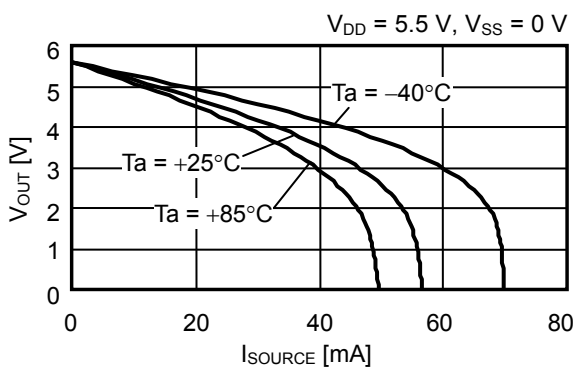
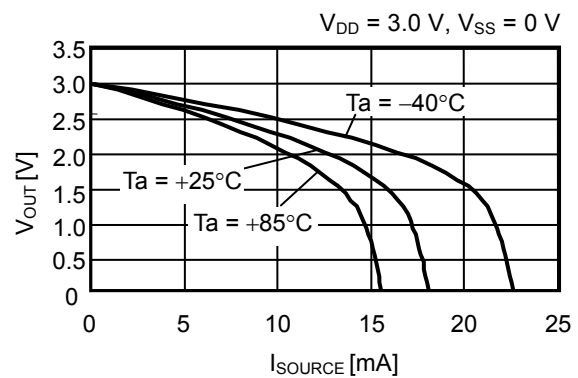
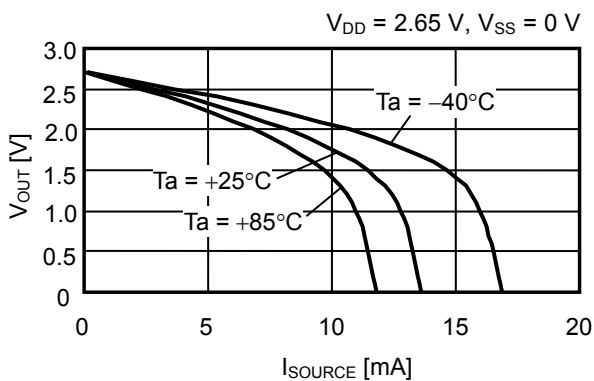
3.1 ソース電流 (I_{SOURCE}) - 電源電圧 (V_{DD})



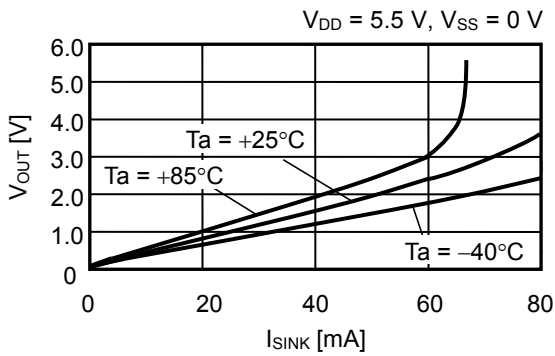
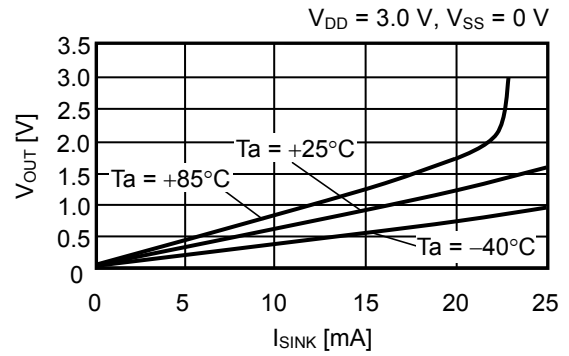
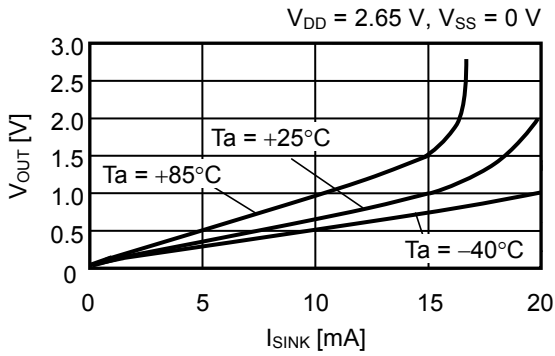
3.2 シンク電流 (I_{SINK}) - 電源電圧 (V_{DD})



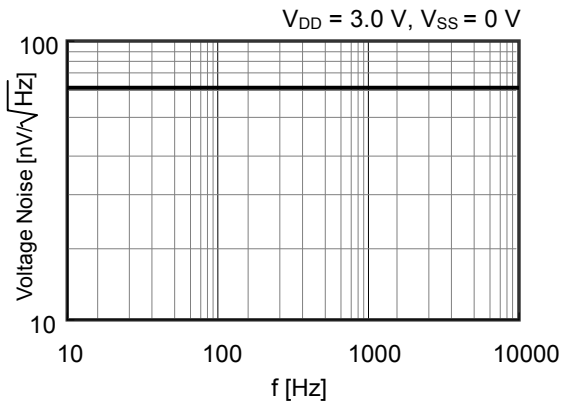
3.3 出力電圧 (V_{OUT}) - ソース電流 (I_{SOURCE})



3.4 出力電圧 (V_{OUT}) – シンク電流 (I_{SINK})

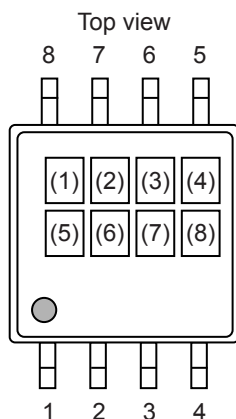


4. 入力換算雑音電圧 – 周波数 (f)



■ マーキング仕様

1. TMSOP-8

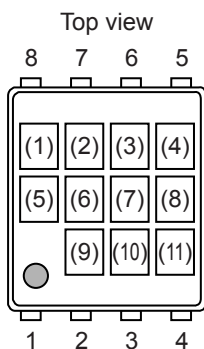


- (1) : ブランク
- (2) ~ (4) : 製品略号 (製品名と製品略号の対照表を参照)
- (5) : ブランク
- (6) ~ (8) : ロットナンバー

製品名と製品略号の対照表

製品名	製品略号		
	(2)	(3)	(4)
S-89713B-K8T2U	Z	Y	C

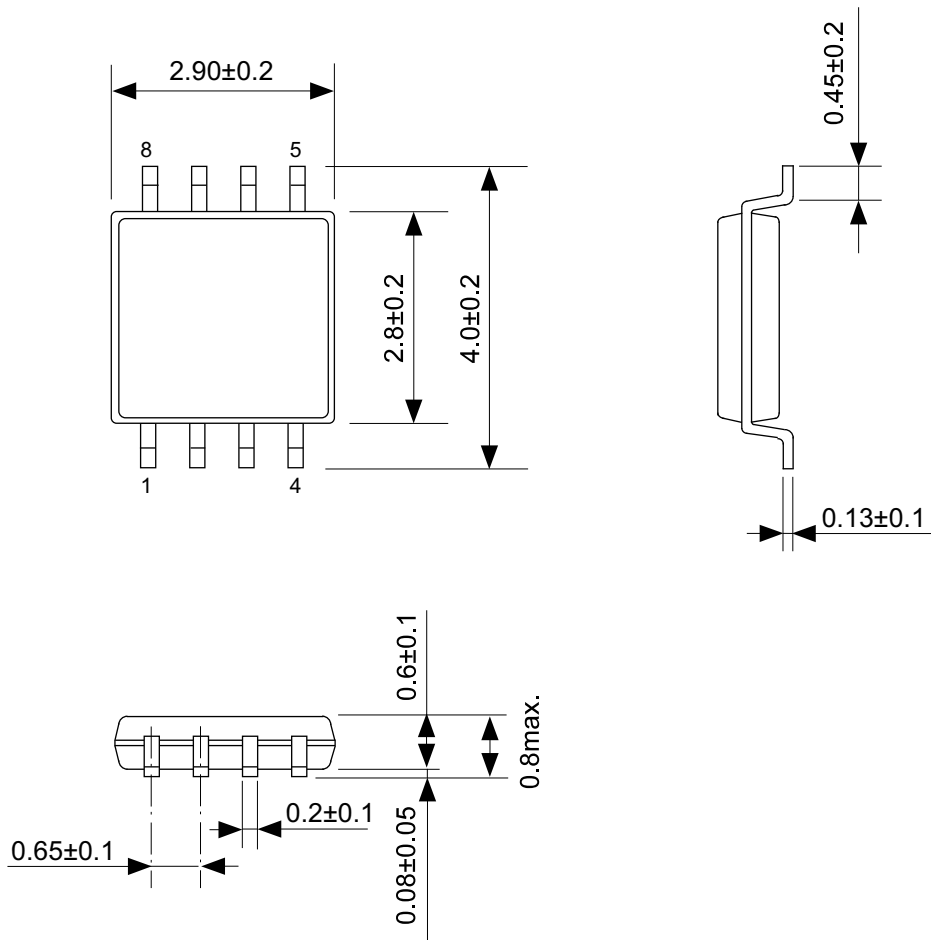
2. SNT-8A



- (1) : ブランク
- (2) ~ (4) : 製品略号 (製品名と製品略号の対照表を参照)
- (5), (6) : ブランク
- (7) ~ (11) : ロットナンバー

製品名と製品略号の対照表

製品名	製品略号		
	(2)	(3)	(4)
S-89713B-I8T1U	Z	Y	C



No. FM008-A-P-SD-1.2

TITLE	TMSOP8-A-PKG Dimensions
No.	FM008-A-P-SD-1.2
ANGLE	
UNIT	mm
ABLIC Inc.	



No. FM008-A-C-SD-2.0

TITLE	TMSOP8-A-Carrier Tape
No.	FM008-A-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



Enlarged drawing in the central part




No. FM008-A-R-SD-1.0

TITLE	TMSOP8-A-Reel		
No.	FM008-A-R-SD-1.0		
ANGLE		QTY.	4,000
UNIT	mm		
ABLIC Inc.			



No. PH008-A-P-SD-2.1

TITLE	SNT-8A-A-PKG Dimensions
No.	PH008-A-P-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	



Feed direction

No. PH008-A-C-SD-2.0

TITLE	SNT-8A-A-Carrier Tape
No.	PH008-A-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



Enlarged drawing in the central part



No. PH008-A-R-SD-1.0

TITLE	SNT-8A-A-Reel		
No.	PH008-A-R-SD-1.0		
ANGLE		QTY.	5,000
UNIT	mm		
ABLIC Inc.			



※1. ランドパターンの幅に注意してください (0.25 mm min. / 0.30 mm typ.).
 ※2. パッケージ中央にランドパターンを広げないでください (1.96 mm ~ 2.06 mm)。

- 注意
1. パッケージのモールド樹脂下にシルク印刷やハンダ印刷などしないでください。
 2. パッケージ下の配線上のソルダーレジストなどの厚みをランドパターン表面から0.03 mm以下にしてください。
 3. マスク開口サイズと開口位置はランドパターンと合わせてください。
 4. 詳細は "SNTパッケージ活用の手引き" を参照してください。

※1. Pay attention to the land pattern width (0.25 mm min. / 0.30 mm typ.).
 ※2. Do not widen the land pattern to the center of the package (1.96 mm to 2.06mm).

- Caution**
1. Do not do silkscreen printing and solder printing under the mold resin of the package.
 2. The thickness of the solder resist on the wire pattern under the package should be 0.03 mm or less from the land pattern surface.
 3. Match the mask aperture size and aperture position with the land pattern.
 4. Refer to "SNT Package User's Guide" for details.

※1. 请注意焊盘模式的宽度 (0.25 mm min. / 0.30 mm typ.).
 ※2. 请勿向封装中间扩展焊盘模式 (1.96 mm ~ 2.06 mm)。

- 注意
1. 请勿在树脂型封装的下面印刷丝网、焊锡。
 2. 在封装下、布线上的阻焊膜厚度 (从焊盘模式表面起) 请控制在 0.03 mm 以下。
 3. 钢网的开口尺寸和开口位置请与焊盘模式对齐。
 4. 详细内容请参阅 "SNT 封装的应用指南"。

No. PH008-A-L-SD-4.1

TITLE	SNT-8A-A -Land Recommendation
No.	PH008-A-L-SD-4.1
ANGLE	
UNIT	mm
ABLIC Inc.	

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例、使用方法は参考情報であり、量産設計を保証するものではありません。
本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料に記載の内容に記述の誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。
本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、身体、生命および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。ただし、弊社が車載用等の用途を指定する場合を除きます。上記の機器および装置には、弊社の書面による許可なくして使用しないでください。
特に、生命維持装置、人体に埋め込んで使用する機器等、直接人命に影響を与える機器には使用できません。
これらの用途への利用を検討の際には、必ず事前に弊社営業部にご相談ください。
また、弊社指定の用途以外に使用されたことにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。
本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。
また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。
本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細については、弊社営業部までお問い合わせください。

2.2-2018.06



ABLIC

エイブリック株式会社
www.ablic.com