

AD817

特長

低価格

高速

- 50 MHzのユニティ・ゲイン帯域幅
- 350 V / μ sのスルー・レート
- 45 nsのセトリング時間(0.1%、10 Vステップ)

フレキシブルな電源

- 単(+5 V)電源とデュアル電源(± 5 V ~ ± 15 V)で仕様を規定
- ロー・パワー : 7.5 mA maxの電源電流

高い出力駆動能力

- 制限なく容量性負荷を駆動

50 mA minの出力電流

優れたビデオ性能

- 70 MHzの0.1 dB帯域幅(ゲイン = +1)
- 0.04%の微分ゲインおよび0.08°の微分位相誤差

8ピンSOICと8ピン・プラスチック・ミニDIP

概要

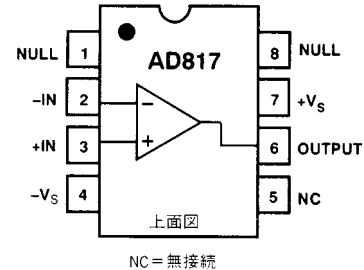
AD817は低価格、低消費電力、単/デュアル電源の高速オペアンプです。この製品は幅広い周波数帯域での信号調整及びデータ収集应用到に理想的です。高い出力電流駆動能力、及び優れた信号特性を維持しながら制限なく容量性負荷を駆動する能力も備えています。

50 MHzのユニティ・ゲイン帯域幅、350 V / μ sのスルー・レート、及び45 ns(0.1%)のセトリング時間によって、ビデオや画像システム等で高速信号を処理できます。さらに0.04%の微分ゲインと0.08°の微分位相誤差(@3.58 MHz)及び70 MHzまでの0.1 dBの平坦性(ゲイン = +1)によって、業務応用レベルのビデオ性能が得られます。

AD817は単一の+5 V電源での動作及び ± 5 V ~ ± 15 Vのデュアル

接続図

8ピン・プラスチック・ミニDIP(N)とSOIC(R)パッケージ



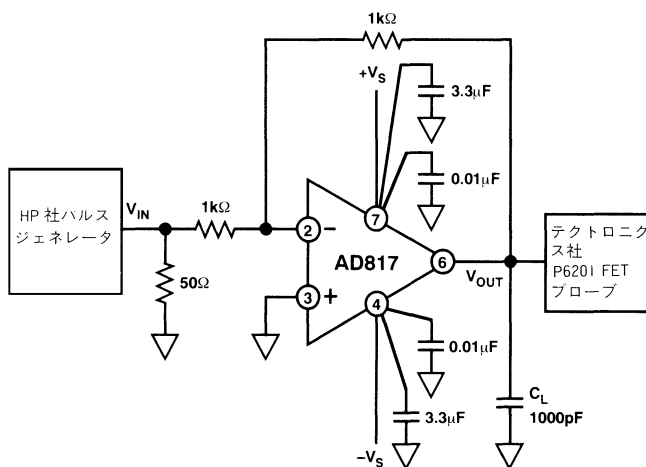
電源動作での仕様を規定しています。この多様な電源、非常に小さな7.5 mAの電源電流、及びすべての電源条件の下での優れたAC特性により、AD817は電源に敏感な応用を含め多くのアプリケーションで理想的なデバイスです。

ADCのバッファやライン・ドライバなどの応用では、最小50 mAの出力電流と制限なく容量性負荷を駆動できる能力により、簡単に回路を設計できます。

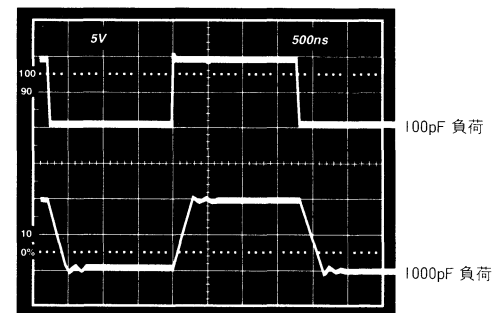
AD817は8ピン・プラスチック・ミニDIP及びSOICパッケージです。

オーダー・ガイド

モデル	温度範囲	パッケージ説明	パッケージ・オプション
AD817AN	- 40 ~ + 85	8ピン・プラスチックDIP	N-8
AD817AR	- 40 ~ + 85	8ピン・プラスチックSOIC	R-8



大きな容量性負荷を駆動



アナログ・デバイス社が提供する情報は正確で信頼できるものを期していますが、当社はその情報の利用、また利用したことにより引き起こされる第三者の特許または権利の侵害に関して一切の責任を負いません。さらにアナログ・デバイス社の特許または特許の権利の使用を許諾するものでもありません。

REV.B

AD817 仕様

(特に指定のない限り、 $T_A = +25$)

パラメータ	条件	V_S	AD817A			単位
			Min	Typ	Max	
ダイナミック性能						
ユニティ・ゲイン帯域幅		$\pm 5V$	30	35		MHz
		$\pm 15V$	45	50		MHz
		0、+5V	25	29		MHz
0.1 dB平坦性をもつ帯域幅	ゲイン = +1	$\pm 5V$	18	30		MHz
		$\pm 15V$	40	70		MHz
		0、+5V	10	20		MHz
フルパワー帯域幅 ¹	$V_{OUT} = 5Vp-p$ $R_{LOAD} = 500$ $V_{OUT} = 20Vp-p$	$\pm 5V$		15.9		MHz
	$R_{OLAD} = 1k$	$\pm 15V$		5.6		MHz
スルー・レート	$R_{LOAD} = 1k$ ゲイン = -1	$\pm 5V$	200	250		V / μs
		$\pm 15V$	300	350		V / μs
		0、+5V	150	200		V / μs
セトリング時間(0.1%)	-2.5V ~ +2.5V	$\pm 5V$		45		ns
	0V - 10Vステップ、 $A_V = -1$	$\pm 15V$		45		ns
(0.01%)	-2.5V ~ +2.5V	$\pm 5V$		70		ns
	0V - 10Vステップ、 $A_V = -1$	$\pm 15V$		70		ns
全高調波歪み	$F_C = 1MHz$	$\pm 15V$		63		dB
微分ゲイン誤差	NTSC	$\pm 15V$		0.04	0.08	%
($R_1 = 150$)	ゲイン = +2	$\pm 5V$		0.05	0.1	%
		0、+5V		0.11		%
微分位相誤差	NTSC	$\pm 15V$		0.08	0.1	Degrees
($R_1 = 150$)	ゲイン = +2	$\pm 5V$		0.06	0.1	Degrees
		0、+5V		0.11		Degrees
入力オフセット電圧		$\pm 5V \sim \pm 15V$		0.5	2	mV
	$T_{MIN} \sim T_{MAX}$				3	mV
オフセット・ドリフト				10		$\mu V /$
入力バイアス電流		$\pm 5V、\pm 15V$		3.3	6.6	μA
	T_{MIN}				10	μA
	T_{MAX}				4.4	μA
入力オフセット電流		$\pm 5V、\pm 15V$		25	200	nA
	$T_{MIN} \sim T_{MAX}$				500	nA
オフセット電流ドリフト				0.3		nA /
オープン・ループ・ゲイン	$V_{OUT} = \pm 2.5V$ $R_{LOAD} = 500$ $T_{MIN} \sim T_{MAX}$ $R_{LOAD} = 150$ $V_{OUT} = \pm 10V$ $R_{LOAD} = 1k$ $T_{MIN} \sim T_{MAX}$ $V_{OUT} = \pm 7.5V$ $R_{LOAD} = 150$ (50mA出力)	$\pm 5V$	2 1.5 1.5	4 3		V / mV V / mV V / mV
		$\pm 15V$	4 2.5	6 5		V / mV V / mV
		$\pm 15V$	2	4		V / mV
同相除去	$V_{CM} = \pm 2.5V$ $V_{CM} = \pm 12V$	$\pm 5V$	78	100		dB
		$\pm 15V$	86	120		dB
		$\pm 15V$	80	100		dB
電源変動除去	$V_S = \pm 5V \sim \pm 15V$ $T_{MIN} \sim T_{MAX}$		75 72	86		dB dB
入力電圧ノイズ	$f = 10kHz$	$\pm 5V、\pm 15V$		15		nV / \sqrt{Hz}
入力電流ノイズ	$f = 10kHz$	$\pm 5V、\pm 15V$		1.5		pA / \sqrt{Hz}

パラメータ	条件	V _S	AD817A			単位
			Min	Typ	Max	
入力同相電圧範囲		±5 V	+3.8	+4.3		V
			-2.7	-3.4		V
		±15 V	+13	+14.3		V
			-12	-13.4		V
		0、+5 V	+3.8	+4.3		V
			+1.2	+0.9		V
出力電圧振幅	R _{LOAD} = 500	±5 V	3.3	3.8		± V
	R _{LOAD} = 150	±5 V	3.2	3.6		± V
	R _{LOAD} = 1 k	±15 V	13.3	13.7		± V
	R _{LOAD} = 500	±15 V	12.8	13.4		± V
	R _{LOAD} = 500	0、+5 V	+1.5、 +3.5			V
出力電流		±15 V	50			mA
		±5 V	50			mA
		0、+5 V	30			mA
短絡回路電流		±15 V		90		mA
入力抵抗				300		k
入力容量				1.5		pF
出力抵抗	オープン・ループ			8		
電源						
動作範囲	デュアル電源		±2.5		±18	V
	単電源		+5		+36	V
無負荷時電源電流	T _{MIN} ~ T _{MAX}	±5 V		7.0	7.5	mA
		±5 V			7.5	mA
		±15 V			7.5	mA
		±15 V		7.0	7.5	mA

注
¹ フルパワー帯域幅 = スルー・レート / 2 V_{PEAK}
 仕様は予告なしに変更するすることがあります。

絶対最大定格¹

電源電圧 ±18 V

内部消費電力²

プラスチック(N) ディレーティング曲線を参照

スモール・アウトライン(R) ... ディレーティング曲線を参照

入力電圧(同相) ±V_S

差動入力電圧 ±6 V

出力回路短絡期間 ディレーティング曲線を参照

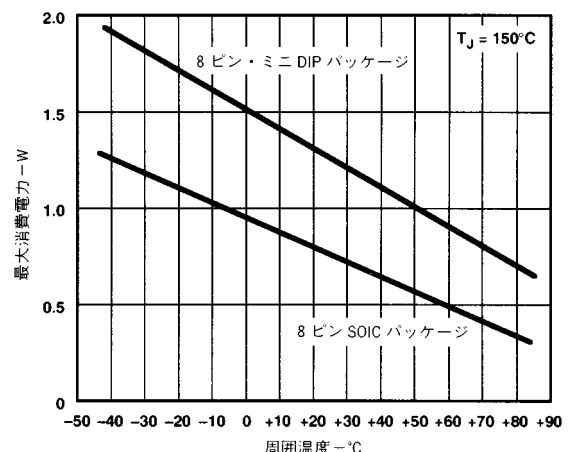
保管温度範囲(N, R) -65 ~ +125

動作温度範囲 -40 ~ +85

リード温度範囲(ハンダ付け10秒) +300

注
¹ “絶対最大定格”に示す条件を超えるストレスは、デバイスに永久的な損傷を与える場合があります。これは単に定格を示したもので、これらの条件あるいは動作仕様に示した値を超える条件下でデバイスが機能動作することを意味するものではありません。絶対最大定格の条件に長時間さらされた場合、デバイスの信頼性は保証できません。

² フリー・エアの状態でのデバイスの仕様を規定。8ピン・プラスチック・パッケージ、_{JA} = 100 / W、8ピンSOICパッケージ、_{JA} = 160 / W



最大消費電力と温度(パッケージ・タイプ毎)

注意

ESD(静電放電)の影響を受けやすいデバイスです。4000 Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されことなく放電されることもあります。このAD817には当社独自のESD保護回路を備えています。高エネルギーの静電放電にさらされたデバイスには回復不能な損傷が残ることもあります。したがって、性能低下や機能喪失を避けるために、適切なESD予防措置をとるようお奨めします。



AD817 代表的特性

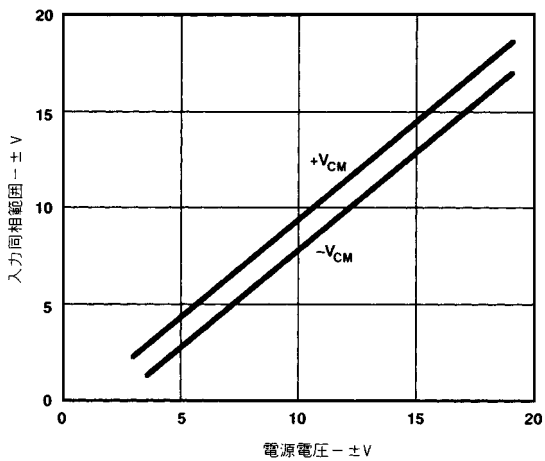


図1. 同相電圧範囲と電源

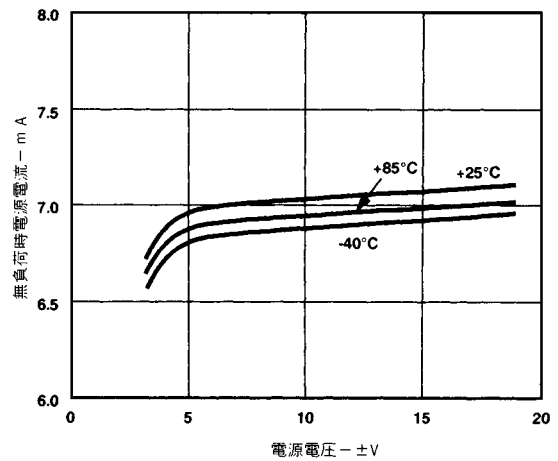


図4. 各温度での無負荷時電源電流と電源電圧

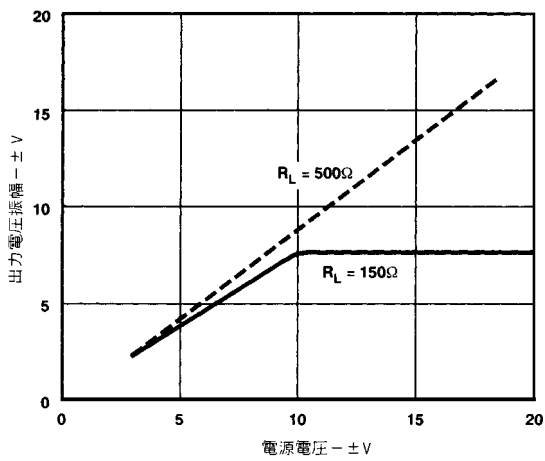


図2. 出力電圧振幅と電源

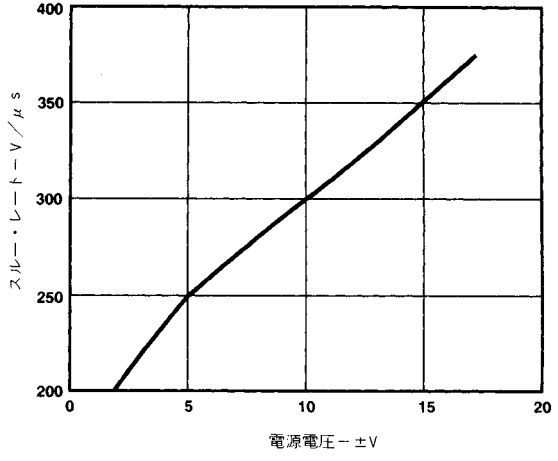


図5. スルー・レートと電源電圧

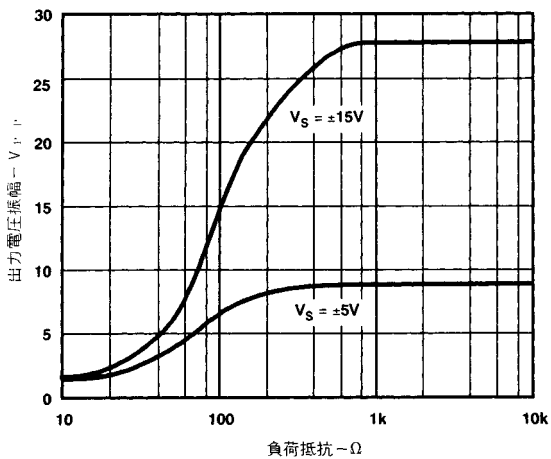


図3. 出力電圧振幅と負荷抵抗

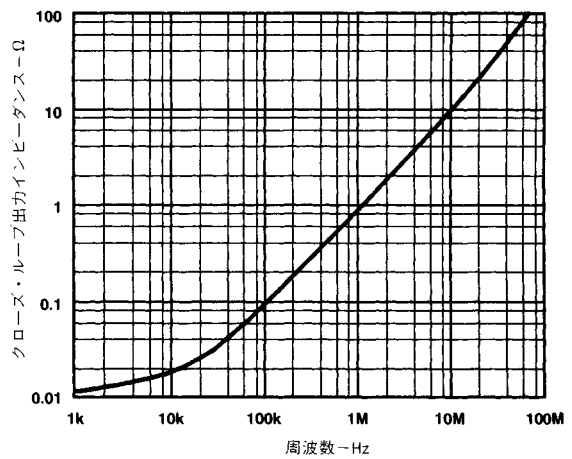


図6. クローズ・ループ出力インピーダンスと周波数

代表的特性 AD817

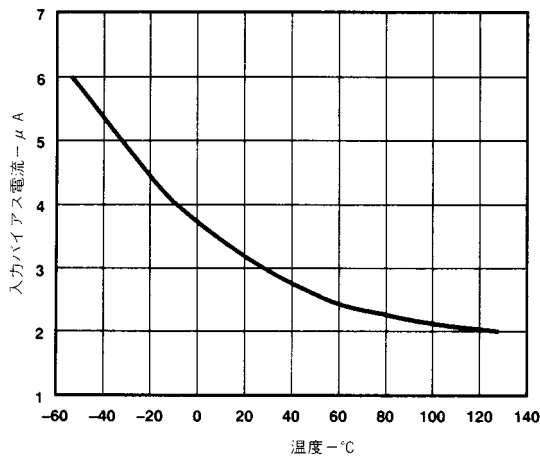


図7. 入力バイアス電流と温度

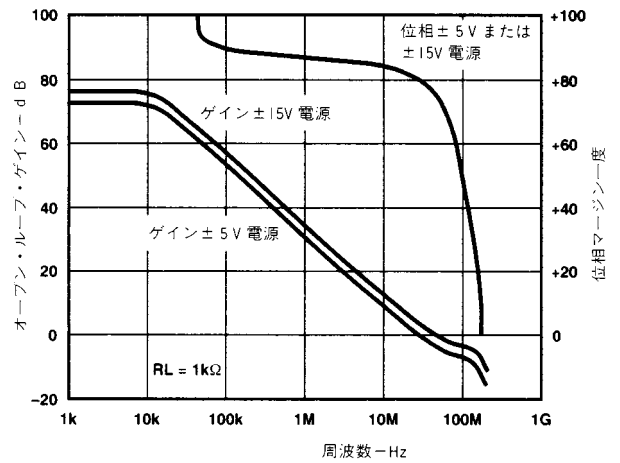


図10. オープン・ループ・ゲイン及び位相マージンと周波数

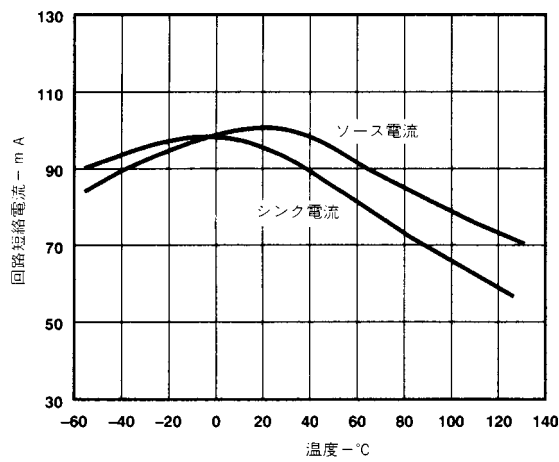


図8. 回路短絡電流と温度

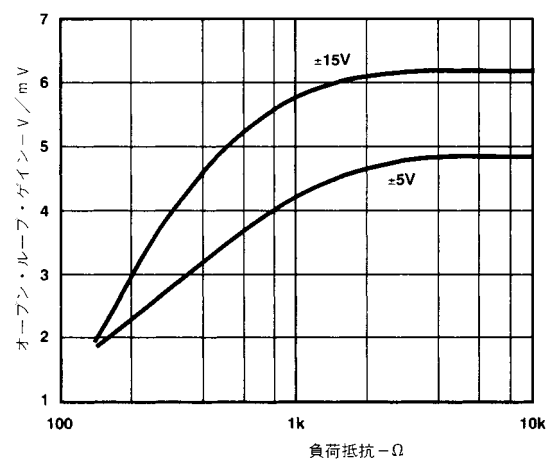


図11. オープン・ループ・ゲインと負荷抵抗

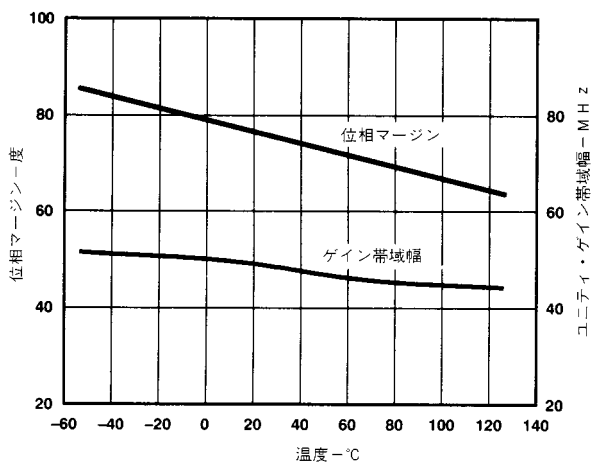


図9. ユニティ・ゲイン帯域幅及び位相マージンと温度

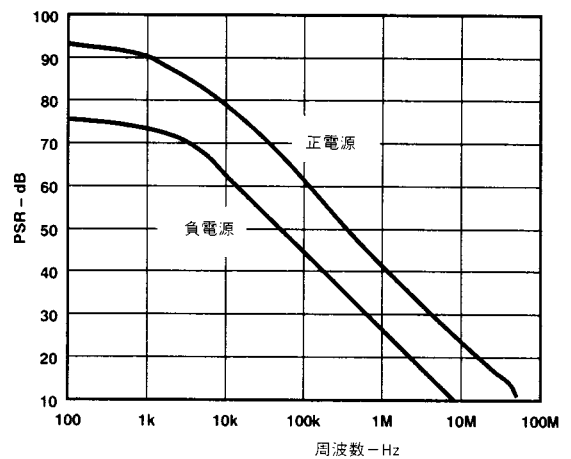


図12. 電源変動除去と周波数

AD817 代表的特性

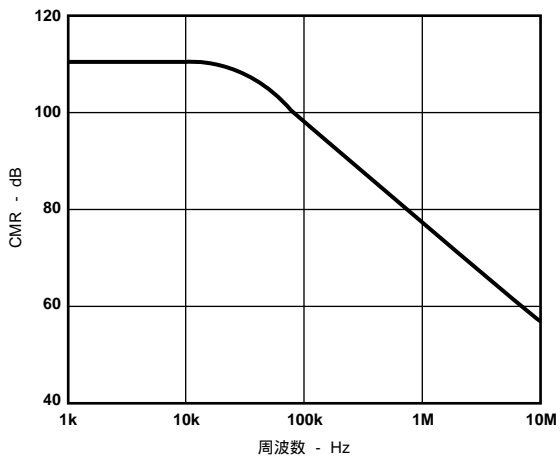


図13．同相除去と周波数

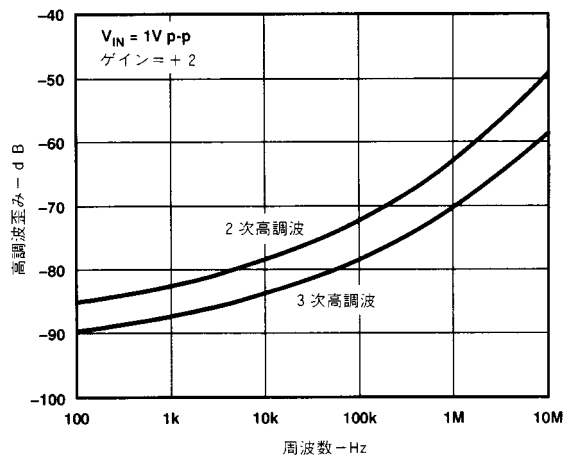


図16．高調波歪みと周波数

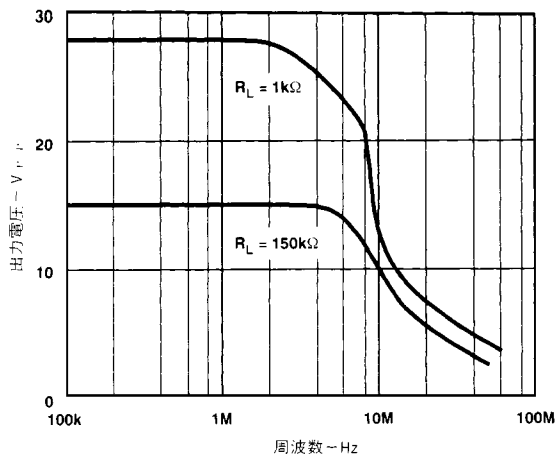


図14．大信号周波数応答

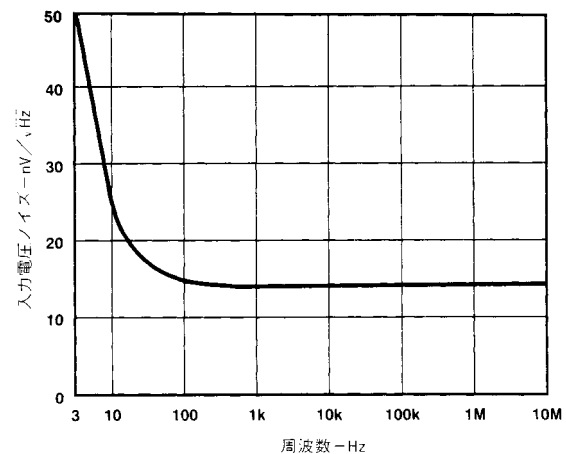


図17．入力電圧とノイズ・スペクトラム密度

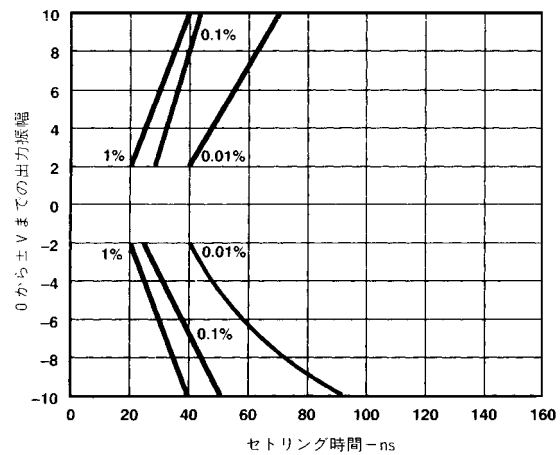


図15．出力振幅及び誤差とセトリング時間

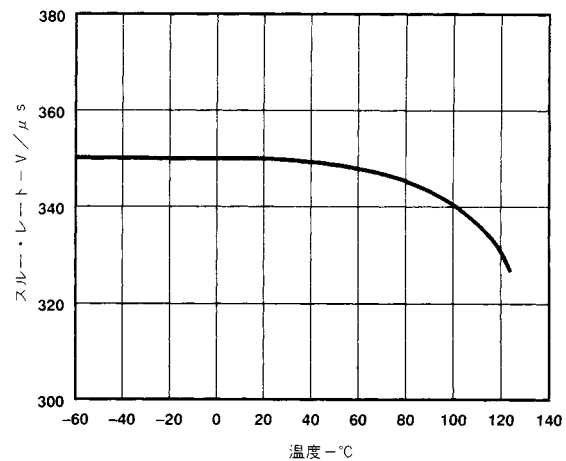


図18．スルー・レートと温度

代表的特性 AD817

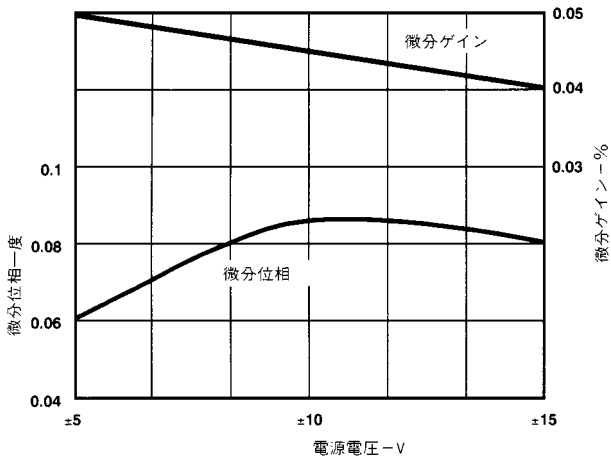


図19．微分ゲイン及び位相と電源電圧

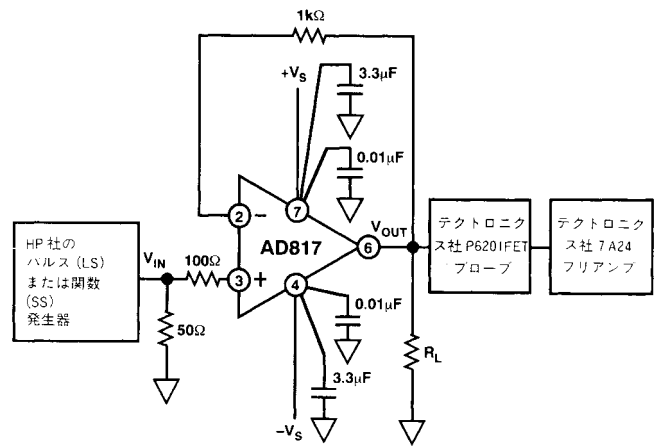


図22．非反転アンプ接続

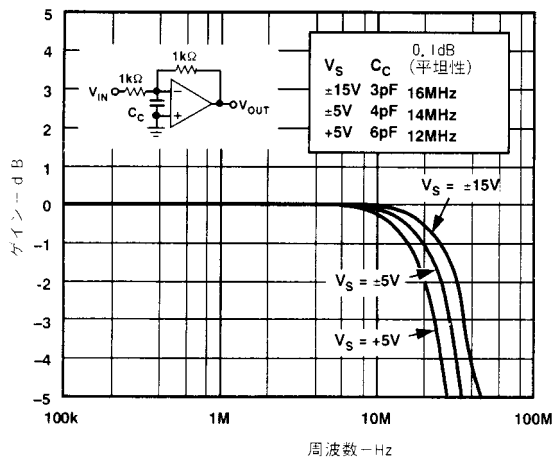


図20．クローズ・ループ・ゲインと周波数、ゲイン = - 1

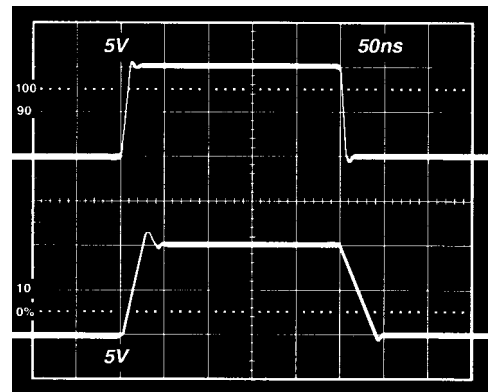


図23．非反転大信号パルス応答、 $R_L = 1k$

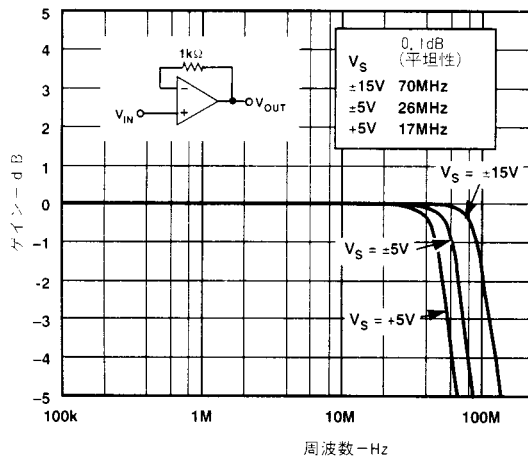


図21．クローズ・ループ・ゲインと周波数、ゲイン = + 1

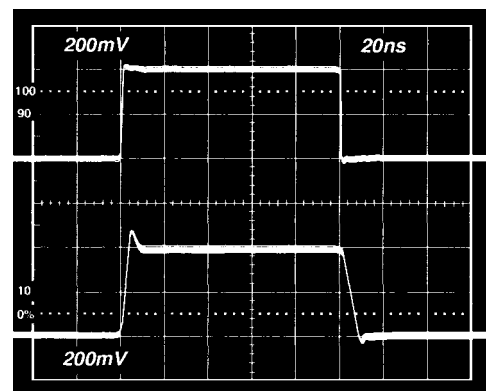


図24．非反転小信号パルス応答、 $R_L = 1k$

AD817 代表的特性

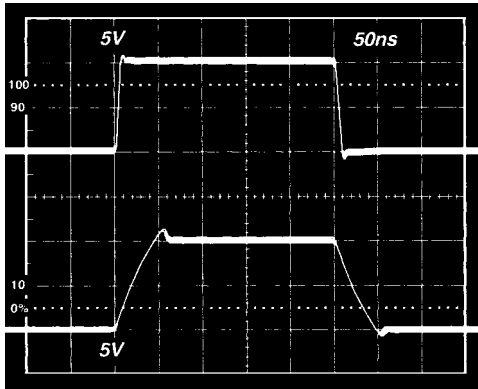


図25 . 非反転大信号パルス応答、 $R_L = 150$

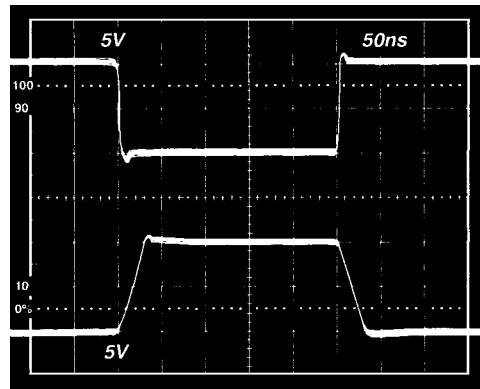


図28 . 反転大信号パルス応答、 $R_L = 1k$

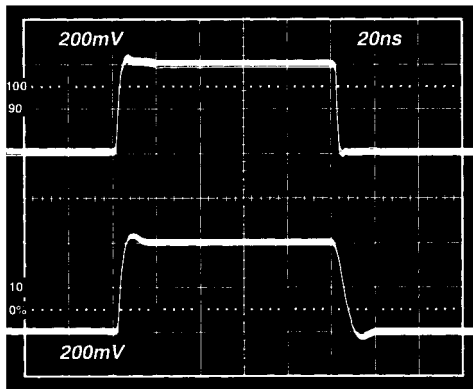


図26 . 非反転小信号パルス応答、 $R_L = 150$

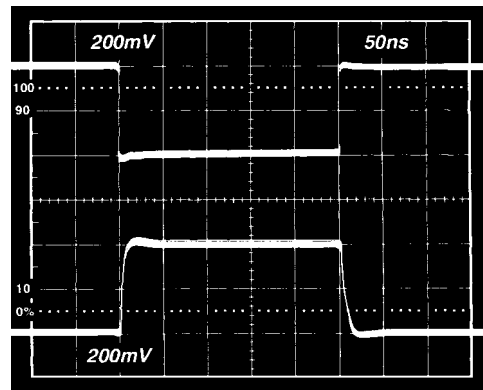


図29 . 反転小信号パルス応答、 $R_L = 1k$

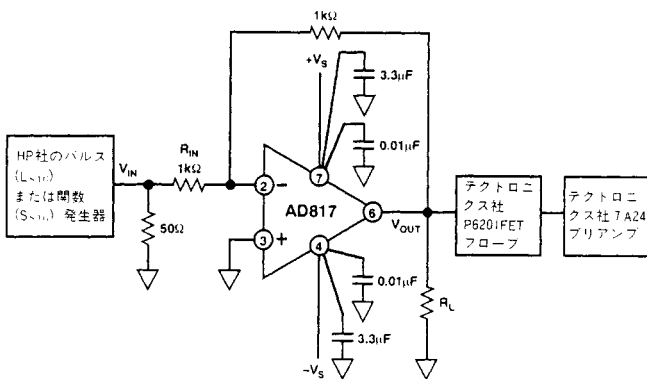


図27 . 反転アンプ接続

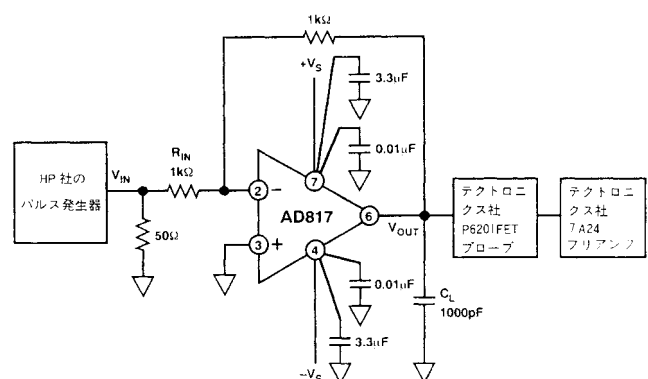


図30a . 1000 pFの容量性負荷を駆動する反転アンプ

容量性負荷の駆動

AD817の高い出力電源駆動特性と内部補償回路により、非常に大きな容量性負荷の駆動中でも優れた大信号特性が得られます。

動作の説明

AD817は低価格、広帯域、高性能のオペアンプで、大きな容量性負荷または抵抗性負荷を駆動できます。この製品は規定された全温度範囲でスルー・レート、帯域幅及びセトリング時間が一定です。

AD817(図31)のカスケード・ゲイン段ではPNPを差動NPNペアで駆動します。出力バッファ段では、低い歪み特性を維持しながら負荷に対して必要な電流を供給するクラスABのアンプにエミッタ・フォロワを採用しています。

出力段のコンデンサ C_F が容量性負荷の影響を軽減します。低周波で容量性負荷が小さい時、補償ノードから出力までのゲインはほぼユニティです。この場合、 C_F はフード・スラップされ、デバイス全体の補償容量に影響を与えません。容量性負荷が増した場合、出力段の出力インピーダンスで極を構成しています。これによりゲインが低下し、不完全に C_F がブート・ストラップされます。実際 C_F の一部が全体の補償容量に影響を与え、ユニティ・ゲイン帯域幅が低下します。さらに容量性負荷が増え続けると、このアンプの安定性を維持しながら、帯域幅が低下し続けます。

入力について

AD817の入力が+6Vの最大差動制限を超える過度電圧または連続する過負荷電圧の状況下にある場合、回路に入力保護回路(図22の R_{IN})を設ける必要があります。この抵抗で最大スペース電流を制限し、入力トランジスタを保護します。

高性能回路の場合、入力及びフィードバック抵抗に流れ込むバイアス電流によるオフセット誤差を低減するために、“バランス”抵抗の使用を推奨します。このバランス抵抗値は R_{IN} と R_F を並列に接続した値と同じです。つまり各入力端子に整合したインピーダンスを作ります。オフセット電圧誤差は10分の1以下に減少します。

グラウンドとバイパス

高周波回路を設計する時、配慮しなければならない点があります。まず配線をできる限り短くします。グラウンド・バスは低抵抗で低インダクタンスのものであるようにして下さい。端子間の容量が増加し、回路の帯域幅が低下する場合がありますので、ソケットの使用は避けます。

オペアンプのサミング・ジャンクションの浮遊容量で形成される時定数が特性を制限しないように、十分低い値($<1\text{ k}$)のフィードバック抵抗を使用します。この寄生容量は、 R_F/R_{IN} の並列抵抗成分とともに極を構成し、ピーキングを引き起こすことになります。フィードバック抵抗と並列に小さな値のコンデンサ($1\sim 5\text{ pF}$)を使用することで、この影響を緩和できます。

電源とグラウンド間のバイパスはできる限りオペアンプの端子の近くで行ないます。0.1 μF のセラミック・ディスク・コンデンサを推奨します。

オフセット・ゼロ調整

AD817の入力オフセット電圧は非常に小さいものです。しかしゼロ調整が必要な場合は、図32に示す回路を使用できます。この構成のAD817のゼロ調整範囲は+15mVです。

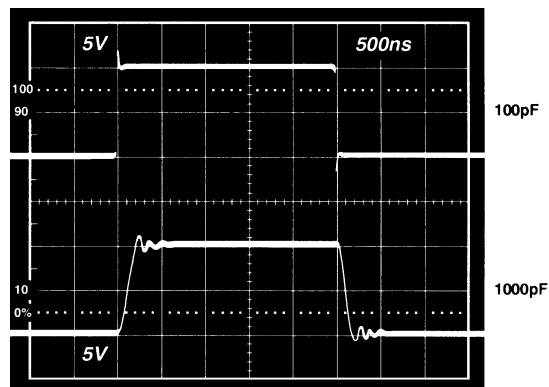


図30b . 容量性負荷駆動中の反転アンプのパルス応答

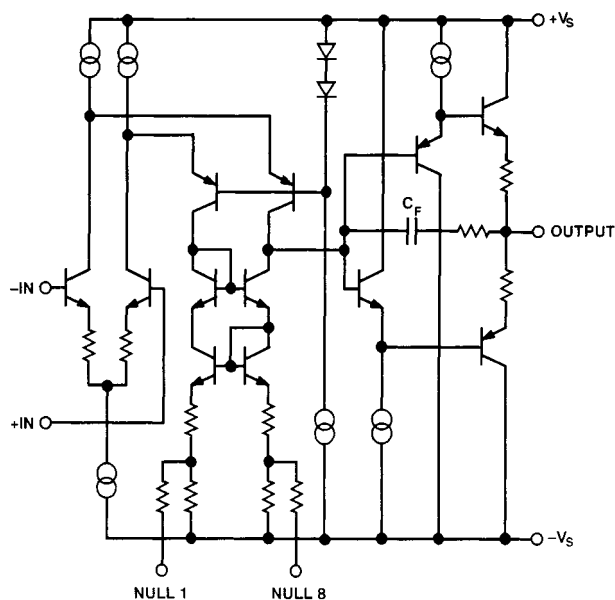


図31 . 簡略化回路図

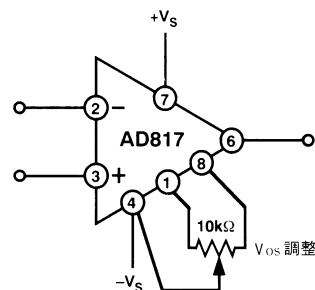


図32 . オフセット・ゼロ調整

AD817

AD817のセトリング時間

セトリング時間は2つの領域から構成されます。1つはオペアンプをオーバードライブするスルー時間です。ここでの出力電圧の変化レートは最大です。もう1つはオペアンプが規定された最終値の範囲内に規定するまでに必要な時間間隔です。

AD817の高速セトリング時間(0.1%で45 ns、0.01%で70 ns : 10 Vステップ)を測定するには、非常に高速な立上り/立下りエッジと

HI / LOW部が安定したパルスを入力する必要があります。AD817をゲイン - 1の構成にした場合、クランプされた仮想サンギング・ジャンクションは出力誤差が2個のダイオードの電圧(≒1 V)の範囲内に入った時に応答します。この信号はクランプされたオペアンプによって20倍に増幅されます。この出力をサンプリング・オシレータに直接接続します。図33と図34は、10Vステップを入力した時のAD817セトリング時間を示しています。

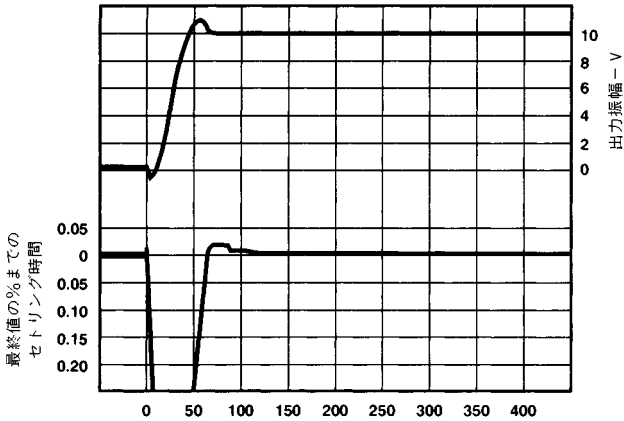


図33 .0V ~ +10Vでのセトリング時間

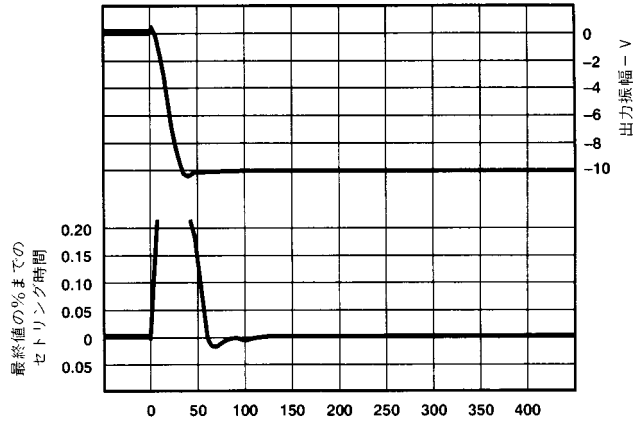


図34 .0V ~ -10Vでのセトリング時間

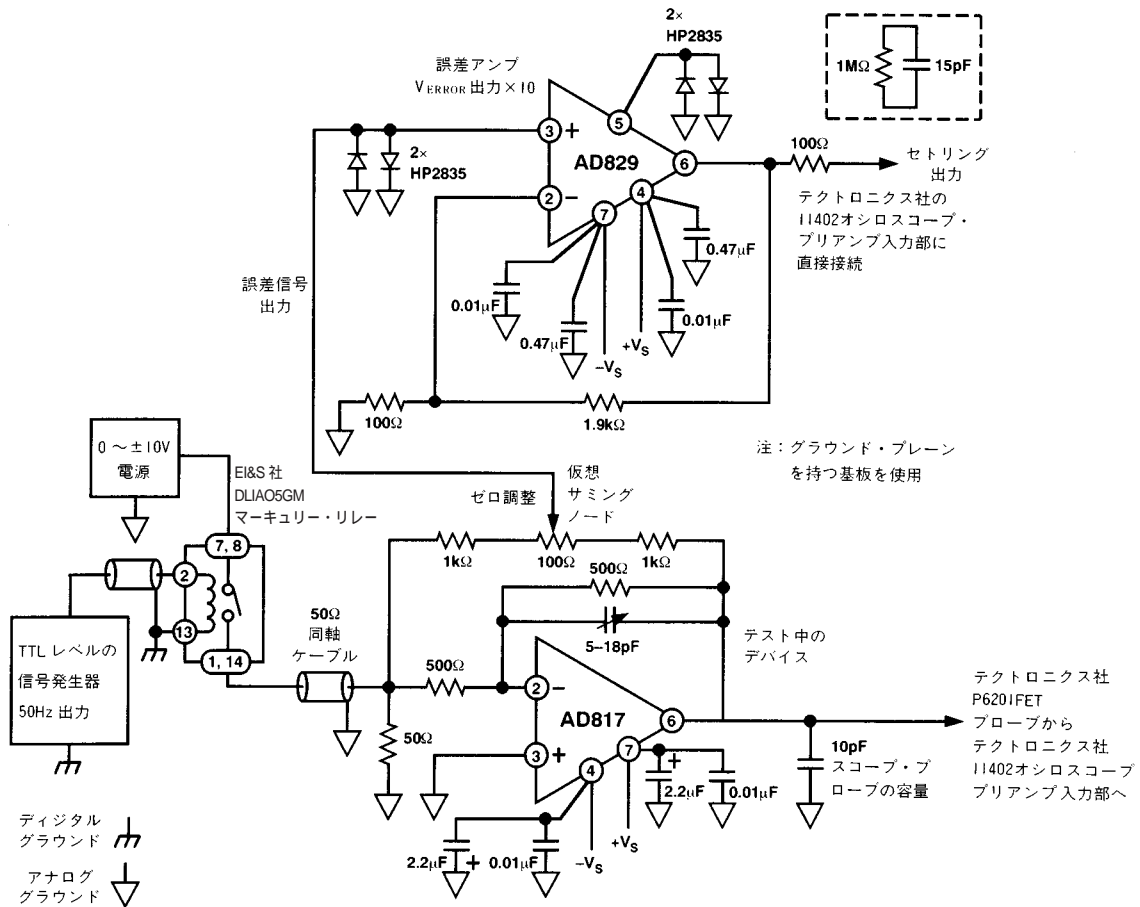


図35 . セトリング時間のテスト回路

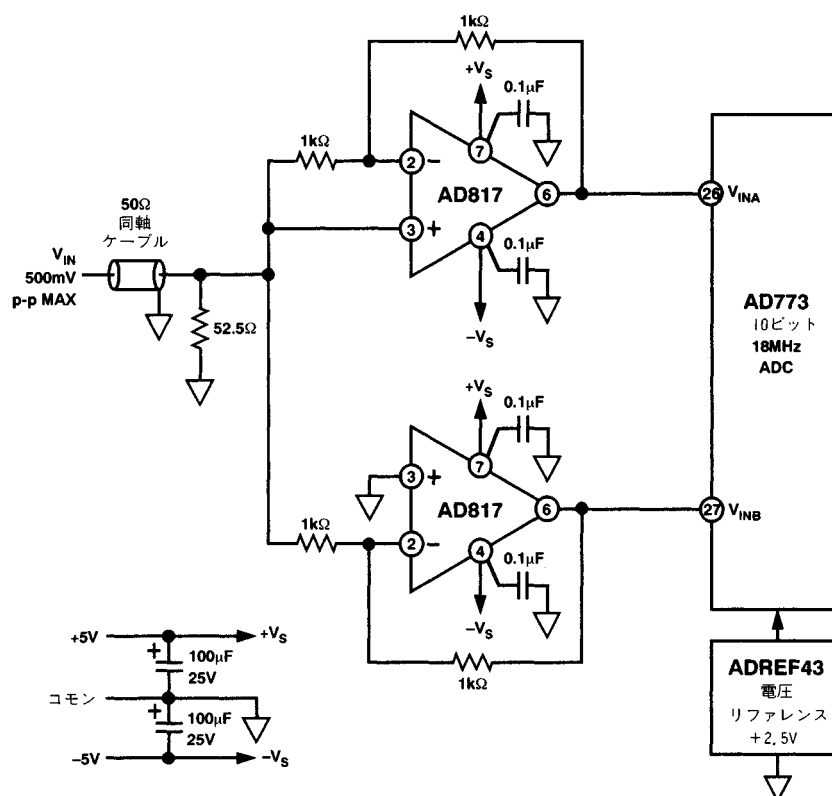


図36．広帯域ADCの差動入力バッファ

高性能ADCの入力バッファ

高性能のA/Dコンバータ(ADC)には、広帯域幅を持ち、さらに歪みが非常に小さい入力バッファが必要です。一般に1 V_{p-p}信号の場合 - 60 dB ~ - 70 dB程度の歪みと10 MHz以上の帯域幅が必要です。さらにADCバッファは非常に大きな容量性負荷を駆動する必要があります。

図36の回路は10ビットADC、AD773などの差動入力的高速コンバータの駆動に使用できます。回路を若干変更するだけで他のコンバータ用にも使用できます。AD817を使用すれば、差動モードでのバッファとして、あるいは+5V単電源で動作できます。

+5V単電源で動作すれば、より高い電源電圧で共通の問題であるADCのオーバードライブを避けることができます。

単電源動作

AD817は単電源で動作できます。AD817は、高速バッファや計装システム等の大容量性負荷を駆動するのに必要な高い出力電流、及び低消費電力を必要とする応用に最適な製品です。

図37の部品の値を選択する場合には十分注意してください。この回路では、約300 MHzの低周波数コーナを構成するように、 $R_1 + R_3 // R_2$ と C_1 を選択しています。

R_3 と C_2 は1.5 kHzのコーナ周波数のローパス・フィルタを構成します。これはオペアンプのPSRRを維持するために必要です。入力分圧回路を通して電源が V_{IN} に接続されているからです。

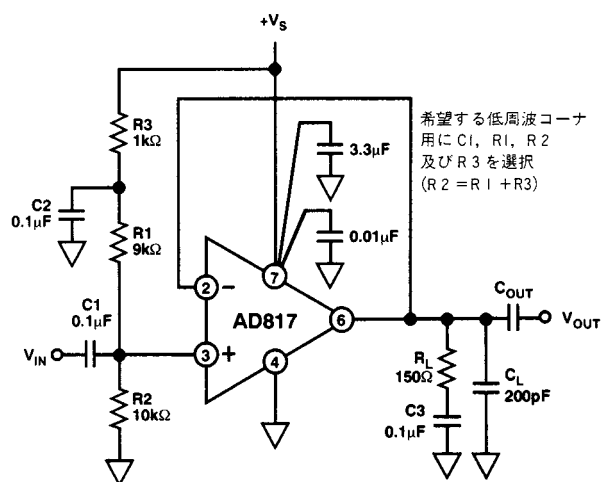


図37．単電源のオペアンプ構成

AD817の優れた出力駆動能力を示すために R_2 と C_2 の値を選択しました。この構成では、2.5Vを中心として出力します。このレベルに伴うスタティックDC電流の除去に R_L と直列に C_3 を設けています。

AD817

高速用DACバッファ

AD817のもつ広帯域幅や高速セトリング時間特性は、AD668などの高速電流出力D/Aコンバータの出力バッファに最適です。図38に示すように、オペアンプはDAC出力のグラウンド上でサミング・ノードを作ります。この出力電圧はオペアンプのフィードバック抵

抗で決まります。(1k 抵抗の場合、10.24 V)。このDACはグラウンドに対して正の電流を発生しますので、オペアンプ出力電圧は負です。オペアンプの非反転入力とグラウンド間に配置した100 の直列抵抗は、オペアンプの入力バイアス電流のオフセットへの影響を低減します。

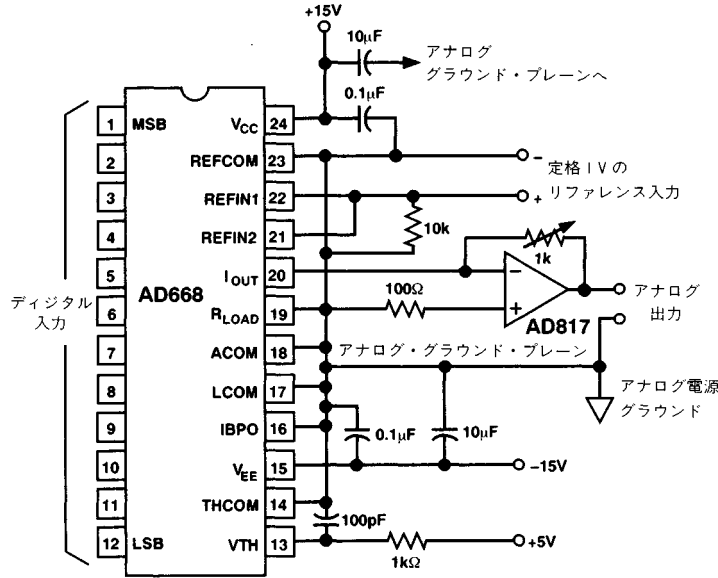
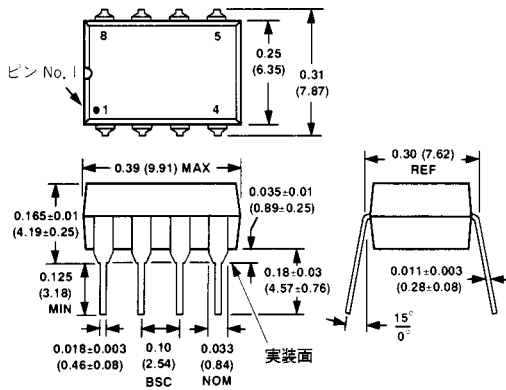


図38 . 高速DACのバッファ

外形サイズ

サイズはインチと(mm)で示します。

8ピン・プラスチック・ミニDIP(N)パッケージ



8ピンSOIC(SO-8)パッケージ

