

## デュアル/クワッド低消費電力、高精度、ピコアンペア入力オペアンプ

### 特長

- オフセット電圧(プライム・グレード): 60 $\mu$ V(最大)
- オフセット電圧(低コスト・グレード)  
(表面実装デュアル/クワッド・タイプを含む): 75 $\mu$ V(最大)
- オフセット電圧ドリフト: 0.5 $\mu$ V/ $^{\circ}$ C(最大)
- 入力バイアス電流: 250pA(最大)
- 0.1Hz~10Hzノイズ: 0.3 $\mu$ V<sub>P-P</sub>、2.2pA<sub>P-P</sub>
- 消費電流/アンプ: 400 $\mu$ A(最大)
- CMRR: 120dB(最小)
- 電圧利得: 1,000,000(最小)
- $\pm$ 1.0V電源で仕様を保証
- マッチング仕様を保証
- SO8パッケージ-標準ピン配置
- LT1114は細型表面実装パッケージで供給

### アプリケーション

- ピコアンペア/マイクロボルト・レベルの計測
- 2~3個のオペアンプを使用した計装アンプ
- 熱電対およびブリッジ・アンプ
- 低周波アクティブ・フィルタ
- フォト電流アンプ
- バッテリ駆動システム

### 概要

デュアル・オペアンプLT<sup>®</sup>1112とクワッド・オペアンプLT1114は、低コストで高精度の仕様を実現している点において、新しい標準となるものです。

プライム・グレードとして選別されたデバイスは、競合デバイスと同等もしくはそれ以上の性能を備えています。しかしながら、LT1112/LT1114の特筆すべきところは、低コストのプラスチックおよびSOパッケージで性能を最適化していることです。たとえば、このような低コスト・パッケージでのオフセット電圧は最大75 $\mu$ Vとなりますが、これは、デュアル/クワッド非チョッパ・オペアンプで実現できる最小値です。

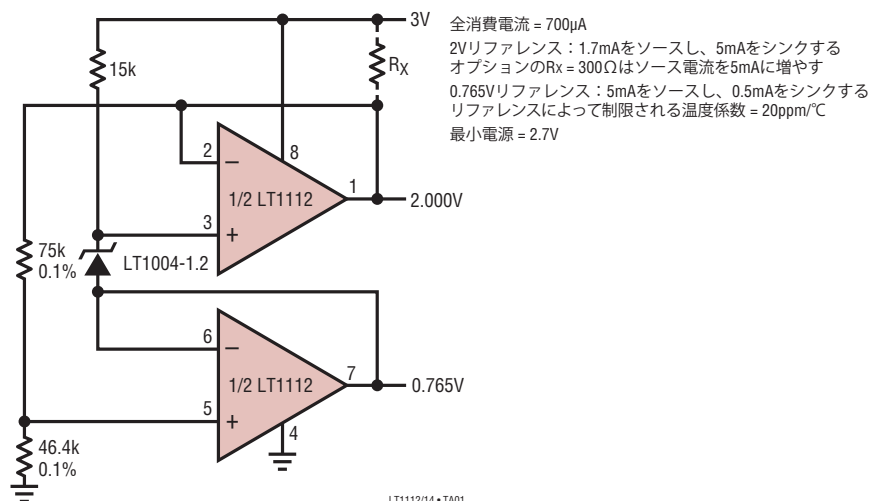
また、LT1112/LT1114は完全なマッチング仕様を備えているので、2~3個のオペアンプを使用した計装アンプのようなマッチングに依存したアプリケーションで、さらに使いやすさが向上しています。

この他に、 $\pm$ 1Vの電源電圧で保証される仕様も備えています。この仕様とアンプ1個当たり320 $\mu$ Aという低消費電流により、LT1112/LT1114はほとんど放電した2個のAAセルで駆動可能です。

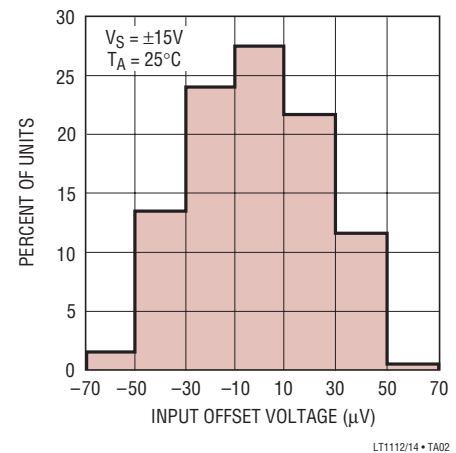
LT、LT、LTCおよびLTMはリニアテクノロジー社の登録商標です。  
米国特許4,575,685、4,775,884および4,837,496によって保護されています。

### 標準的応用例

デュアル出力、バッファ付きリファレンス(単一3V電源)



入力オフセット電圧の分布  
(全てのパッケージで)



111214fb

# LT1112/LT1114

## 絶対最大定格 (Note 1)

電源電圧.....	±20V
差動入力電流 (Note 2).....	±10mA
入力電圧 (電源電圧に等しい).....	±20V
出力短絡時間.....	無期限
保存温度範囲.....	-65°C~150°C
リード温度 (半田付け、10秒).....	300°C
動作温度範囲 (Note 11)	

LT1112AM/LT1112M	
LT1114AM/LT1114M (廃品).....	-55°C~125°C
LT1112AC/LT1112C/LT1112S8	
LT1114AC/LT1114C/LT1114S.....	-40°C~85°C
LT1112I/LT1114I.....	-40°C~85°C
LT1112MPS8.....	-55°C~125°C

## 規定温度範囲 (Note 12)

LT1112AM/LT1112M	
LT1114AM/LT1114M (廃品).....	-55°C~125°C
LT1112AC/LT1112C/LT1112S8	
LT1114AC/LT1114C/LT1114S.....	-40°C~85°C
LT1112I/LT1114I.....	-40°C~85°C
LT1112MPS8.....	-55°C~125°C

## パッケージ/発注情報

<p>TOP VIEW</p> <p>N8 PACKAGE 8-LEAD PDIP</p> <p><math>T_{JMAX} = 150^{\circ}\text{C}</math>, <math>\theta_{JA} = 130^{\circ}\text{C/W}</math></p> <p>J8 PACKAGE 8-LEAD CERDIP <math>T_{JMAX} = 160^{\circ}\text{C}</math>, <math>\theta_{JA} = 100^{\circ}\text{C/W}</math></p> <p><b>OBSOLETE PACKAGE</b> Consider the N8 Package for Alternate Source</p>	<p>ORDER PART NUMBER</p> <p>LT1112ACN8 LT1112CN8 LT1112IN8</p> <p>LT1112AMJ8 LT1112MJ8</p>	<p>TOP VIEW</p> <p>S8 PACKAGE 8-LEAD PLASTIC SO</p> <p><math>T_{JMAX} = 150^{\circ}\text{C}</math>, <math>\theta_{JA} = 190^{\circ}\text{C/W}</math></p>	<p>ORDER PART NUMBER</p> <p>LT1112S8 LT1112IS8 LT1112MPS8</p> <p>S8 PART MARKING</p> <p>1112 1112I 1112MP</p>
<p>TOP VIEW</p> <p>N PACKAGE 14-LEAD PDIP</p> <p><math>T_{JMAX} = 150^{\circ}\text{C}</math>, <math>\theta_{JA} = 110^{\circ}\text{C/W}</math></p> <p>J PACKAGE 14-LEAD CERDIP <math>T_{JMAX} = 160^{\circ}\text{C}</math>, <math>\theta_{JA} = 80^{\circ}\text{C/W}</math> (J)</p> <p><b>OBSOLETE PACKAGE</b> Consider the N Package for Alternate Source</p>	<p>ORDER PART NUMBER</p> <p>LT1114ACN LT1114CN LT1114IN</p> <p>LT1114AMJ LT1114MJ</p>	<p>TOP VIEW</p> <p>S PACKAGE 16-LEAD PLASTIC SO (NARROW)</p> <p><math>T_{JMAX} = 150^{\circ}\text{C}</math>, <math>\theta_{JA} = 150^{\circ}\text{C/W}</math></p>	<p>ORDER PART NUMBER</p> <p>LT1114S LT1114IS</p>

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。

電氣的特性 注記がない限り、 $V_S = \pm 15V$ 、 $V_{CM} = 0V$ 、 $T_A = 25^\circ C$ 。

SYMBOL	PARAMETER	CONDITIONS (Note 3)	LT1112AM/AC LT1114AM/AC			LT1112M/C/I LT1114M/C/I			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
$V_{OS}$	Input Offset Voltage	$V_S = \pm 1.0V$	20	60		25	75		$\mu V$
			40	110		45	130		$\mu V$
$\frac{\Delta V_{OS}}{\Delta Time}$	Long Term Input Offset Voltage Stability		0.3			0.3			$\mu V/Mo$
$I_{OS}$	Input Offset Current	LT1114S/LT1114IS	50	180		60	230		pA
						75	330		pA
$I_B$	Input Bias Current	LT1114S/LT1114IS	$\pm 70$	$\pm 250$		$\pm 80$	$\pm 280$		pA
						$\pm 100$	$\pm 450$		pA
$e_n$	Input Noise Voltage	0.1Hz to 10Hz (Note 10)	0.3	0.9		0.3	0.9		$\mu V_{P-P}$
	Input Noise Voltage Density	$f_0 = 10Hz$ (Note 10) $f_0 = 1000Hz$ (Note 10)	16	28		16	28		$nV/\sqrt{Hz}$ $nV/\sqrt{Hz}$
$i_n$	Input Noise Current	0.1Hz to 10Hz	2.2			2.2			$pA_{P-P}$
	Input Noise Current Density	$f_0 = 10Hz$ $f_0 = 1000Hz$	0.030			0.030			$pA/\sqrt{Hz}$ $pA/\sqrt{Hz}$
$V_{CM}$	Input Voltage Range		$\pm 13.5$	$\pm 14.3$		$\pm 13.5$	$\pm 14.3$		V
CMRR	Common Mode Rejection Ratio	$V_{CM} = \pm 13.5V$	120	136		115	136		dB
PSRR	Power Supply Rejection Ratio	$V_S = \pm 1.0V$ to $\pm 20V$	116	126		114	126		dB
	Minimum Supply Voltage	(Note 5)	$\pm 1.0$			$\pm 1.0$			V
$R_{IN}$	Input Resistance	(Note 4)							
	Differential Mode		20	50		15	40		$M\Omega$
	Common Mode			800			700		$G\Omega$
$A_{VOL}$	Large-Signal Voltage Gain	$V_O = \pm 12V$ , $R_L = 10k\Omega$	1000	5000		800	5000		V/mV
		$V_O = \pm 10V$ , $R_L = 2k\Omega$	800	1500		600	1300		V/mV
$V_{OUT}$	Output Voltage Swing	$R_L = 10k\Omega$	$\pm 13.0$	$\pm 14.0$		$\pm 13.0$	$\pm 14.0$		V
		$R_L = 2k\Omega$	$\pm 11.0$	$\pm 12.4$		$\pm 11.0$	$\pm 12.4$		V
SR	Slew Rate		0.16	0.30		0.16	0.30		V/ $\mu s$
GBW	Gain-Bandwidth Product	$f_0 = 10kHz$	450	750		450	750		kHz
$I_S$	Supply Current per Amplifier	$V_S = \pm 1.0V$	350	400		350	450		$\mu A$
			320	370		320	420		$\mu A$
	Channel Separation	$f_0 = 10Hz$	150			150			dB
$\Delta V_{OS}$	Offset Voltage Match	(Note 6)	35	100		40	130		$\mu V$
$\Delta I_B^+$	Noninverting Bias Current Match (Notes 6, 7)	LT1114S/LT1114IS	100	450		100	500		pA
						120	680		pA
$\Delta CMRR$	Common Mode Rejection Match	(Notes 6, 8)	117	136		113	136		dB
$\Delta PSRR$	Power Supply Rejection Match	(Notes 6, 8)	114	130		112	130		dB

# LT1112/LT1114

## 電氣的特性

●は $-55^{\circ}\text{C} \leq T_A \leq 125^{\circ}\text{C}$ の全動作温度範囲の規格値を意味する。それ以外、規格値は $T_A = 25^{\circ}\text{C}$ での値。注記がない限り、 $V_S = \pm 15\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS (Note 3)		LT1112AMJ8 LT1114AMJ			LT1112MJ8/MPS8 LT1114MJ			UNITS
				MIN	TYP	MAX	MIN	TYP	MAX	
$V_{OS}$	Input Offset Voltage	LT1112MPS8 $V_S = \pm 1.2\text{V}$	●	35	120		45	150	$\mu\text{V}$	
			●				45	160	$\mu\text{V}$	
			●	60	220		70	260	$\mu\text{V}$	
$\frac{\Delta V_{OS}}{\Delta \text{Temp}}$	Average Input Offset Voltage Drift	(Note 9) LT1112MPS8	●	0.15	0.5		0.20	0.75	$\mu\text{V}/^{\circ}\text{C}$	
			●				0.4	1.3	$\mu\text{V}/^{\circ}\text{C}$	
$I_{OS}$	Input Offset Current		●	80	400		100	500	pA	
$I_B$	Input Bias Current		●	$\pm 150$	$\pm 600$		$\pm 170$	$\pm 700$	pA	
$V_{CM}$	Input Voltage Range		●	$\pm 13.5$	$\pm 14.1$		$\pm 13.5$	$\pm 14.1$	V	
CMRR	Common Mode Rejection Ratio	$V_{CM} = \pm 13.5\text{V}$	●	116	130		111	130	dB	
PSRR	Power Supply Rejection Ratio	$V_S = \pm 1.2\text{V}$ to $\pm 20\text{V}$	●	112	124		110	124	dB	
$A_{VOL}$	Large-Signal Voltage Gain	$V_O = \pm 12\text{V}$ , $R_L = 10\text{k}\Omega$ $V_O = \pm 10\text{V}$ , $R_L = 2\text{k}\Omega$	●	500	2500		400	2500	V/mV	
			●	200	600		170	500	V/mV	
$V_{OUT}$	Output Voltage Swing	$R_L = 10\text{k}\Omega$	●	$\pm 13.0$	$\pm 13.85$		$\pm 13.0$	$\pm 13.85$	V	
SR	Slew Rate		●	0.12	0.22		0.12	0.22	V/ $\mu\text{s}$	
$I_S$	Supply Current per Amplifier		●	380	460		380	530	$\mu\text{A}$	
$\Delta V_{OS}$	Offset Voltage Match (Note 6)	LT1112MPS8	●	55	200		70	240	$\mu\text{V}$	
			●				70	270	$\mu\text{V}$	
			●	0.2	0.7		0.3	1.0	$\mu\text{V}/^{\circ}\text{C}$	
	Offset Voltage Match Drift (Notes 6, 9)	LT1112MPS8	●				0.5	1.9	$\mu\text{V}/^{\circ}\text{C}$	
$\Delta I_B^+$	Noninverting Bias Current Match	(Notes 6, 7)	●	150	750		170	850	pA	
$\Delta \text{CMRR}$	Common Mode Rejection Ratio	(Notes 6, 8)	●	112	130		106	130	dB	
$\Delta \text{PSRR}$	Power Supply Rejection Ratio	(Notes 6, 8)	●	109	126		106	126	dB	

●は $0^{\circ}\text{C} \leq T_A \leq 70^{\circ}\text{C}$ の全動作温度範囲の規格値を意味する。それ以外、規格値は $T_A = 25^{\circ}\text{C}$ での値。注記がない限り、 $V_S = \pm 15\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS (Note 3)		LT1112ACN8 LT1114ACN			LT1112CN8/S8/IS8 LT1114CN/S/IS			UNITS
				MIN	TYP	MAX	MIN	TYP	MAX	
$V_{OS}$	Input Offset Voltage	LT1112CN8 LT1112S8, LT1114CN/S $V_S = \pm 1.2\text{V}$	●	27	100		30	125	$\mu\text{V}$	
			●				45	150	$\mu\text{V}$	
			●	50	175		65	210	$\mu\text{V}$	
$\frac{\Delta V_{OS}}{\Delta \text{Temp}}$	Average Input Offset Voltage Drift	(Note 9) LT1112CN8 LT1112S8, LT1114CN/S	●	0.15	0.5		0.2	0.75	$\mu\text{V}/^{\circ}\text{C}$	
			●				0.4	1.3	$\mu\text{V}/^{\circ}\text{C}$	
$I_{OS}$	Input Offset Current	LT1114S	●	60	220		70	290	pA	
$I_B$	Input Bias Current	LT1114S	●	$\pm 80$	$\pm 300$		$\pm 90$	$\pm 350$	pA	
			●				$\pm 115$	$\pm 550$	pA	
$V_{CM}$	Input Voltage Range		●	$\pm 13.5$	$\pm 14.2$		$\pm 13.5$	$\pm 14.2$	V	
CMRR	Common Mode Rejection Ratio	$V_{CM} = \pm 13.5\text{V}$	●	118	133		113	133	dB	
PSRR	Power Supply Rejection Ratio	$V_S = \pm 1.2\text{V}$ to $\pm 20\text{V}$	●	114	125		112	125	dB	
$A_{VOL}$	Large-Signal Voltage Gain	$V_O = \pm 12\text{V}$ , $R_L = 10\text{k}\Omega$ $V_O = \pm 10\text{V}$ , $R_L = 2\text{k}\Omega$	●	800	4000		650	4000	V/mV	
			●	500	1300		400	1000	V/mV	
$V_{OUT}$	Output Voltage Swing	$R_L = 10\text{k}\Omega$	●	$\pm 13.0$	$\pm 13.9$		$\pm 13.0$	$\pm 13.9$	V	
SR	Slew Rate		●	0.14	0.27		0.14	0.27	V/ $\mu\text{s}$	

111214fb

電気的特性

●は0°C ≤ T<sub>A</sub> ≤ 70°Cの全動作温度範囲の規格値を意味する。それ以外、規格値はT<sub>A</sub> = 25°Cでの値。注記がない限り、V<sub>S</sub> = ±15V。

SYMBOL	PARAMETER	CONDITIONS (Note 3)		LT1112ACN8 LT1114ACN			LT1112CN8/S8/IS8 LT1114CN/S/IS			UNITS
				MIN	TYP	MAX	MIN	TYP	MAX	
I <sub>S</sub>	Supply Current per Amplifier		●		370	440		370	500	μA
ΔV <sub>OS</sub>	Offset Voltage Match (Note 6)	LT1112CN8	●		45	170		55	210	μV
		LT1112S8, LT1114CN/S	●		55	220		70	270	μV
	Offset Voltage Match Drift (Notes 6, 9)	LT1112CN8	●		0.2	0.7		0.3	1.0	μV/°C
		LT1112S8, LT1114CN/S	●		0.4	1.6		0.5	1.9	μV/°C
ΔI <sub>B</sub> <sup>+</sup>	Noninverting Bias Current Match (Notes 6, 7)		●		120	530		135	620	pA
		LT1114S	●					160	880	pA
ΔCMRR	Common Mode Rejection Ratio	(Notes 6, 8)	●	114	134		109	134		dB
ΔPSRR	Power Supply Rejection Ratio	(Notes 6, 8)	●	110	128		108	128		dB

●は-40°C ≤ T<sub>A</sub> ≤ 85°Cの全動作温度範囲の規格値を意味する。それ以外、規格値はT<sub>A</sub> = 25°Cでの値。注記がない限り、V<sub>S</sub> = ±15V。(Note 12)

SYMBOL	PARAMETER	CONDITIONS (Note 3)		LT1112ACN8 LT1114ACN			LT1112CN8/IN8/S8/IS8 LT1114CN/S/IS			UNITS	
				MIN	TYP	MAX	MIN	TYP	MAX		
V <sub>OS</sub>	Input Offset Voltage	LT1112CN8/IN8	●		30	110		35	135	μV	
		LT1112S8/IS8, LT1114CN/S/IS	●		40	135		45	160	μV	
		V <sub>S</sub> = ±1.2V	●		55	200		60	240	μV	
ΔV <sub>OS</sub> ΔTemp	Average Input Offset Voltage Drift	LT1112CN8/IN8	●		0.15	0.50		0.20	0.75	μV/°C	
		LT1112S8/IS8, LT1114CN/S/IS	●		0.30	1.10		0.40	1.30	μV/°C	
I <sub>OS</sub>	Input Offset Current		●		70	330		85	400	pA	
		LT1114S/IS	●					110	600	pA	
I <sub>B</sub>	Input Bias Current		●		±110	±500		±120	±550	pA	
		LT1114S/IS	●					±150	±800	pA	
V <sub>CM</sub>	Input Voltage Range		●	±13.5	±14.1		±13.5	±14.1		V	
CMRR	Common Mode Rejection Ratio	V <sub>CM</sub> = ±13.5V	●	117	132		112	132		dB	
PSRR	Power Supply Rejection Ratio	V <sub>S</sub> = ±1.2V to ±20V	●	113	125		111	125		dB	
A <sub>VOL</sub>	Large-Signal Voltage Gain	V <sub>O</sub> = ±12V, R <sub>L</sub> = 10kΩ	●		700	3300		600	3300		V/mV
		V <sub>O</sub> = ±10V, R <sub>L</sub> = 2kΩ	●		400	1100		300	900		V/mV
V <sub>OUT</sub>	Output Voltage Swing	R <sub>L</sub> = 10kΩ	●	±13.0	±13.85		±13.0	±13.85		V	
SR	Slew Rate		●	0.13	0.24		0.13	0.24		V/μs	
I <sub>S</sub>	Supply Current per Amplifier		●		370	450		370	510	μA	
ΔV <sub>OS</sub>	Offset Voltage Match (Note 6)	LT1112CN8/IN8	●		50	180		60	225	μV	
		LT1112S8/IS8, LT1114CN/S/IS	●		60	230		70	270	μV	
	Offset Voltage Match Drift (Notes 6)	LT1112CN8/IN8	●		0.2	0.7		0.3	1.0	μV/°C	
		LT1112S8/IS8, LT1114CN/S/IS	●		0.4	1.6		0.5	1.9	μV/°C	
ΔI <sub>B</sub> <sup>+</sup>	Noninverting Bias Current Match (Notes 6, 7)		●		140	660		155	770	pA	
		LT1114S/IS	●					190	1300	pA	
ΔCMRR	Common Mode Rejection Ratio	(Notes 6, 8)	●	113	133		109	133		dB	
ΔPSRR	Power Supply Rejection Ratio	(Notes 6, 8)	●	110	127		107	127		dB	

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

**Note 2:** 差動入力電圧が1Vを超えると、制限抵抗を使用しない限り過大な電流が入力保護ダイオードに流れる。

**Note 3:** 標準パラメータは個々のアンプのパラメータ分布の60%の歩留りとして定義されている。つまり、100個のLT1114(または100個のLT1112)のうち標準で240個(または120個)のオペアンプは示されている仕様よりも良い。

**Note 4:** このパラメータは設計によって保証されているが、テストされない。

# LT1112/LT1114

## 電気的特性

**Note 5:** オフセット電圧、消費電流および電源除去比は最小電源電圧で測定される。

**Note 6:** 整合パラメータは、LT1114の2つのアンプAとDの間の差およびBとCの間の差である。さらにLT1112の2つのアンプの間の差である。

**Note 7:** このパラメータは、2つの非反転入力バイアス電流の差である。

**Note 8:**  $\Delta\text{CMRR}$ と $\Delta\text{PSRR}$ は次のように定義されている。(1)CMRRとPSRRは個別のアンプに対して $\mu\text{V/V}$ で測られる。(2)差は対をなしているアンプ間で $\mu\text{V/V}$ 単位で計算される。(3)その結果はdBに換算される。

**Note 9:** このパラメータに対しては全数テストは実施されない。

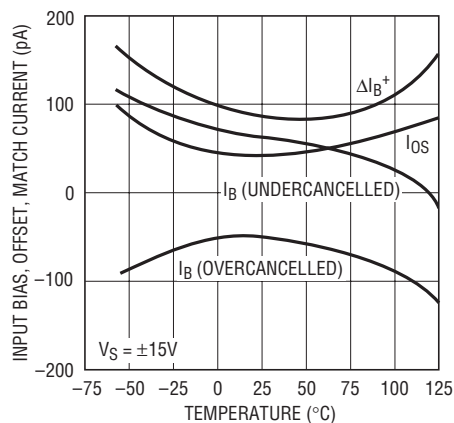
**Note 10:** これらのパラメータはテストされない。製品の特性評価でテストされたオペアンプの99%以上が最大リミットに合格した。1kHzでは全数が合格した。

**Note 11:** LT1112AC/LT1112C/LT1112S8/LT1112IおよびLT1114AC/LT1114C/LT1114S/LT1114Iは $-40^{\circ}\text{C}$ ~ $85^{\circ}\text{C}$ の温度範囲で機能することが保証されている。

**Note 12:** LT1112AC/LT1112C/LT1112S8/LT1114AC/LT1114C/LT1114Sは $0^{\circ}\text{C}$ ~ $70^{\circ}\text{C}$ の温度範囲で性能仕様に適合することが保証されており、 $-40^{\circ}\text{C}$ ~ $85^{\circ}\text{C}$ の拡張温度範囲で性能仕様に適合するように設計され、特性が評価されており、性能仕様に適合すると予想されるが、これらの温度ではテストされないし、QAサンプリングもおこなわれない。LT1112/LT1114Iは $-40^{\circ}\text{C}$ ~ $85^{\circ}\text{C}$ の温度範囲で性能仕様に適合することが保証されている。

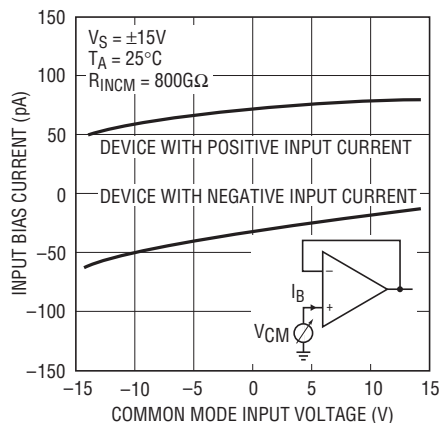
## 標準的性能特性

入力バイアス電流および  
入力オフセット電流、  
非反転バイアス電流の整合と温度



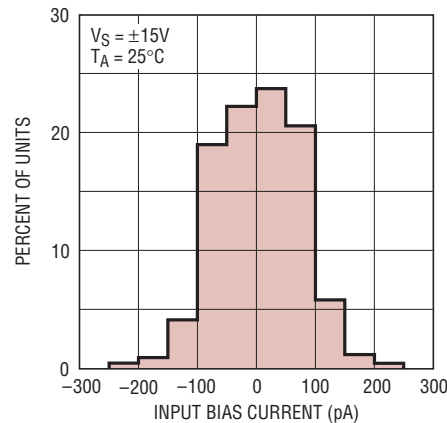
LT1112/14 • TPC01

同相範囲にわたる入力バイアス  
電流



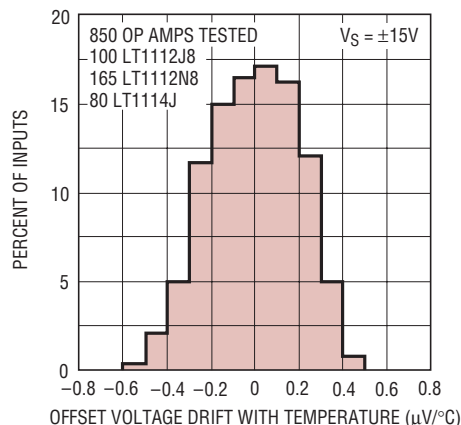
LT1112/14 • TPC02

入力バイアス電圧の分布 (LT1114S  
を除く全てのパッケージ)



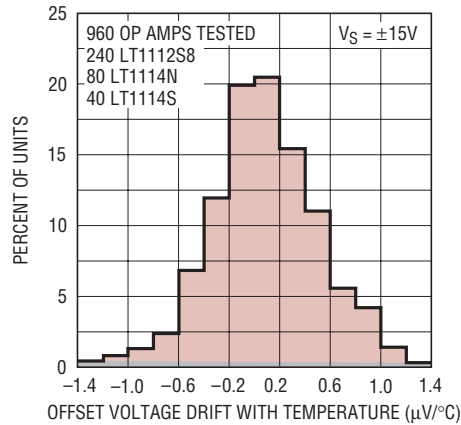
LT1112/14 • TPC03

温度によるドリフト  
LT1112N8/J8、LT1114J



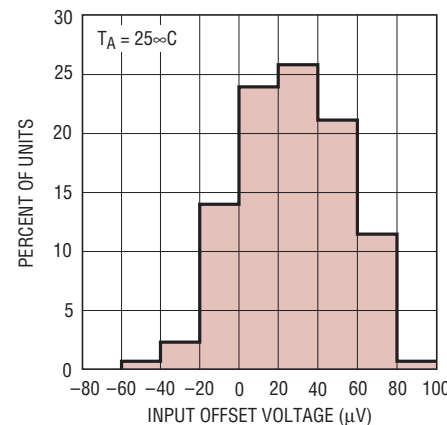
LT1112/14 • TPC04

温度によるドリフト  
LT1112S8、LT1114N/S



LT1112/14 • TPC05

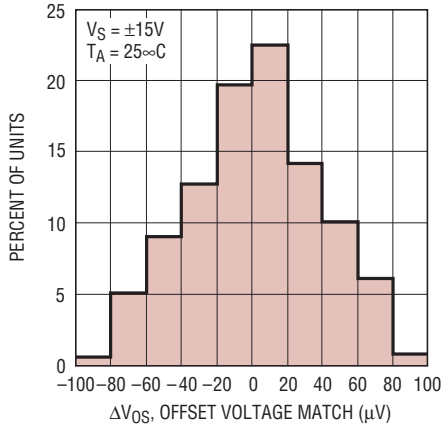
オフセット電圧の分布、  
V\_S = ±1.0V (全てのパッケージ)



LT1112/14 • TPC06

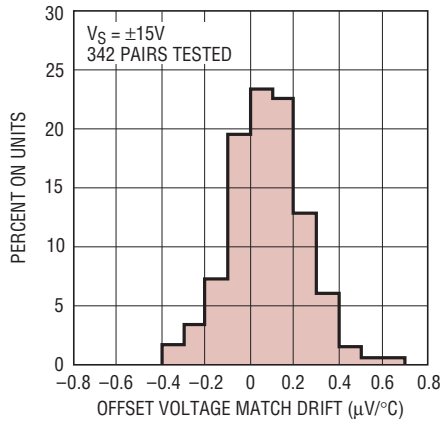
標準的性能特性

オフセット電圧の整合の分布



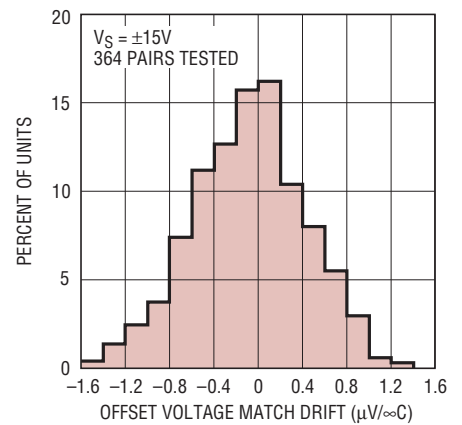
LT1112/14 • TPC07

オフセット電圧の整合のドリフトの分布 (LT1112J8、LT1112N8、LT1114Jパッケージ)



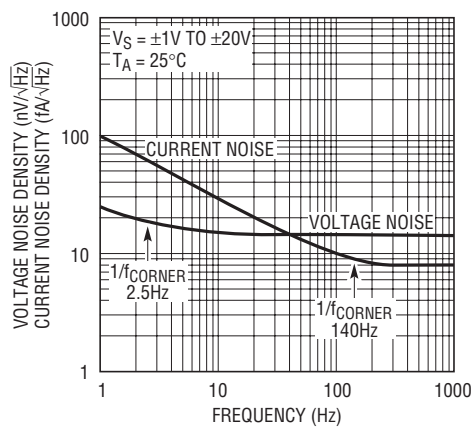
LT1112/14 • TPC08

オフセット電圧の整合のドリフトの分布 (LT1112S8、LT1114N、LT1114SJパッケージ)



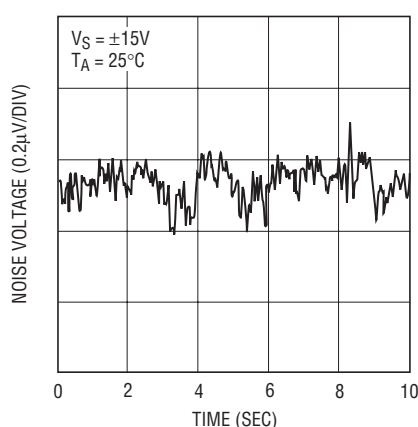
LT1112/14 • TPC09

ノイズ・スペクトル



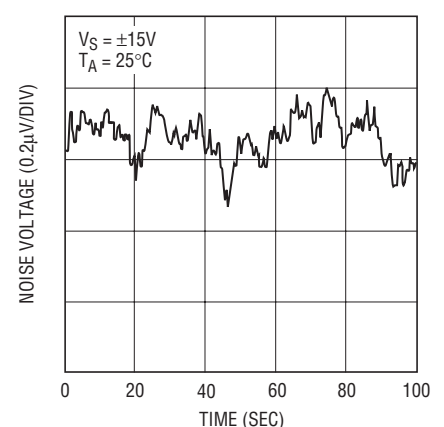
LT1112/14 • TPC10

0.1Hz~10Hzノイズ



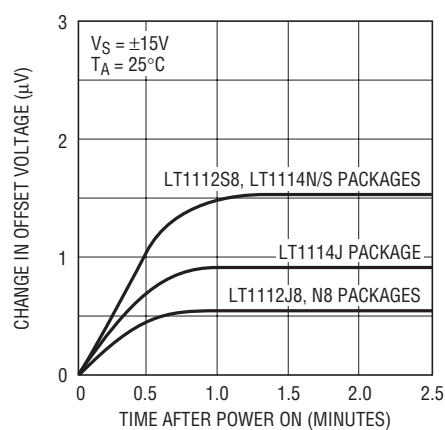
LT1112/14 • TPC11

0.01Hz~1Hzノイズ



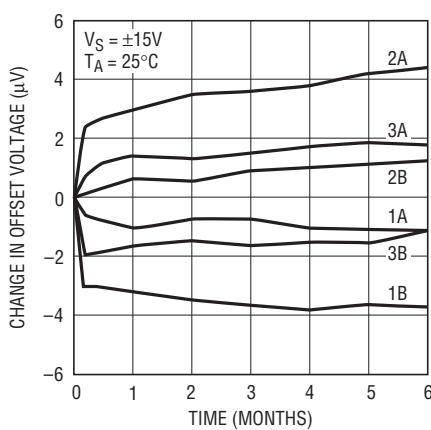
LT1112/14 • TPC12

ウォームアップ・ドリフト



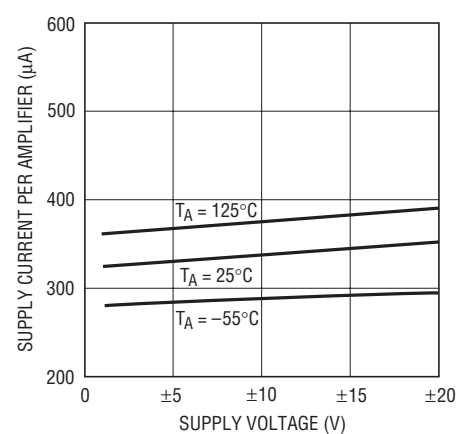
LT1112/14 • TPC13

3個の代表的ユニットの長期安定性



LT1112/14 • TPC14

アンプ1個当りの消費電流と電源電圧



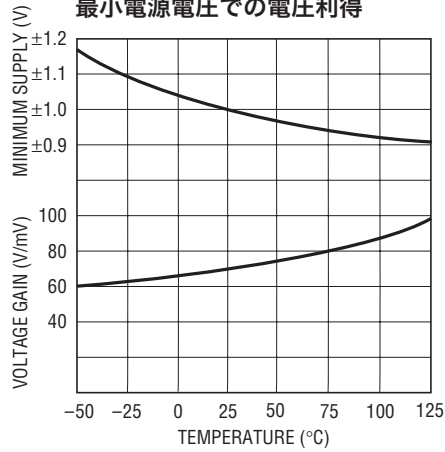
LT1112/14 • TPC15



# LT1112/LT1114

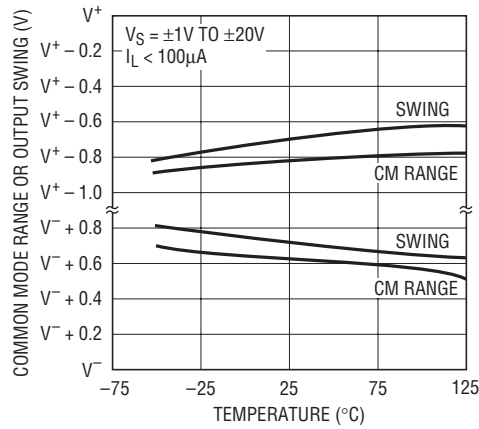
## 標準的性能特性

最小電源電圧と温度  
最小電源電圧での電圧利得



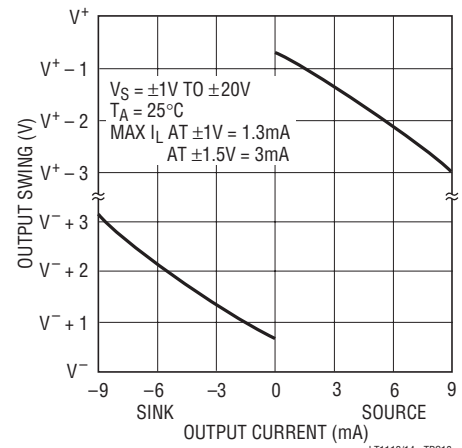
LT1112/14 • TPC16

電源電圧を基準にした同相範囲  
および電圧振幅



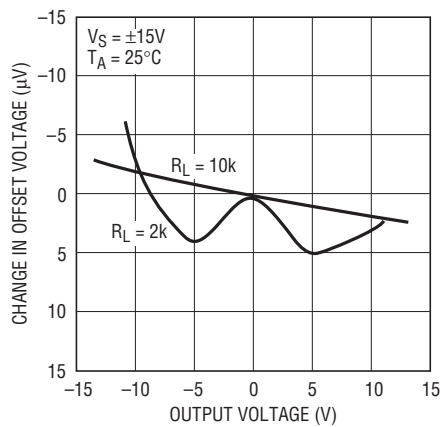
LT1112/14 • TPC17

出力電圧振幅と負荷電流



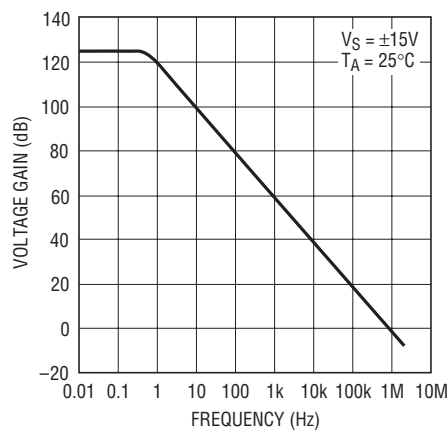
LT1112/14 • TPC18

電圧利得



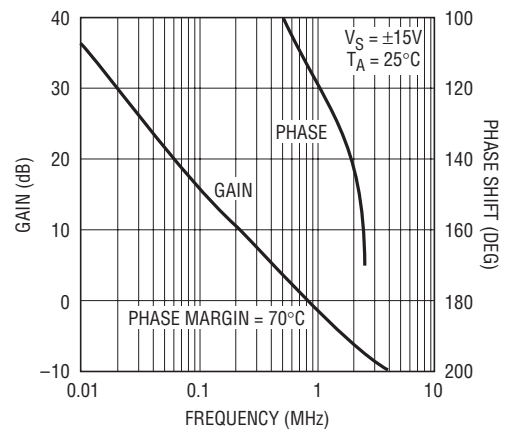
LT1112/14 • TPC19

電圧利得と周波数



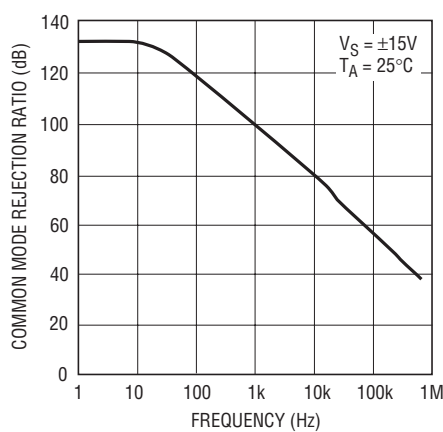
LT1112/14 • TPC20

利得、位相シフトと周波数



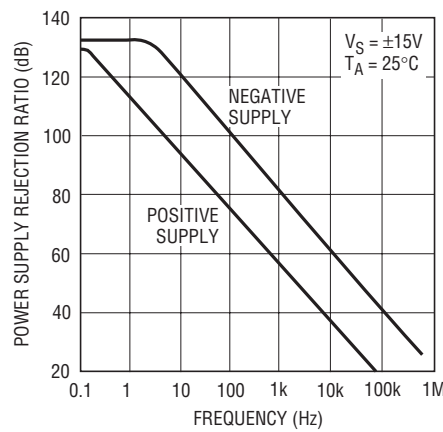
LT1112/14 • TPC21

同相除去と周波数



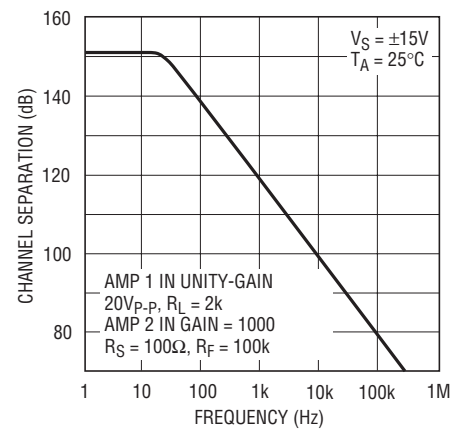
LT1112/14 • TPC22

電源除去比と周波数



LT1112/14 • TPC23

チャンネルの分離と周波数



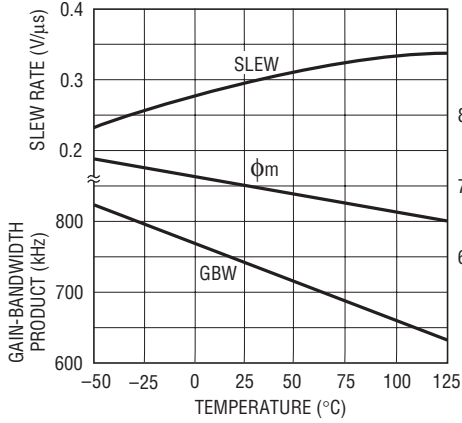
LT1112/14 • TPC24

111214fb



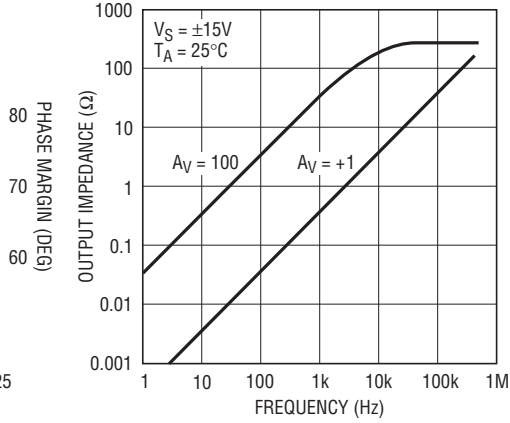
標準的性能特性

スルーレート、利得帯域幅積  
および位相マージンと温度



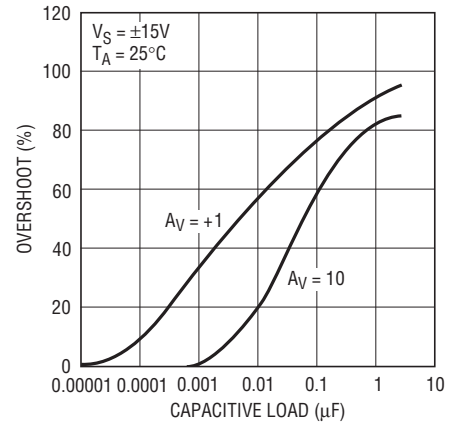
LT1112/14 • TPC25

閉ループ出力インピーダンス



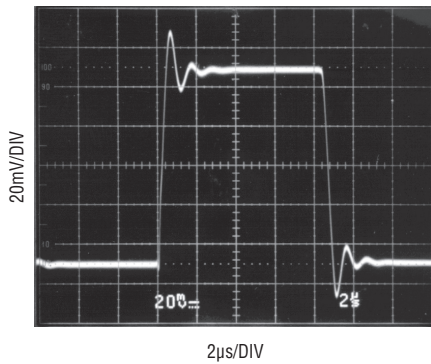
LT1112/14 • TPC26

容量性負荷ハンドリング



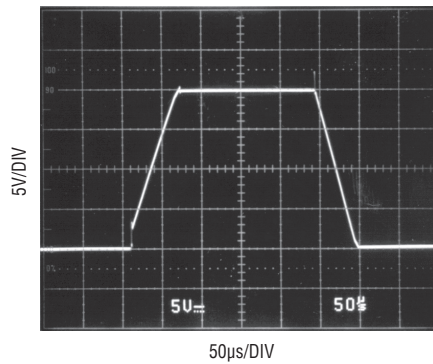
LT1112/14 • TPC27

小信号過渡応答



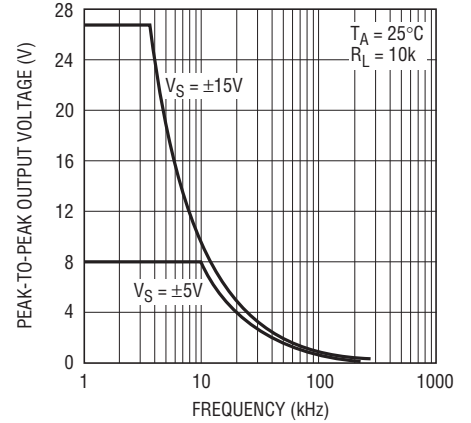
$A_V = +1$   
 $C_L = 500pF$   
 $V_S = \pm 15V$

大信号過渡応答



$A_V = +1$   
 $R_F = 10k$   
 $C_F = 100pF$   
 $V_S = \pm 15V$

歪みのない出力電圧と周波数



LT1112/14 • TPC30

# LT1112/LT1114

## アプリケーション情報

プラスチックDIPパッケージとセラミックDIPパッケージのLT1112デュアルとLT1114クワッドは、デュアルのOP-200、OP-297、AD706や、クワッドのOP-400、OP-497、AD704のような高精度オペアンプとピン互換であり、より良い価格/性能でそのまま置き換えることができます。

S8表面実装パッケージのLT1112は標準ピン配置です。つまり、プラスチックやセラミックのDIPパッケージと同じピン配置です。

LT1114クワッドは細型16ピン表面実装パッケージで供給されます。全ての競合製品は、細型パッケージの1.8倍の面積を占める幅広の16ピン・パッケージです。幅広のパッケージは厚さも細型パッケージの1.8倍あります。

LT1112/1114の入力はバック・トゥ・バック・ダイオードで保護されています。電圧フォロワの構成では、入力が高速度大信号パルス(>1V)でドライブされると、スルーしている間入力保護ダイオードが実効的に出力を入力に短絡し、出力短絡回路保護によってだけ制限される電流がダイオードを通して流れます。

帰還抵抗を使うことを推奨します。この抵抗は電流を短絡リミットより下に保つので、出力のリカバリとセトリングが速くなるからです。

LT1112/1114の入力電圧は、決して電源電圧をダイオードの電圧降下以上超えないようにします。ただし、下の例が

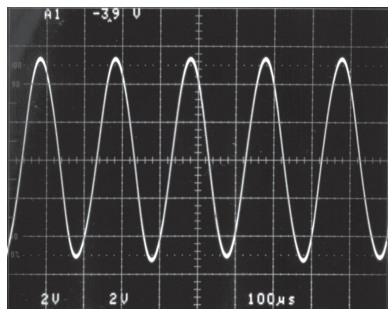
示すように、入力電圧が同相範囲を超えると、LT1112の出力はクリーンにクリップされ、グリッチや位相反転は生じません。OP-297は位相が反転します。LT1112の入力範囲と出力範囲の両方が電源の800mV以内であることも写真が示しています。各アンプは独立にバイアスされていますので、LT1112またはLT1114のパッケージ内の他のアンプへの入力と出力のオーバードライブの影響は無視できます。

### 整合したデュアルとクワッドのオペアンプの利点

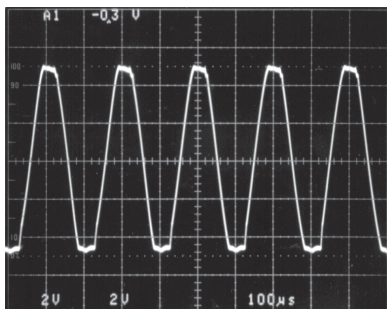
多くのアプリケーションで、システムの性能は、2つのオペアンプのそれぞれの特性よりも、2つのオペアンプの整合に依存します。2個か3個のオペアンプを使った計装アンプ、トラッキング電圧リファレンス、低ドリフトのアクティブ・フィルタは、2個のオペアンプの間の整合を必要とする回路の例です。

よく知られたトリプル・オペアンプの構成はこれらのコンセプトを示しています。出力のオフセットはLT1112の2個のアンプのオフセットの間の差の関数です。誤差キャンセルのこの原理は、オフセット電圧とその温度ドリフトに加えて、入力を基準にした多数のパラメータに当てはまります。入力バイアス電流は、2つの非反転入力電流( $I_{B^+}$ )の平均になります。これら2つの電流の差( $\Delta I_{B^+}$ )は計装アンプのオフセット電流です。同相除去および電源除去は(完全な抵抗の整合を仮定すると)2個のアンプの間の整合にだけ依存します。

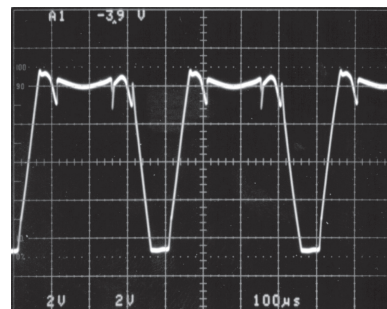
入力と同相範囲を超えている電圧フォロワ( $V_S = \pm 5V$ )



INPUT:  $\pm 5.2V$  Sine Wave



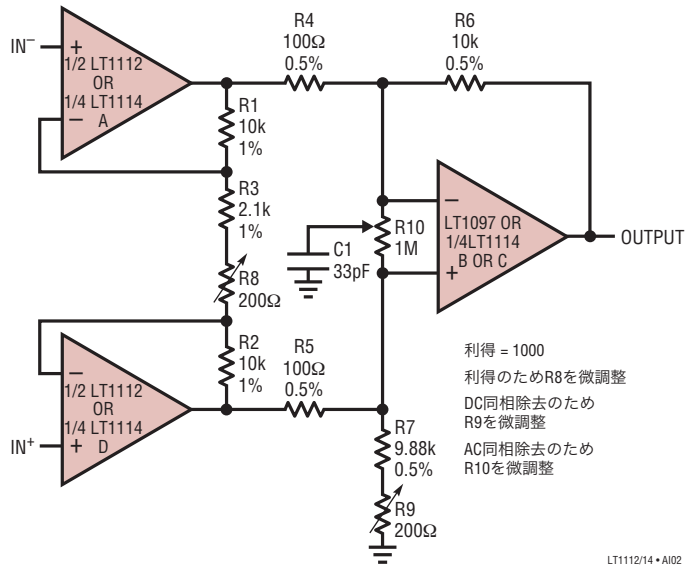
LT1112 Output



OP-297 Output

アプリケーション情報

3個のオペアンプを使用した計装アンプ



計装アンプの標準性能は以下のとおりです。

- 入力オフセット電圧 = 35 $\mu$ V
- オフセット電圧ドリフト = 0.3 $\mu$ V/ $^{\circ}$ C
- 入力バイアス電流 = 80pA
- 入力オフセット電流 = 100pA
- 入力抵抗 = 800G $\Omega$
- 入力ノイズ = 0.42 $\mu$ V<sub>P-P</sub>

高インピーダンスのソースとともに計装アンプが使われる場合、LT1114は「CMRRと周波数」の性能がLT1112より良いのでLT1114を推奨します。たとえば、2個の整合した1M $\Omega$ ソースでは、100HzでのCMRRがLT1114では100dB、LT1112では76dBです。

この差はICパッケージの隣接するピン間の容量が(パッケージ、ソケットおよびPCボードのトレースの容量を含めて)約0.25pFであることから説明されます。

同相除去比と電源除去比の整合 ( $\Delta$ CMRRと $\Delta$ PSRR)の概念は、数値を使った例で最も良く示されます。

- CMRR<sub>A</sub> = +1 $\mu$ V/V (つまり 120dB)、
- およびCMRR<sub>B</sub> = +0.75 $\mu$ V/V (122.5dB) と仮定すると、
- $\Delta$ CMRR = 0.25 $\mu$ V/V (132dB) です。
- CMRR<sub>B</sub> = -0.75 $\mu$ V/V (これは依然122.5dBです) であれば、
- $\Delta$ CMRR = 1.75 $\mu$ V/V (115dB) です。

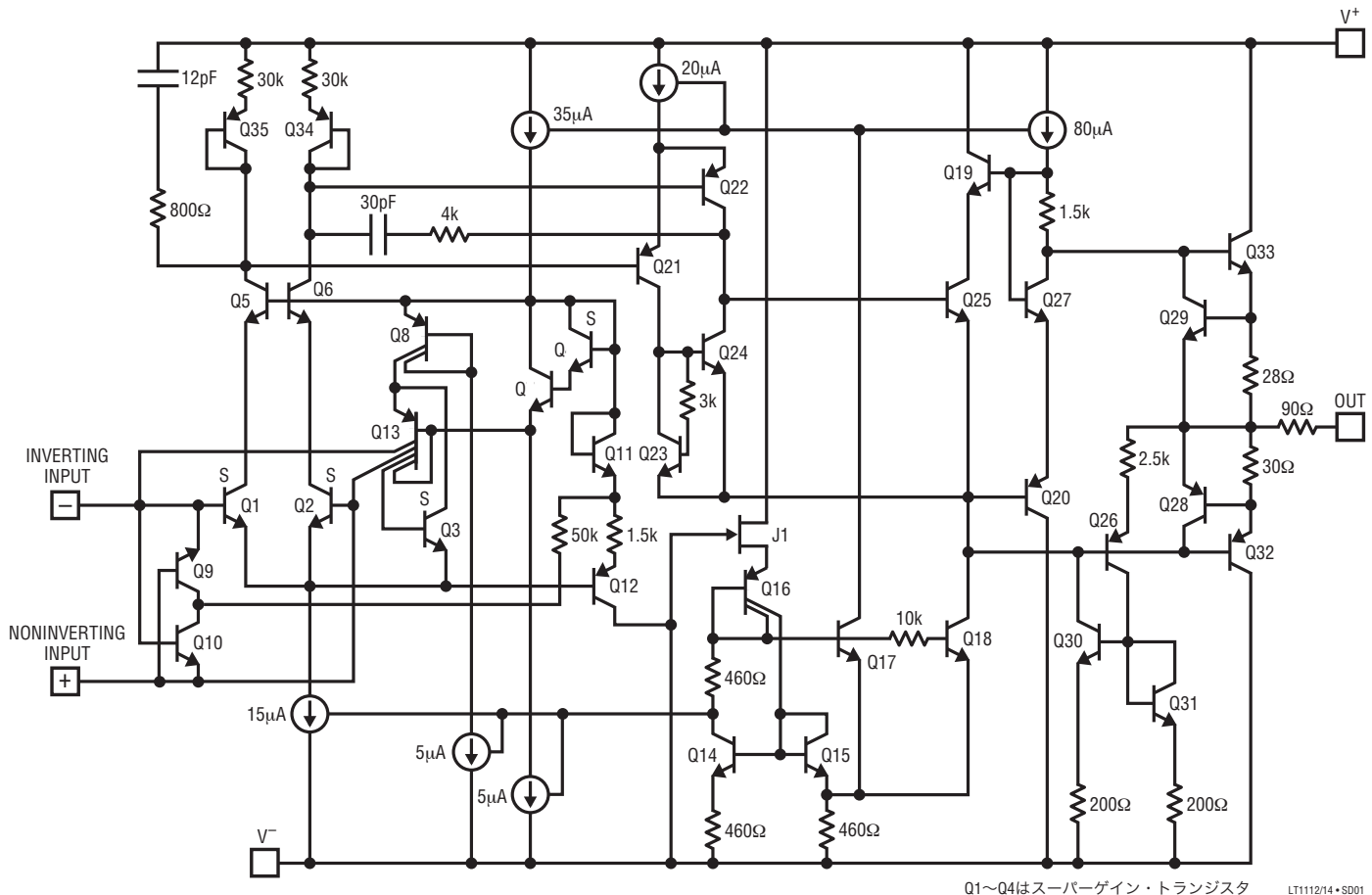
明らかに、LT1112/LT1114は(これらの整合パラメータの全ての仕様を規定し、保証することにより)整合に依存する回路の性能を大きく改善することができます。

デュアル・オペアンプのパッケージでは、正入力AはV<sup>-</sup>ピン(ACグランド)に隣接していますが、正入力Bは隣接したACグランドがないので、0.25pFの入力容量の不整合が生じます。100Hzでは、0.25pFは6.4  $\cdot$  10<sup>9</sup>の入力インピーダンスの不整合を表しますが、これは1M $\Omega$ ソース抵抗より76dB高いだけです。

クワッド・パッケージでは、4つの全ての入力が電源端子に隣接しているので、不整合は生じません。

# LT1112/LT1114

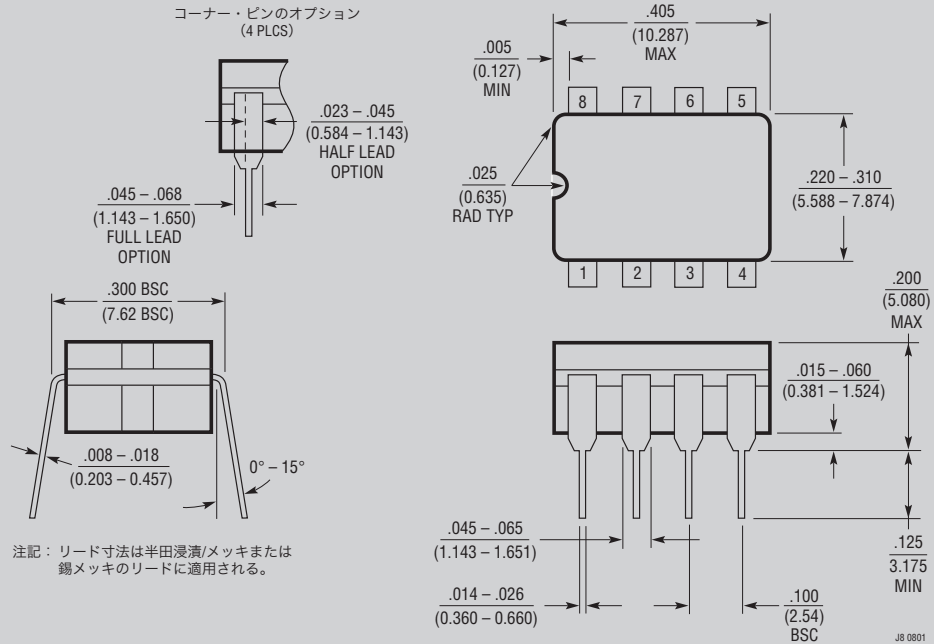
回路図 (1/2 LT1112、1/4 LT1114)



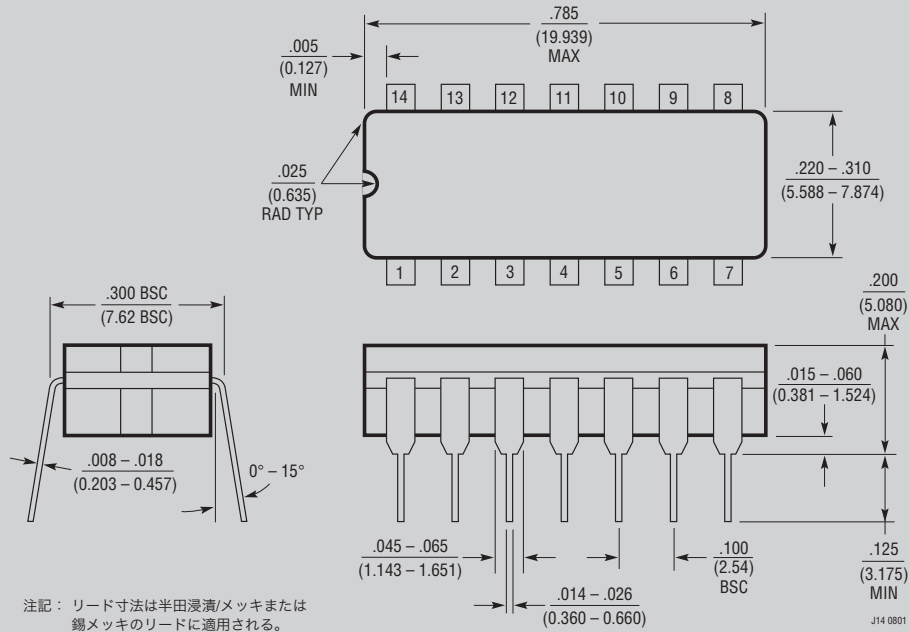
Q1~Q4はスーパーゲイン・トランジスタ LT1112/14 • S001

パッケージ寸法

**J8パッケージ**  
**8ピンCERDIP (細型0.300インチ、ハーメチック)**  
 (Reference LTC DWG # 05-08-1110)



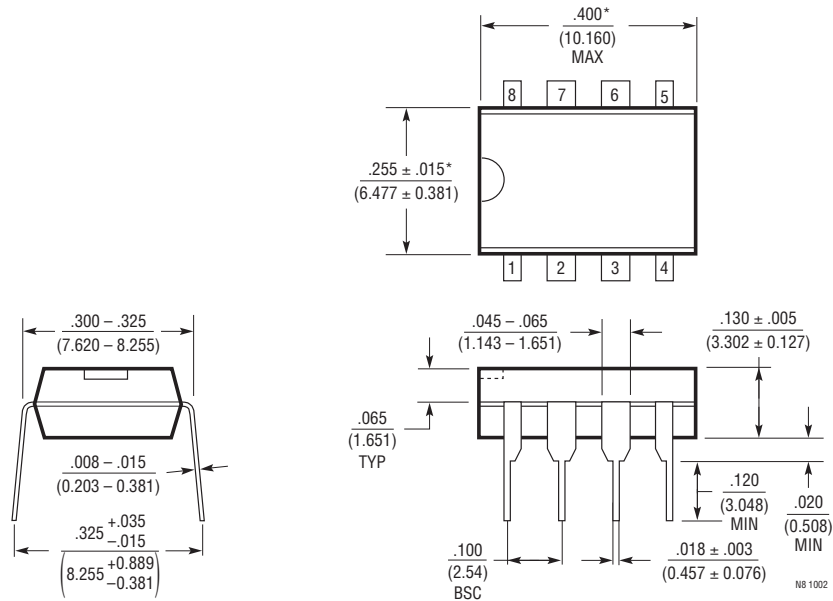
**J14パッケージ**  
**14ピンCERDIP (細型0.300インチ、ハーメチック)**  
 (Reference LTC DWG # 05-08-1110)



廃品パッケージ

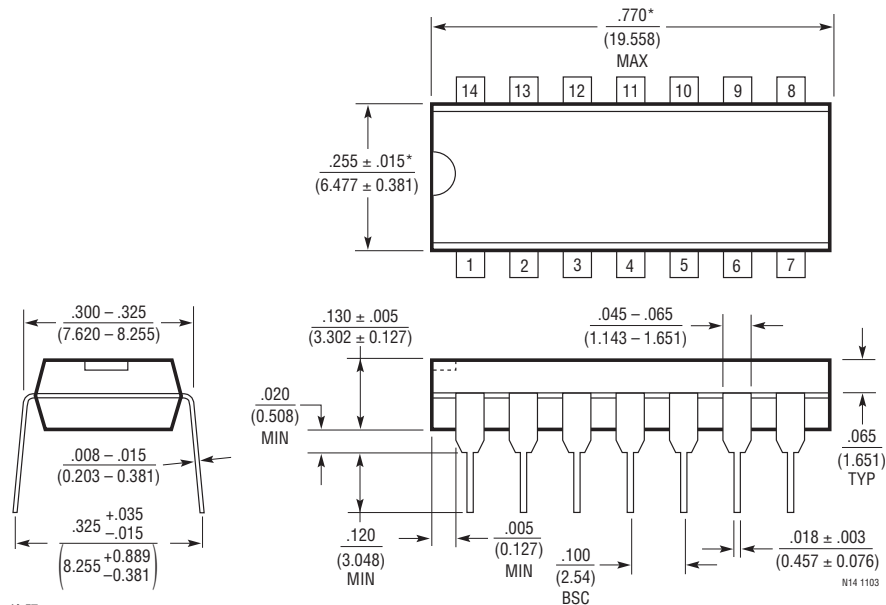
## パッケージ寸法

**N8パッケージ**  
**8ピンPDIP (細型0.300インチ)**  
 (Reference LTC DWG # 05-08-1510)



注記:  
 1. 寸法は  $\frac{\text{インチ}}{\text{ミリメートル}}$   
 \* これらの寸法にはモールドのバリまたは突出部を含まない。  
 モールドのバリまたは突出部は $0.010^*$  (0.254mm) を超えないこと

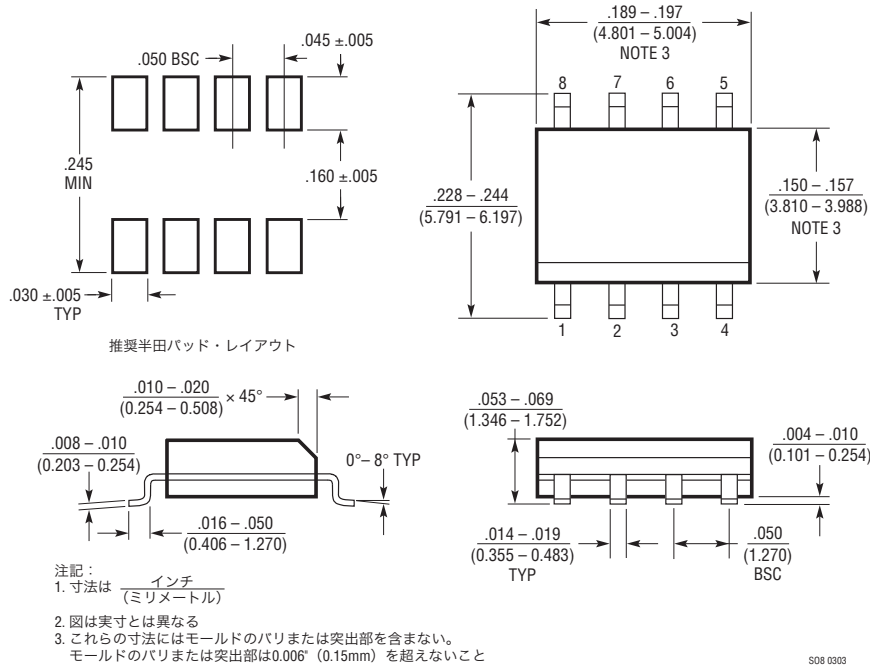
**Nパッケージ**  
**14ピンPDIP (細型0.300インチ)**  
 (Reference LTC DWG # 05-08-1510)



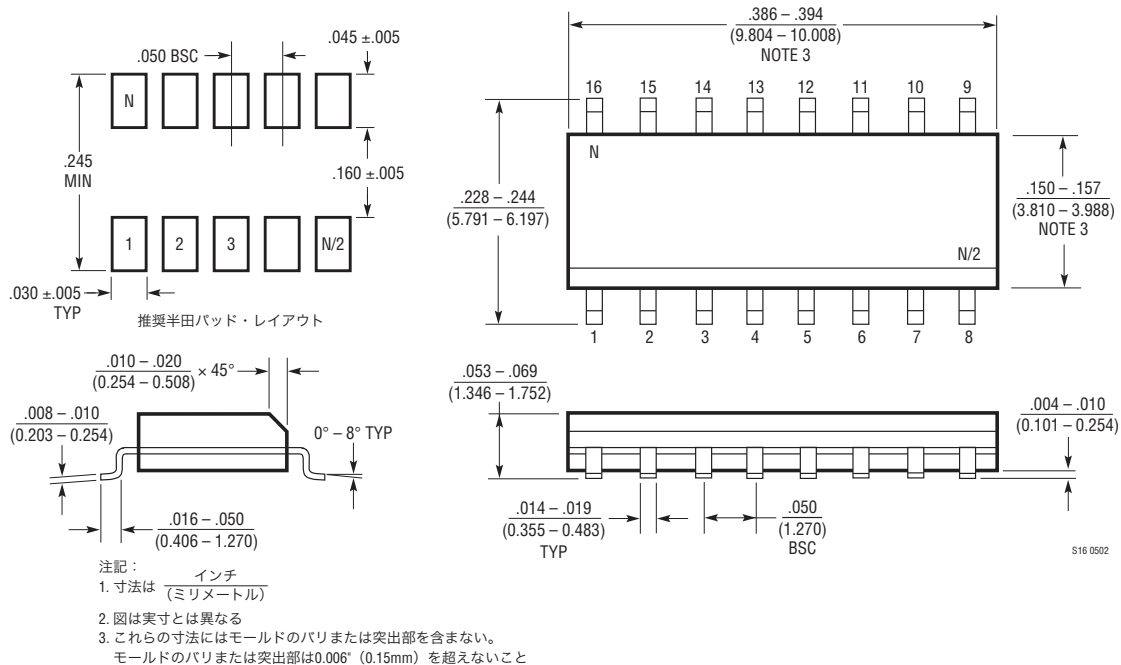
注記:  
 1. 寸法は  $\frac{\text{インチ}}{\text{ミリメートル}}$   
 \* これらの寸法にはモールドのバリまたは突出部を含まない。  
 モールドのバリまたは突出部は $0.010^*$  (0.254mm) を超えないこと

パッケージ寸法

**S8パッケージ**  
**8ピン・プラスチック・スモール・アウトライン(細型0.150インチ)**  
 (Reference LTC DWG # 05-08-1610)



**S16パッケージ**  
**16ピン・プラスチック・スモール・アウトライン(細型0.150インチ)**  
 (Reference LTC DWG # 05-08-1610)



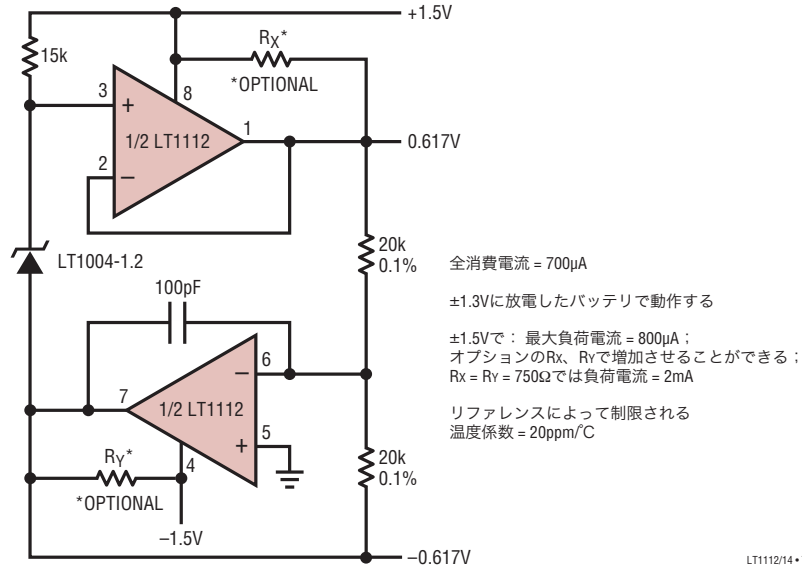
111214fb



# LT1112/LT1114

## 標準的応用例

2個のAAバッテリーから給電されるバッファ付き±0.617Vデュアル・リファレンス



LT1112/14 • TA03

## 関連製品

製品番号	説明	注釈
LT1880	レール・トゥ・レール出力、ピコアンペア入力の高精度オペアンプ	SOT-23
LT1881/LT1882	デュアル/クワッド、レール・トゥ・レール出力、ピコアンペア入力の高精度オペアンプ	C <sub>LOAD</sub> :最大1000pF
LT1884/LT1885	デュアル/クワッド、レール・トゥ・レール出力、ピコアンペア入力の高精度オペアンプ	入力ノイズ:9.5nV/√Hz
LT6011/LT6012	デュアル/クワッド、レール・トゥ・レール出力、ピコアンペア入力の高精度オペアンプ	消費電流:135µA、14nV/√Hz

111214fb