

I²C互換インタフェース付き 1チャンネル/2チャンネル12ビットADC

特長

- 12ビットの分解能
- 低消費電力: 1kspsで1.5mW、スリープ・モードで35μW
- 14kspsのスループット・レート
- 内蔵リファレンス
- 低ノイズ: SNR = 73.5dB
- ミッシングコードがないことを保証
- 単一5V電源
- 9つのアドレスと1つの同期用グローバル・アドレスを備えたI²C互換の2線シリアル・インタフェース
- 高速変換: 変換時間が1.3μs
- 1チャンネル・バージョン (LTC2301) と2チャンネル・バージョン (LTC2305)
- ユニポーラまたはバイポーラの入力範囲 (ソフトウェアで選択可能)
- 内部変換クロック
- -40°C~125°Cでの動作を保証 (MSOPパッケージ)
- 12ピン4mm×3mm DFNパッケージと12ピンMSOPパッケージ

アプリケーション

- 産業用プロセス制御
- モーター制御
- 加速度計測定
- バッテリ駆動計測器
- 絶縁型データ収集やリモート・データ収集
- 電源モニタ

概要

LTC[®]2301/LTC2305は、I²C互換のシリアル・インタフェースを備えた、低ノイズ、低消費電力、1チャンネル/2チャンネル、12ビット逐次比較ADCです。これらのADCはリファレンスと完全差動サンプル・ホールド回路を内蔵しており、同相ノイズを低減します。内部クロックで動作し、1.3μsの高速変換を達成します。

LTC2301/LTC2305は単一5V電源で動作し、1kspsのスループット・レートでの消費電流はわずか300μAです。このADCは変換を行っていないときはナップ・モードに入り、電力損失を低減します。

4mm×3mmの小型12ピンDFNパッケージと12ピンMSOPパッケージで供給されます。2.5Vの内部リファレンスにより、必要なPCボードスペースをさらに低減します。

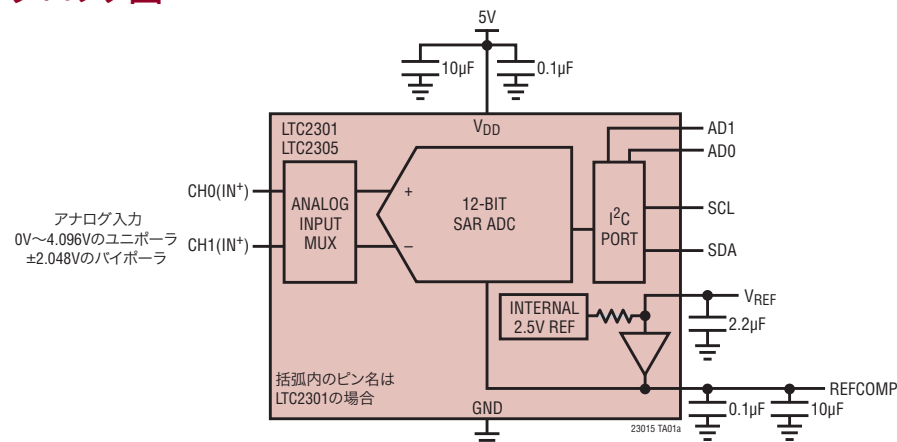
低消費電力で小型のLTC2301/LTC2305はバッテリー駆動の携帯アプリケーションに最適です。また、2線I²C互換シリアル・インタフェースにより、スペースが制約されているシステムに最適です。

12ビットI²C ADCファミリ

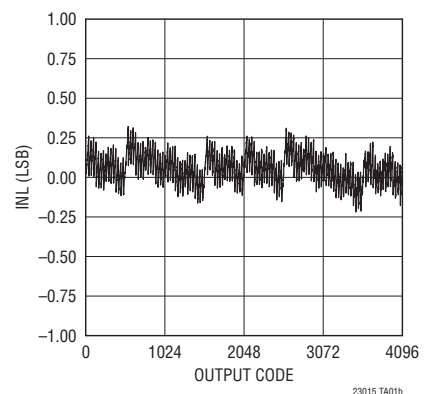
入力チャンネル	1	2	8
製品番号	LTC2301	LTC2305	LTC2309

LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。他の全ての商標はそれぞれの所有者に所有権があります。

ブロック図



積分非直線性と出力コード (LTC2305)



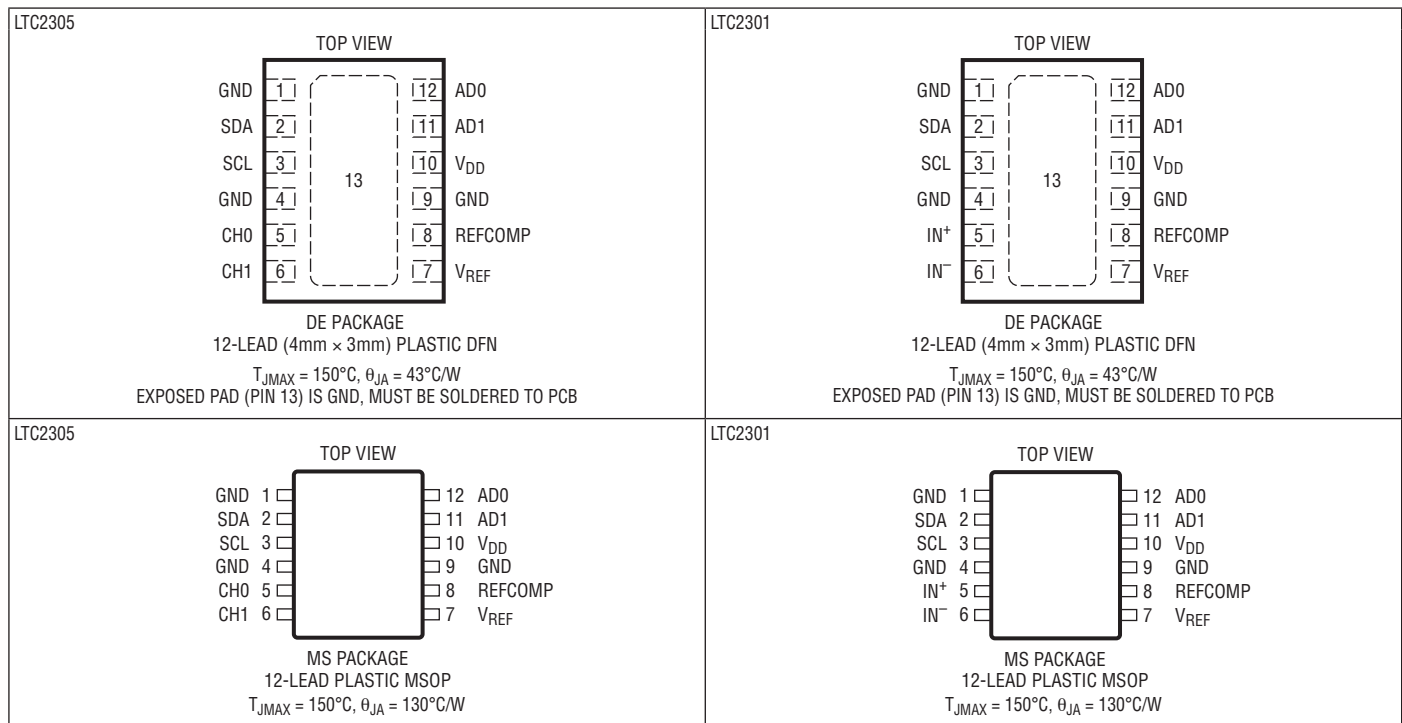
LTC2301/LTC2305

絶対最大定格 (Note1,2)

電源電圧 (V_{DD}) $-0.3V \sim 6V$
 アナログ入力電圧 (Note 3)
 CH0 (IN⁺)、CH1 (IN⁻)、REF、
 REFCOMP $(GND - 0.3V) \sim (V_{DD} + 0.3V)$
 デジタル入力電圧 $(GND - 0.3V) \sim (V_{DD} + 0.3V)$
 デジタル出力電圧 $(GND - 0.3V) \sim (V_{DD} + 0.3V)$

電力損失 500mW
 動作温度範囲
 LTC2301C/LTC2305C $0^{\circ}C \sim 70^{\circ}C$
 LTC2301I/LTC2305I $-40^{\circ}C \sim 85^{\circ}C$
 LTC2301H/LTC2305H (Note 13) $-40^{\circ}C \sim 125^{\circ}C$
 保存温度範囲 $-65^{\circ}C \sim 150^{\circ}C$

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC2301CDE#PBF	LTC2301CDE#TRPBF	2301	12-Lead (3mm × 4mm) Plastic DFN	$0^{\circ}C$ to $70^{\circ}C$
LTC2301IDE#PBF	LTC2301IDE#TRPBF	2301	12-Lead (3mm × 4mm) Plastic DFN	$-40^{\circ}C$ to $85^{\circ}C$
LTC2305CDE#PBF	LTC2305CDE#TRPBF	2305	12-Lead (3mm × 4mm) Plastic DFN	$0^{\circ}C$ to $70^{\circ}C$
LTC2305IDE#PBF	LTC2305IDE#TRPBF	2305	12-Lead (3mm × 4mm) Plastic DFN	$-40^{\circ}C$ to $85^{\circ}C$
LTC2301CMS#PBF	LTC2301CMS#TRPBF	2301	12-Lead Plastic MSOP	$0^{\circ}C$ to $70^{\circ}C$
LTC2301IMS#PBF	LTC2301IMS#TRPBF	2301	12-Lead Plastic MSOP	$-40^{\circ}C$ to $85^{\circ}C$
LTC2301HMS#PBF	LTC2301HMS#TRPBF	2301	12-Lead Plastic MSOP	$-40^{\circ}C$ to $125^{\circ}C$
LTC2305CMS#PBF	LTC2305CMS#TRPBF	2305	12-Lead Plastic MSOP	$0^{\circ}C$ to $70^{\circ}C$

発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC2305IMS#PBF	LTC2305IMS#TRPBF	2305	12-Lead Plastic MSOP	-40°C to 85°C
LTC2305HMS#PBF	LTC2305HMS#TRPBF	2305	12-Lead Plastic MSOP	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

コンバータとマルチプレクサの特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Resolution (No Missing Codes)		●	12		Bits
Integral Linearity Error	(Note 5)	●	±0.4	±1	LSB
Differential Linearity Error		●	±0.3	±1	LSB
Bipolar Zero Error	(Note 6)	●	±0.5	±8	LSB
Bipolar Zero Error Drift			0.002		LSB/°C
Unipolar Zero Error	(Note 6)	●	±0.7	±6	LSB
Unipolar Zero Error Drift			0.002		LSB/°C
Unipolar Zero Error Match (LTC2305)			±0.1	±1	LSB
Bipolar Full-Scale Error	External Reference (Note 7) REFCOMP = 4.096V (Note 7)	● ●	±1 ±0.9	±10 ±9	LSB LSB
Bipolar Full-Scale Error Drift	External Reference		0.05		LSB/°C
Unipolar Full-Scale Error	External Reference (Note 7) REFCOMP = 4.096V (Note 7)	● ●	±0.5 ±0.7	±10 ±6	LSB LSB
Unipolar Full-Scale Error Drift	External Reference		0.05		LSB/°C
Unipolar Full-Scale Error Match (LTC2305)			±0.1	±2	LSB

アナログ入力

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN+}	Absolute Input Range (CH0, CH1, IN ⁺)	(Note 8)	●	-0.05	REFCOMP	V
V_{IN-}	Absolute Input Range (CH0, CH1, IN ⁻)	Unipolar (Note 8) Bipolar (Note 8)	●	-0.05 -0.05	0.25 • REFCOMP 0.75 • REFCOMP	V V
$V_{IN+} - V_{IN-}$	Input Differential Voltage Range	$V_{IN} = V_{IN+} - V_{IN-}$ (Unipolar) $V_{IN} = V_{IN+} - V_{IN-}$ (Bipolar)	●	0 to REFCOMP ±REFCOMP/2		V V
I_{IN}	Analog Input Leakage Current		●		±1	μA
C_{IN}	Analog Input Capacitance	Sample Mode Hold Mode		55 5		pF pF
CMRR	Input Common Mode Rejection Ratio			70		dB

LTC2301 / LTC2305

ダイナミック精度

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ および $A_{IN} = -1\text{dBFS}$ での値。(Note 4、9)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
SINAD	Signal-to-(Noise + Distortion) Ratio	$f_{IN} = 1\text{kHz}$	● 71	73.4		dB
SNR	Signal-to-Noise Ratio	$f_{IN} = 1\text{kHz}$	● 71	73.5		dB
THD	Total Harmonic Distortion	$f_{IN} = 1\text{kHz}$	●	-91	-77	dB
SFDR	Spurious Free Dynamic Range	$f_{IN} = 1\text{kHz}$, First 5 Harmonics	● 79	92		dB
	Channel-to-Channel Isolation	$f_{IN} = 1\text{kHz}$		-109		dB
	Full Linear Bandwidth	$f_{IN} = 1\text{kHz}$		700		kHz
	-3dB Input Linear Bandwidth	(Note 10)		25		MHz
	Aperture Delay			13		ns
	Transient Response	Full-Scale Step		240		ns

内部リファレンスの特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{REF} Output Voltage	$I_{OUT} = 0$	● 2.46	2.50	2.54	V
V_{REF} Output Tempco	$I_{OUT} = 0$		±25		ppm/ $^\circ\text{C}$
V_{REF} Output Impedance	$-0.1\text{mA} \leq I_{OUT} \leq 0.1\text{mA}$		8		$\text{k}\Omega$
$V_{REFCOMP}$ Output Voltage	$I_{OUT} = 0$		4.096		V
V_{REF} Line Regulation	$V_{DD} = 4.75\text{V}$ to 5.25V		0.8		mV/V

I²C入力とデジタル出力

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IH}	High Level Input Voltage		● 2.85			V
V_{IL}	Low Level Input Voltage		●		1.5	V
V_{IHA}	High Level Input Voltage for Address Pins A1, A0		● 4.75			V
V_{ILA}	Low Level Input Voltage for Address Pins A1, A0		●		0.25	V
R_{INH}	Resistance from A1, A0 to V_{DD} to Set Chip Address Bit to 1		●		10	$\text{k}\Omega$
R_{INL}	Resistance from A1, A0 to GND to Set Chip Address Bit to 0		●		10	$\text{k}\Omega$
R_{INF}	Resistance from A1, A0 to GND or V_{DD} to Set Chip Address Bit to Float		● 2			$\text{M}\Omega$
I_I	Digital Input Current	$V_{IN} = V_{DD}$	● -10		10	μA
V_{HYS}	Hysteresis of Schmitt Trigger Inputs	(Note 8)	● 0.25			V
V_{OL}	Low Level Output Voltage (SDA)	$I = 3\text{mA}$	●		0.4	V
t_{OF}	Output Fall Time $V_{IN(MIN)}$ to $V_{IL(MAX)}$	Bus Load C_B 10pF to 400pF (Note 11)	●	$20 + 0.1C_B$	250	ns
t_{SP}	Input Spike Suppression		●		50	ns
C_{CAX}	External Capacitance Load on Chip Address Pins (A1, A0) for Valid Float		●		10	pF

電源要件

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{DD}	Supply Voltage		● 4.75	5	5.25	V
I_{DD}	Supply Current Nap Mode Sleep Mode	14ksps Sample Rate	●	2.3	3.5	mA
		SLP Bit = 0, Conversion Done	●	225	400	μA
		SLP Bit = 1, Conversion Done	●	7	15	μA
P_D	Power Dissipation Nap Mode Sleep Mode	14ksps Sample Rate	●	11.5	17.5	mW
		SLP Bit = 0, Conversion Done	●	1.125	2	mW
		SLP Bit = 1, Conversion Done	●	35	75	μW

I²C タイミング特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
f_{SCL}	SCL Clock Frequency				● 400	kHz
$t_{HD(SDA)}$	Hold Time (Repeated) START Condition		● 0.6			μs
t_{LOW}	LOW Period of the SCL Pin		● 1.3			μs
t_{HIGH}	HIGH Period of the SCL Pin		● 0.6			μs
$t_{SU(STA)}$	Set-Up Time for a Repeated START Condition		● 0.6			μs
$t_{HD(DAT)}$	Data Hold Time		● 0		0.9	μs
$t_{SU(DAT)}$	Data Set-Up Time		● 100			ns
t_r	Rise Time for SDA/SCL Signals	(Note 11)	● $20 + 0.1C_B$		300	ns
t_f	Fall Time for SDA/SCL Signals	(Note 11)	● $20 + 0.1C_B$		300	ns
$t_{SU(STO)}$	Set-Up Time for STOP Condition		● 0.6			μs
t_{BUF}	Bus Free Time Between a Second START Condition		● 1.3			μs

ADCのタイミング特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
f_{SMPL}	Throughput Rate (Successive Reads)				● 14	ksps
t_{CONV}	Conversion Time			● 1.3	1.6	μs
t_{ACQ}	Acquisition Time	(Note 8)			● 240	ns
$t_{REFWAKE}$	REFCOMP Wakeup Time (Note 12)	$C_{REFCOMP} = 10\mu\text{F}$, $C_{REF} = 2.2\mu\text{F}$		● 200		ms

電気的特性

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: 全ての電圧値はグラウンドを基準にしている。

Note 3: これらのピンの電圧がグラウンドより下に引き下げられるか、 V_{DD} より上に引き上げられると、内部のダイオードによってクランプされる。これらの製品は、グラウンドより低いか、または V_{DD} より高い電圧でラッチアップを生じることなしに100mAを超える入力電流を処理することができる。

Note 4: 注記がない限り、 $V_{DD} = 5V$ 、 $f_{SAMPL} = 14kHz$ 、内部リファレンス。

Note 5: 積分非直線性は、実際の伝達曲線のエンドポイントを通る直線からのコードの偏差として定義されている。偏差は量子化幅の中心から測定される。

Note 6: バイポーラ・ゼロ誤差は、出力コードが0000 0000 0000と1111 1111 1111の間を行ったり来たりするとき、 $-0.5LSB$ から測定されたオフセット電圧である。ユニポーラ・ゼロ誤差は、出力コードが0000 0000 0000と0000 0000 0001の間を行ったり来たりするとき、 $0.5LSB$ から測定されたオフセット電圧である。

Note 7: フルスケール・バイポーラ誤差は、最初と最後のコードの理想的な遷移からの、 $-FS$ または FS の未調整のワーストケースの偏差で、オフセット誤差の影響が含まれる。フルスケール・ユニポーラ誤差は、最後のコードの遷移の理想的な遷移からの偏差で、オフセット誤差の影響が含まれる。

Note 8: 設計によって保証されているが、テストされない。

Note 9: dB表示の全ての規格値は、2.5Vの基準電圧でフルスケール $\pm 2.048V$ の入力を基準にしている。

Note 10: 最大リニア帯域幅は、SINADが60dBまたは10ビットの精度にまで劣化するフルスケール入力周波数として定義されている。

Note 11: $C_B = 1$ 本のバスラインのpFを単位とする容量 ($10pF \leq C_B \leq 400pF$)。

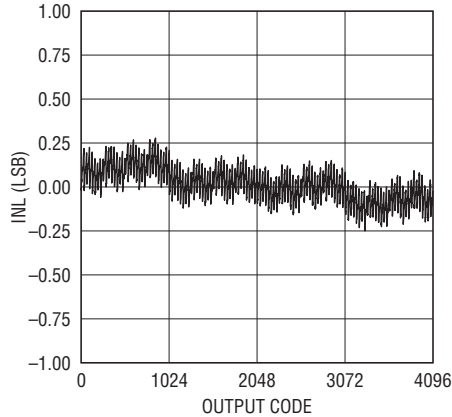
Note 12: REFCOMPウェイクアップ時間は、スリープ・モードから覚醒後、REFCOMPピンが12ビットの分解能でその最終値の $0.5LSB$ 以内にセトリングするのに必要な時間である。

Note 13: 温度が高いと動作寿命が短くなる。 $105^\circ C$ を超える温度では動作寿命がディレーティングされる。

標準的性能特性

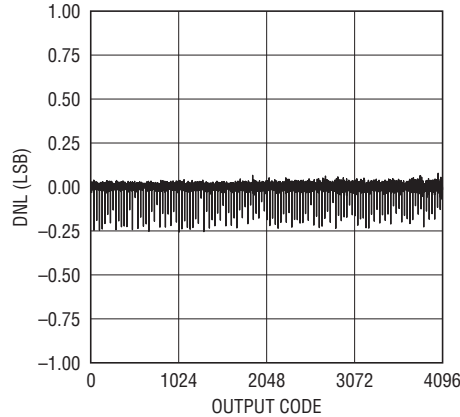
(LTC2301) 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $f_{\text{SMPL}} = 14\text{kSPS}$ 。

積分非直線性と出力コード



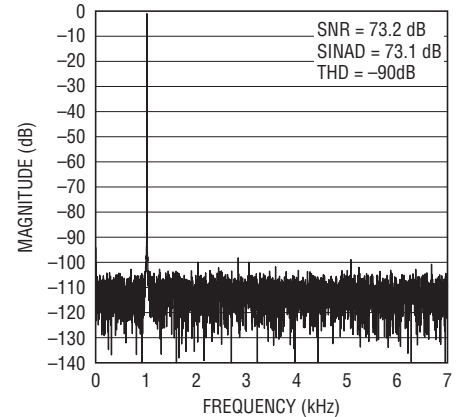
23015 G01

微分非直線性と出力コード



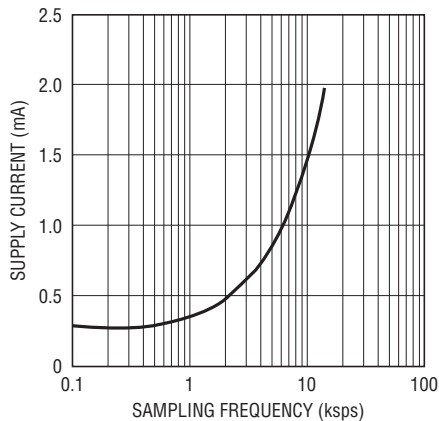
23015 G02

1kHz正弦波の8192ポイントのFFTプロット



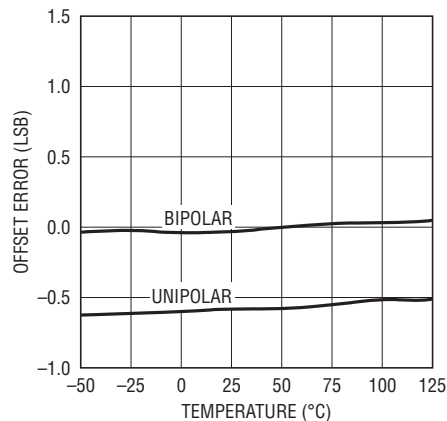
23015 G03

電源電流とサンプリング周波数



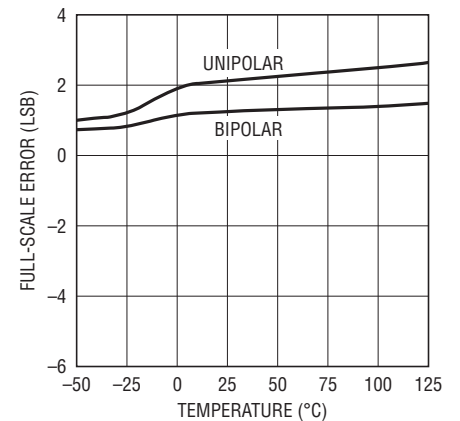
23015 G04

オフセット誤差と温度



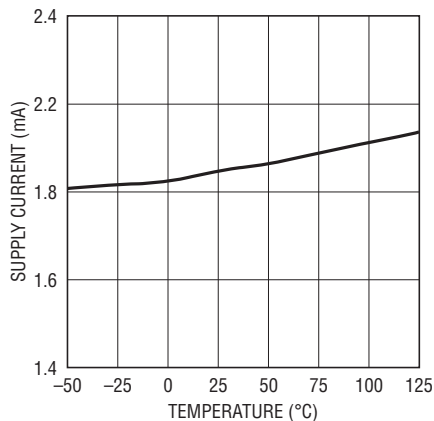
23015 G05

フルスケール誤差と温度



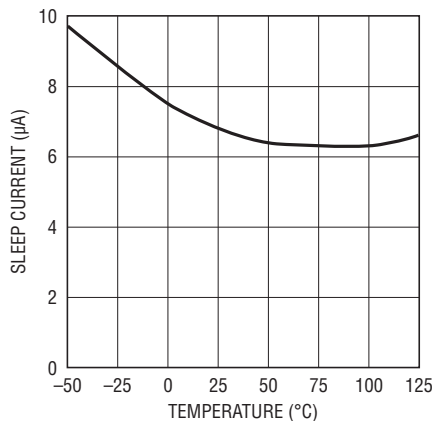
23015 G06

消費電流と温度



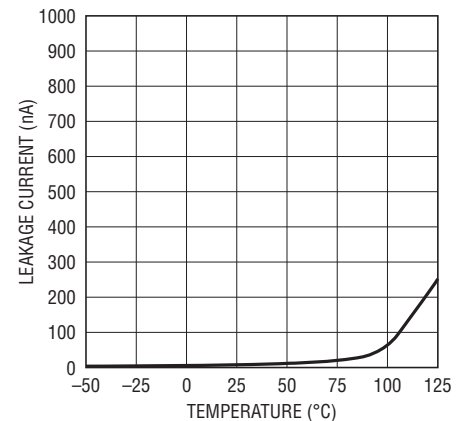
23015 G07

スリープ電流と温度



23015 G08

アナログ入力のリーク電流と温度



23015 G09

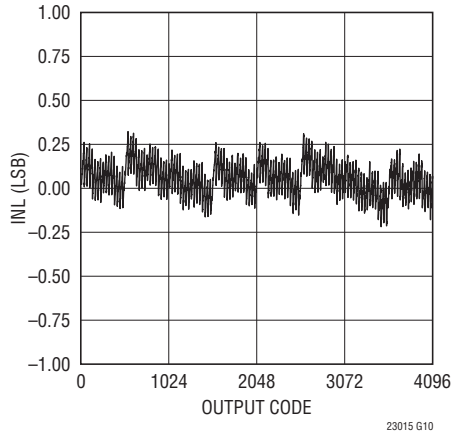
23015fb

LTC2301 / LTC2305

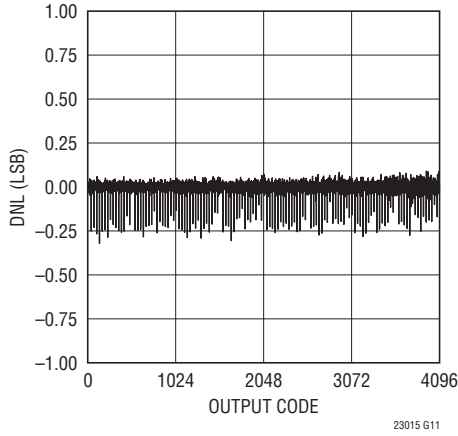
標準的性能特性

(LTC2305) 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ 、 $f_{\text{SAMPL}} = 14\text{ksps}$ 。

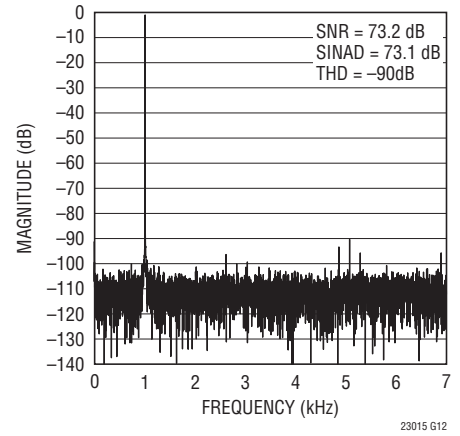
積分非直線性と出力コード



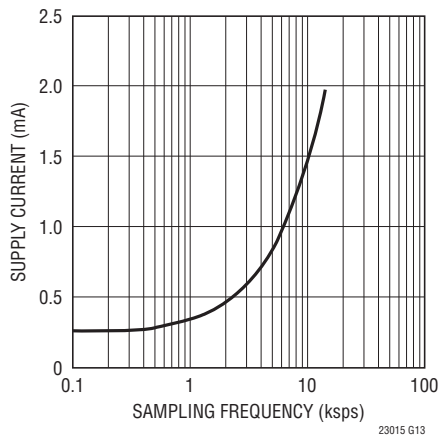
微分非直線性と出力コード



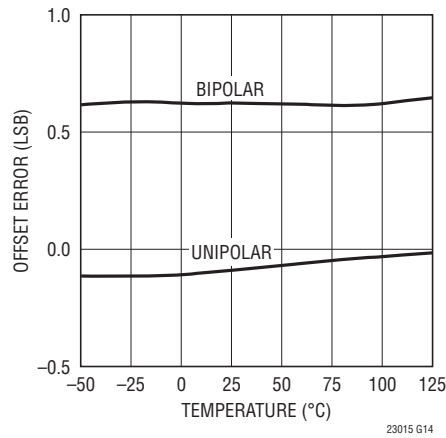
1kHz正弦波の8192ポイントのFFTプロット



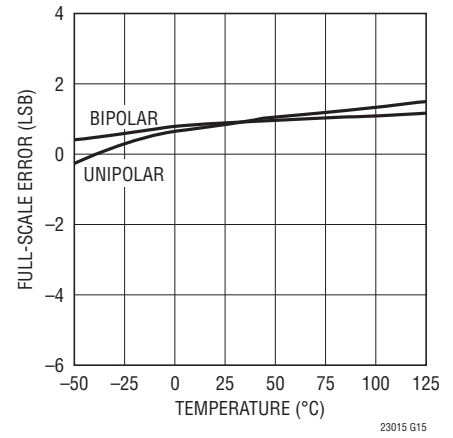
電源電流とサンプリング周波数



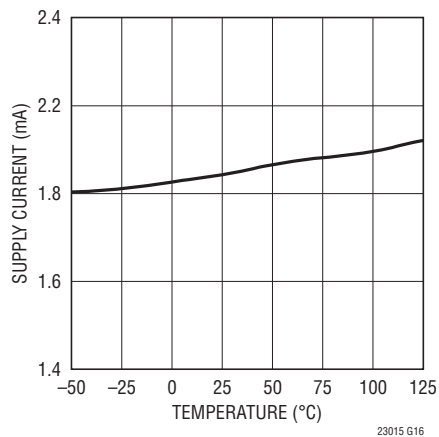
オフセット誤差と温度



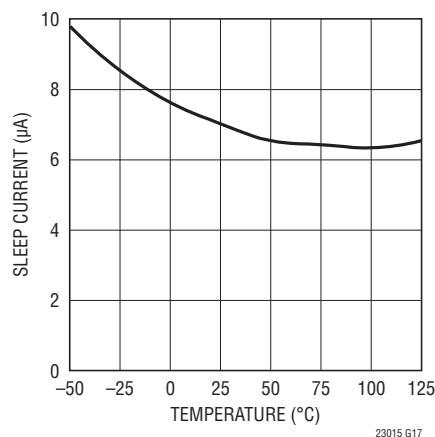
フルスケール誤差と温度



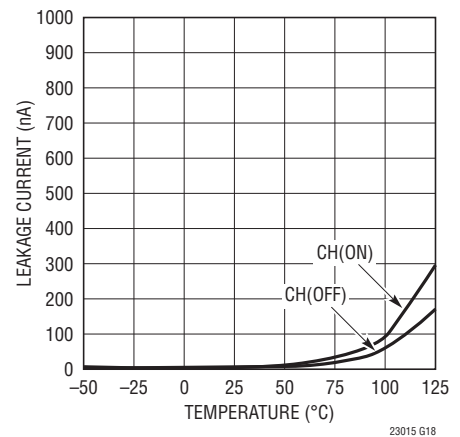
消費電流と温度



スリープ電流と温度



アナログ入力のリーク電流と温度



23015fb

ピン機能

(LTC2301)

GND (ピン1、4、9) : グランド。全てのGNDピンを切れ目の無いグランド・プレーンに接続する必要があります。

SDA (ピン2) : I²C インタフェースの双方向シリアル・データ・ライン。トランスミッタ・モード (読出し) では変換結果がSDAピンに出力されますが、レシーバ・モード (書込み) ではD_{IN}ワードがSDAピンに入力されてADCの構成を設定します。ピンはデータ入力モードの間高インピーダンスで、データ出力モードの間オープン・ドレイン出力です (V_{DD}への適切なプルアップ・デバイスが必要です)。

SCL (ピン3) : I²C インタフェースのシリアル・クロック・ピン。LTC2301はスレーブとして機能することができるだけで、SCLピンは外部シリアル・クロックだけを受け入れます。データはSCLクロックの立上りエッジでシフトされてSDAピンに入力され、SCLクロックの立下りエッジでSDAピンを通して出力されます。

IN⁺、IN⁻ (ピン5、6) : 正 (IN⁺) と負 (IN⁻) の差動アナログ入力。

V_{REF} (ピン7) : 2.5Vリファレンス出力。最小2.2μFのセラミック・コンデンサを使ってGNDにバイパスします。内部リファレンスは、このピンに接続した外部2.5Vリファレンスによってオーバードライブすることができます。

REFCOMP (ピン8) : リファレンス・バッファ出力。10μFと0.1μFのセラミック・コンデンサを並列に使うGNDにバイパスします。公称出力電圧は4.096Vです。V_{REF}を接地するとREFCOMPピンをドライブしている内部リファレンス・バッファがディスエーブルされるので、REFCOMPを外部ソースでオーバードライブすることができます (図5cを参照)。

V_{DD} (ピン10) : 5Vアナログ電源。V_{DD}の範囲は4.75V～5.25Vです。10μFと0.1μFのセラミック・コンデンサを並列に使うV_{DD}をGNDにバイパスします。

AD1 (ピン11) : デバイスのアドレス・ピン。このピンはデバイスのI²Cアドレスのためのスリーステート (“L”、“H”、フロート) のアドレス制御ビットとして構成設定されます。アドレスの選択については表2を参照してください。

AD0 (ピン12) : デバイスのアドレス・ピン。このピンはデバイスのI²Cアドレスのためのスリーステート (“L”、“H”、フロート) のアドレス制御ビットとして構成設定されます。アドレスの選択については表2を参照してください。

GND (ピン13、DFNパッケージのみ) : 露出パッド・グランド。グランド・プレーンに直接半田付けする必要があります。

ピン機能

(LTC2305)

GND (ピン1、4、9) : グラウンド。全てのGNDピンを切れ目の無いグラウンド・プレーンに接続する必要があります。

SDA (ピン2) : I²Cインタフェースの双方向シリアル・データ・ライン。トランスミッタ・モード (読出し) では変換結果がSDAピンに出力されますが、レシーバ・モード (書込み) ではD_{IN}ワードがSDAピンに入力されてADCの構成を設定します。ピンはデータ入力モードの間高インピーダンスで、データ出力モードの間オープン・ドレイン出力です (V_{DD}への適切なプルアップ・デバイスが必要です)。

SCL (ピン3) : I²Cインタフェースのシリアル・クロック・ピン。LTC2305はスレーブとして機能することができるだけで、SCLピンは外部シリアル・クロックだけを受け入れます。データはSCLクロックの立上りエッジでシフトされてSDAピンに入力され、SCLクロックの立下りエッジでSDAピンを通して出力されます。

CH0、CH1 (ピン5、6) : チャンネル0とチャンネル1のアナログ入力。CH0とCH1はシングルエンドまたは差動の入力チャンネルとして構成することができます。「アナログ入力マルチプレクサ」のセクションを参照してください。

V_{REF} (ピン7) : 2.5Vリファレンス出力。最小2.2μFのセラミック・コンデンサを使ってGNDにバイパスします。内部リファレンスは、このピンに接続した外部2.5Vリファレンスによってオーバードライブすることができます。

REFCOMP (ピン8) : リファレンス・バッファ出力。10μFと0.1μFのセラミック・コンデンサを並列に使うGNDにバイパスします。公称出力電圧は4.096Vです。V_{REF}を接地するとREFCOMPピンをドライブしている内部リファレンス・バッファがディスエーブルされるので、REFCOMPを外部ソースでオーバードライブすることができます (図5cを参照)。

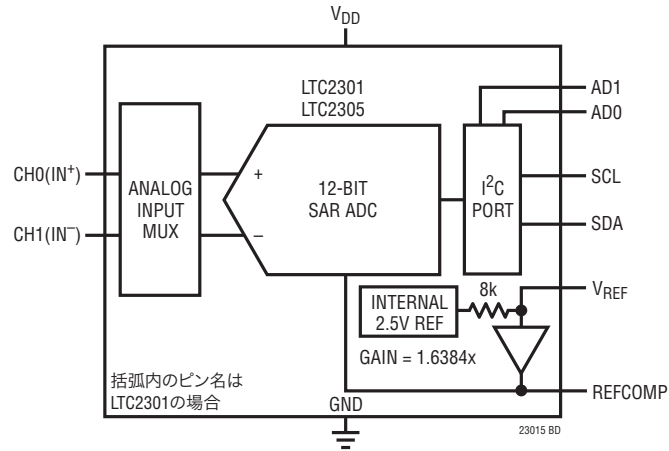
V_{DD} (ピン10) : 5Vアナログ電源。V_{DD}の範囲は4.75V~5.25Vです。10μFと0.1μFのセラミック・コンデンサを並列に使うV_{DD}をGNDにバイパスします。

AD1 (ピン11) : デバイスのアドレス・ピン。このピンはデバイスのI²Cアドレスのためのスリーステート (“L”、“H”、フロート) のアドレス制御ビットとして構成設定されます。アドレスの選択については表2を参照してください。

AD0 (ピン12) : デバイスのアドレス・ピン。このピンはデバイスのI²Cアドレスのためのスリーステート (“L”、“H”、フロート) のアドレス制御ビットとして構成設定されます。アドレスの選択については表2を参照してください。

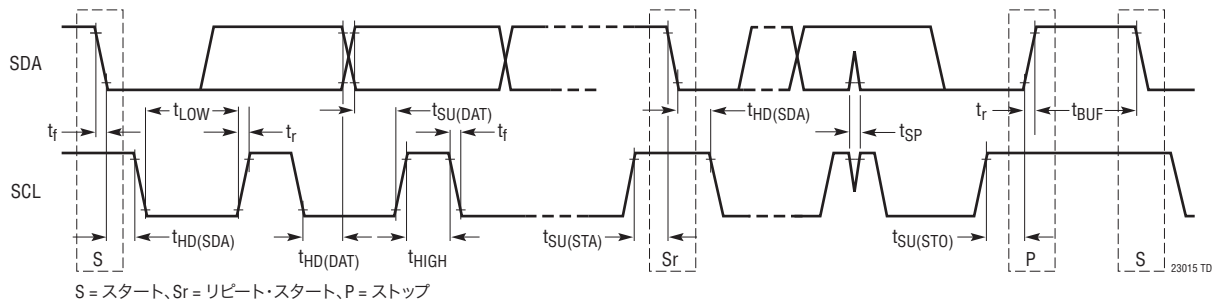
GND (ピン13、DFNパッケージのみ) : 露出パッド・グラウンド。グラウンド・プレーンに直接半田付けする必要があります。

機能ブロック図



タイミング図

I²Cバスの高速/標準モード・デバイスのタイミングの定義



LTC2301/LTC2305

アプリケーション情報

概要

LTC2301/LTC2305は、低ノイズ、1チャンネル/2チャンネル、12ビット逐次比較レジスタ(SAR) A/Dコンバータで、 I^2C 互換のシリアル・インタフェースを備えています。LTC2301/LTC2305の両方に精密リファレンスが内蔵されています。LTC2305は2チャンネルのアナログ入力マルチプレクサ(MUX)を備えており、LTC2301は差動入力の極性を選択可能な入力MUXを備えています。これらのADCはユニポーラまたはバイポーラのどちらのモードでも動作可能です。LTC2305ではシングルエンド動作にはユニポーラ・モードを使います。シングルエンドの入力信号は常にGNDを基準にします。スリープ・モードのオプションも備わっており、動作休止時の電力損失をさらに減らします。

LTC2301/LTC2305は I^2C 互換の2線式シリアル・インタフェースを通して通信を行います。デバイスが読出し/書込み動作に呼び出された後、ストップ条件の信号が出力されると変換が開始されます。変換が終了するまで、デバイスは外部リクエストに対してアクノリッジを返しません。変換終了後は、デバイスは読出し/書込みのリクエストを受け付ける用意ができています。読出し動作のためにLTC2301/LTC2305が呼び出されると、デバイスはシリアル・クロック(SCL)の制御下に変換結果の出力を開始します。変換結果には待ち時間がありません。12ビットの出力データに続いて末尾のゼロが4個出力されます。データはSCLの立下りエッジによって更新されるので、ユーザーはSCLの立上りエッジを使って確実にデータをラッチすることができます。「リピート・スタート」条件を使って読出し動作に続いて書込み動作を行うか、または「ストップ」条件を与えて新しい変換を開始することができます。書込み動作を選択すると、6ビット D_{IN} ワードを使ってこれらのADCをプログラムすることができます。 D_{IN} ワードはMUXの構成を設定し、多様な動作モードをプログラムします。

変換の間、内部差動12ビット容量性電荷再分配DACの出力は、SARによって最上位ビット(MSB)から最下位ビット(LSB)に向かって、逐次比較アルゴリズムに従って順に処理されます。サンプリングされた入力は、差動コンパレータを使って、容量性DACによって供給されるバイナリの重み付けをした電荷と逐次比較されます。変換の最後にDACの出力はアナログ入力と均衡します。サンプリングされたアナログ入力を表すSARの内容(12ビットのデータ・ワード)は、12個の出力ラッチにロードされるので、 I^2C インタフェースを介してそのデータをシフトして出力することができます。

LTC2301およびLTC2305のプログラミング

ソフトウェア互換のLTC2301/LTC2305/LTC2309製品ファミリは、多様な動作モードをプログラムするための6ビット D_{IN} ワードを特長にしています。ドントケア・ビット(X)は無視されます。SDAのデータ・ビットは書込み動作時にSCKの立上りエッジでロードされます。S/Dビットは1番目の立上りエッジでロードされ、SLPビットは6番目の立上りエッジでロードされます(「 I^2C インタフェース」のセクションの図7bを参照)。LTC2305の入力データ・ワードは次のように定義されています。

S/D	O/S	X	X	UNI	SLP
-----	-----	---	---	-----	-----

S/D = シングルエンド/差動ビット

O/S = 奇数/符号ビット

UNI = ユニポーラ/バイポーラ・ビット

SLP = スリープ・モード・ビット

LTC2301の場合、入力ワードは次のように定義されています。

X	O/S	X	X	UNI	SLP
---	-----	---	---	-----	-----

アナログ入力マルチプレクサ

アナログ入力MUXは、LTC2305の場合は D_{IN} ワードのS/DビットとO/Sビットによって、LTC2301の場合は D_{IN} ワードのO/Sビットによってプログラムされます。構成設定ビットの全ての組合せに対するMUXの構成設定が表1と表2にまとめてあります。図1aはいくつかの可能なMUXの構成を示しており、図1bはある変換から次の変換へとMUXをどのように再構成できるかを示しています。

表1. LTC2305のチャンネル構成設定

S/D	O/S	CH0	CH1
0	0	+	-
0	1	-	+
1	0	+	
1	1		+

アプリケーション情報

表2. LTC2301のチャンネル構成設定

O/S	IN ⁺	IN ⁻
0	+	-
1	-	+

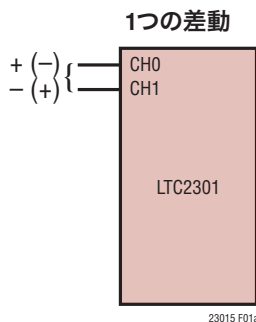
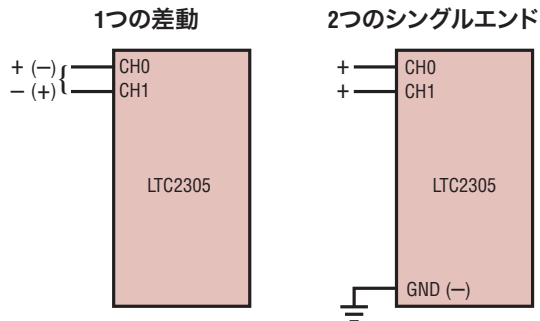


図1a. MUXの構成設定の例

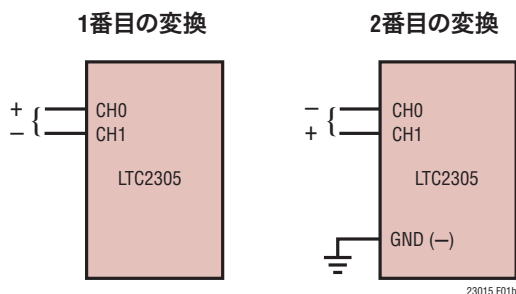


図1b. MUXの指定を「動的に」変更

アナログ入力のドライブ

LTC2301/LTC2305のアナログ入力のドライブは簡単です。LTC2305の各アナログ入力(CH0とCH1)は、GNDを基準にしたシングルエンド入力として、または差動対として使うことができます。LTC2301のアナログ入力(IN⁺、IN⁻)は常に差動対として構成設定されます。MUXの構成設定には無関係に、(+)入力と(-)入力は同じ瞬間にサンプリングされます。両方の入力に共通している不要信号はすべてサンプル・ホールド回路の同相除去によって減少します。入力には、収集モードでサンプル・ホールド・コンデンサを充電するとき小さな電流スパイクが1つ流れるだけです。変換モードでは、アナログ入力に小さなリーク電流が流れるだけです。ドライブ回路のソース・インピーダンスが低い場合、ADCの入力を直接ドライブすることができます。そうでなければ、インピーダンスが高いソースの場合、収集時間を長くする必要があります。

入力のフィルタリング

入力のアンプと他の回路のノイズと歪みがADCのノイズと歪みに加わるので、それらについて考慮する必要があります。したがって、ノイズの多い入力回路はアナログ入力の前でフィルタしてノイズを最小に抑える必要があります。多くのアプリケーションでは簡単な1ポールのRCフィルタで十分です。

LTC2301/LTC2305のアナログ入力は、図2aに示されているように、100Ωの抵抗(R_{ON})に直列に接続された55pFのコンデンサ(C_{IN})としてモデル化することができます。 C_{IN} は変換毎に1度だけ、選択された入力に切り替えられます。フィルタのRC時定数が大きいと、入力のセtringが遅くなります。DC精度が重要ならば、全体のRC時定数が十分短くて、アナログ入力収集時間(t_{ACQ})内に12ビットの分解能まで完全にセtringすることが重要です。

大きな C_{FILTER} 値(たとえば1μF)のフィルタを使うとき、入力は完全にはセtringせず、容量性入力のスイッチング電流は正味DC電流(I_{DC})に平均化されます。この場合、図2bに示されているように、理想電圧源($V_{REFCOMP}/2$)に直列に接続された等価抵抗($R_{EQ} = 1/(f_{SMPL} \cdot C_{IN})$)によってアナログ入力

アプリケーション情報

をモデル化することができます。すると、DC電流の大きさはおよそ $I_{DC} = (V_{IN} - V_{REFCOMP}/2) / R_{EQ}$ であり、 V_{IN} にほぼ比例します。抵抗 R_{FILTER} 両端の大きなDC電圧降下を防ぐため、小さな抵抗と大きなコンデンサのフィルタを選択します。14kspsの最大スループット・レートで動作しているとき、入力電流は $V_{IN} = 4.096V$ で $1.5\mu A$ に等しく、これは、 333Ω のフィルタ抵抗 (R_{FILTER}) を使っているとき、 $0.5LSB$ のフルスケール誤差に相当します。もっと低いサンプリング・レートを必要とするアプリケーションでは、同じ大きさのフルスケール誤差に対してもっと大きなフィルタ抵抗を許容することができます。

図3aと図3bはシングルエンド入力と差動入力の入力フィルタリングのそれぞれの例を示しています。図4aのシングルエンドの場合、図1に示されている 50Ω のソース抵抗とグランドに接続した $2000pF$ の入力コンデンサにより入力の帯域幅が $1.6MHz$ に制限されます。これらの部品は歪みを大きくする可能性がありますので、RCフィルタには高品質のコンデンサと抵抗を使ってください。NPOやシルバーマイカ・タイプの誘電体コンデン

サはすぐれた直線性を備えています。表面実装カーボン抵抗は自己発熱や半田工程で生じる損傷により歪みを生じることがあります。表面実装金属皮膜抵抗は両方の問題に対してはるかに耐性があります。

ダイナミック性能

定格スループットでのADCの周波数応答、歪みおよびノイズをテストするには高速フーリエ変換 (FFT) のテスト方法が使われます。低歪みの正弦波を与えてそのデジタル出力をFFTアルゴリズムを用いて解析することにより、基本波の外側の周波数に関してADCのスペクトルの内容を調べることができます。

信号と雑音+歪み比 (SINAD)

信号と雑音+歪み比 (SINAD) は、基本入力周波数のRMS振幅とADCの出力の他のすべての周波数成分のRMS振幅の比です。出力はDCより高くサンプリング周波数の半分より低い周波数に帯域が制限されています。

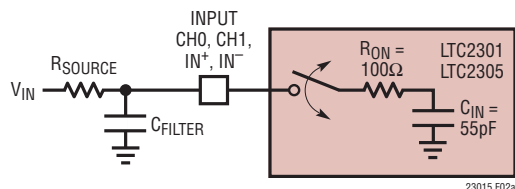


図2a. アナログ入力の等価回路

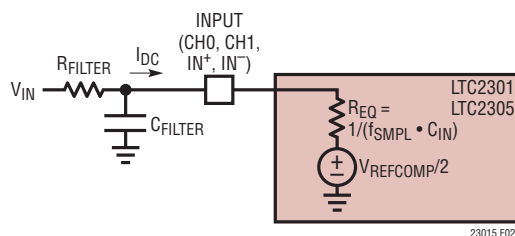


図2b. 大きなフィルタ容量のためのアナログ入力の等価回路

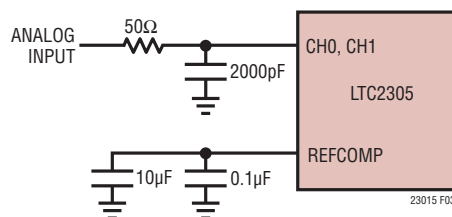


図3a. シングルエンド入力のためのオプションのRC入力フィルタ

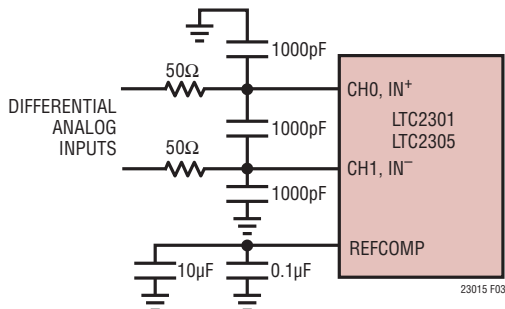


図3b. 差動入力のためのオプションのRC入力フィルタ

アプリケーション情報

14kHzのサンプリング・レートと1kHzの入力での73.2dBの標準的SINADを図4に示します。LTC2301/LTC2305を使うと73.3dBのSNRを達成することができます。

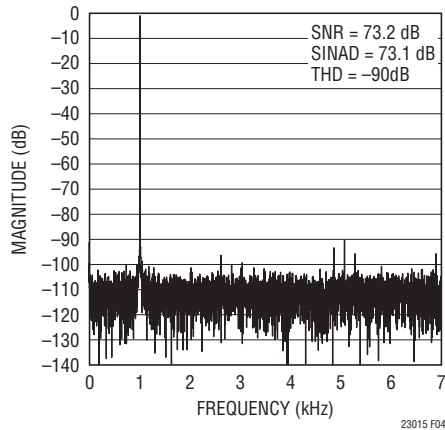


Figure 4. 1kHz Sine Wave 8192 Point FFT Plot

全高調波歪み (THD)

全高調波歪み (THD) は入力信号の全高調波のRMS和の基本周波数に対する比です。帯域外高調波はDCとサンプリング周波数の半分 ($f_{SAMPL}/2$) の間の周波数帯域でエイリアスを生じます。THDは次のように表されます。

$$THD = 20 \log \sqrt{\frac{V_2^2 + V_3^2 + V_4^2 \dots + V_N^2}{V_1^2}}$$

ここで、 V_1 は基本波のRMS振幅で、 $V_2 \sim V_N$ は2次～N次の高調波の振幅です。

内蔵リファレンス

LTC2301/LTC2305には温度補償されたバンドギャップ・リファレンスが内蔵されており、製造時に2.5Vに調整されています (図5aを参照)。これは内部でリファレンス・アンプに接続されており、 V_{REF} (ピン7) に利用可能です。 V_{REF} は2.2 μ Fのセラミック・コンデンサでGNDにバイパスして、ノイズを小さく抑えます。出力に直列に8k抵抗が接続されているので、精度を上げたりドリフトを下げたりする必要がある場合は、図5bに示されているように、外部リファレンスによって簡単にオーバードライブできます。リファレンス・アンプが V_{REF} 電圧を1.638の利得で増幅し、REFCOMPに4.096Vを発生します。リファレンス・アンプを補償するには、0.1 μ Fのセラミック・コンデンサに並列に接続した10 μ Fのセラミック・コンデンサでREFCOMPをバイパスし、最良のノイズ性能を得ます。内部リファレンス・バッファは、図

5cに示されているように、REFCOMPの外部リファレンスによって1V～ V_{DD} にオーバードライブすることもできます。そうするには、 V_{REF} を接地してリファレンス・バッファをディスエーブルする必要があります。これにより、入力範囲がユニポーラ・モードでは0V～ $V_{REFCOMP}$ になり、バイポーラ・モードでは $\pm 0.5 \cdot V_{REFCOMP}$ になります。

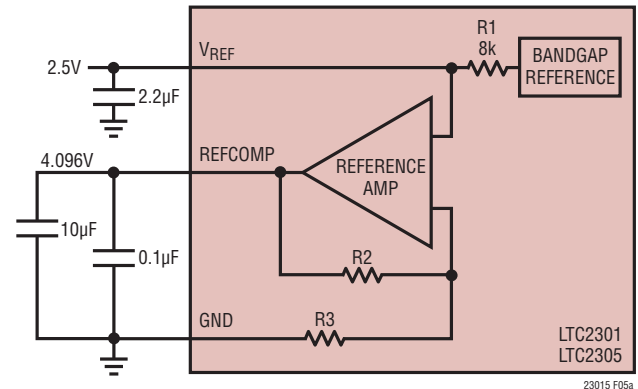


図5a. LTC2301/LTC2305のリファレンス回路

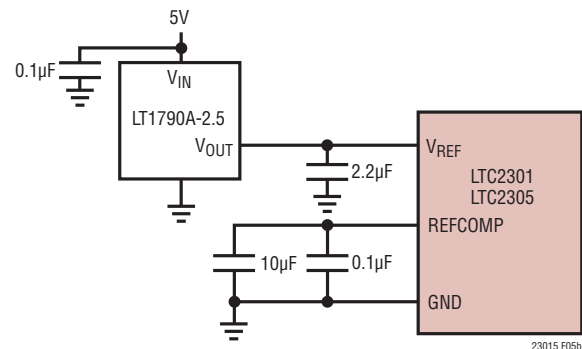


図5b. 外部リファレンスとしてLT1790A-2.5を使用

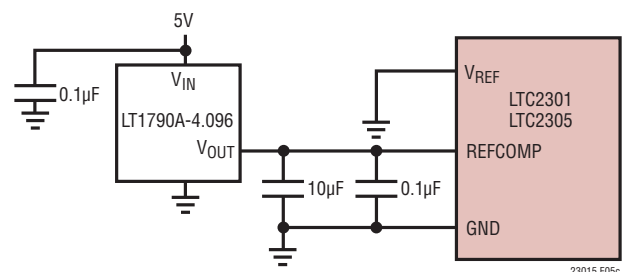


図5c. LT1790A-4.096を使ったREFCOMPのオーバードライブ

アプリケーション情報

内部変換クロック

内部変換クロックは製造時に調整され、全動作温度範囲で標準変換時間 (t_{CONV}) が $1.3\mu\text{s}$ 、最大変換時間が $1.6\mu\text{s}$ です。

I²C インタフェース

LTC2301/LTC2305はI²Cインタフェースを通して通信を行います。I²Cインタフェースは2線式オープン・ドレイン・インタフェースで、複数のデバイスと複数のマスタを単一バスでサポートします。接続されているデバイスはシリアル・データ・ライン (SDA) を「L」に引き下げることができるだけで、「H」にドライブすることはできません。SDAは外部でプルアップ抵抗を通して電源に接続する必要があります。データ・ラインは「L」にドライブされないときは「H」になります。I²Cバスのデータは標準モードでは最大100kbps、高速モードでは400kbpsのレートで転送することができます。

内部ESD保護ダイオードを介してI²Cバスラインに負荷がかかるのを避けるため、I²CバスがアクティブなときはLTC2301/LTC2305からV_{DD}電源を取り去らないで下さい。

I²Cバス上の各デバイスはデバイスに保存されている固有アドレスで識別され、デバイスの機能に依存して、トランスマッタまたはレシーバのどちらかとしてだけ動作することができます。デバイスはデータを転送しているときマスタまたはスレーブとみなすこともできます。マスタはバス上でデータ転送を開始するデバイスで、転送を可能にするクロック信号を発生します。マスタによって呼び出されたデバイスはスレーブとみなされます。

LTC2301/LTC2305はスレーブとしてだけ呼び出すことができます。呼び出されると、構成設定ビット (D_{IN}ワード) を受け取るか、または最後の変換結果を転送することができます。シリアル・クロック・ライン (SCL) は常にLTC2301/LTC2305への入力、シリアル・データ・ライン (SDA) は双方向です。これらのデバイスは標準モードと最大400kbpsのデータ転送速度のための高速モードをサポートします (I²Cのタイミングの定義に関しては「タイミング図」のセクションを参照)。

「スタート」条件と「ストップ」条件

図6を参照すると、「スタート (S)」条件はSCLを「H」に保ったままSDAを「H」から「L」に遷移させて発生させます。「スタート」条件になった後はバスはビジーであるとみなされます。データ転送が終了すると、SCLを「H」に保ったままSDAを「L」から「H」に遷移させて「ストップ (P)」条件を発生させます。「ストップ

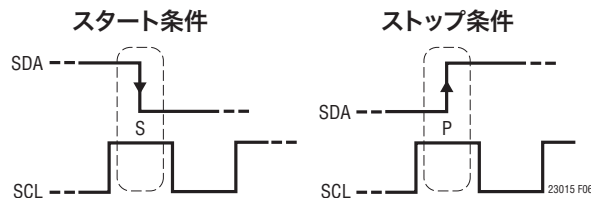


図6. 「スタート」条件と「ストップ」条件のタイミング図

」条件が発生した後はバスはフリーになります。「スタート」条件と「ストップ」条件は常にマスタが発生させます。

バスが使用されているとき、「ストップ」条件の代わりに「リピート・スタート (Sr)」が発生させると、バスはビジー状態に留まります。「リピート・スタート」のタイミングは機能的に「スタート」と同じで、新しい変換を開始する前にデバイスに対して書込みと読出しを行うのに使います。

データ転送

「スタート」条件の後、I²Cバスはビジーになり、マスタと呼び出されたスレーブの間でデータ転送を開始することができます。データは9ビット (1バイトの後にアクノリッジ (ACK) の1ビットが続く) のグループでバス上を転送されます。マスタは9番目のクロック・サイクルの間SDAラインを解放します。スレーブ・デバイスはSDAを「L」に引き下げてACKを発信するか、またはSDAラインを高インピーダンスのままにして非アクノリッジ (NACK) を発信します (外部プルアップ抵抗がラインを「H」に保ちます)。SCLラインが「L」のときだけデータが変化します。

データのフォーマット

「スタート」条件の後、マスタは7ビットのアドレスを送り、読出し/書込み (R/W) ビットがそれに続きます。R/Wビットは読出しリクエストの場合1、書込みリクエストの場合0です。7ビットのアドレスがLTC2301/LTC2305のピンで選択可能な9種類のアドレス (表2を参照) の1つに合致すると、ADCが選択されます。変換途中でADCが呼び出されると、R/Wリクエストをアクノリッジしないで、SDAラインを「H」のままにしてNACKを発信します。変換が完了すると、LTC2301/LTC2305はSDAラインを「L」に引き下げてACKを発信します。LTC2301/LTC2305には2個のレジスタがあります。12ビット幅の出力レジスタには最後の變換結果が格納されています。6ビット幅の入力レジスタは入力MUXの構成とADCの動作モードを設定します。

アプリケーション情報

出力データのフォーマット

出力レジスタには最後の変換結果が格納されています。各変換が完了すると、デバイスは、SLPビットの設定に依存して、ナップまたはスリープのどちらかのモードに自動的に入ります(「ナップ・モード」と「スリープ・モード」のセクションを参照)。LTC2301/LTC2305は読出し動作に呼び出されると、SDAを”L”に引き下げてアクリッジし、トランスマッタとして機能します。マスタ/レシーバはLTC2301/LTC2305から最大2バイトを読み出すことができます。2バイトの読出し動作完了後、新しい変換を開始するには「ストップ」状態が必要です。変換が行われている間、デバイスは後続の読出し動作をアクリッジしません。

データの出力ストリームは16ビット長で、SCLの立下りエッジでシフトされて出力されます(図7aを参照)。最初のビットが変換結果のMSBで、12番目のビットがLSBです。残りの4ビットは

常にゼロです。図13と図14はバイポーラ・モードとユニポーラ・モードの伝達特性です。データは、バイポーラの測定値は2の補数形式で、ユニポーラの測定値はストレート・バイナリ形式で、SDAラインから出力されます。

入力データのフォーマット

LTC2301/LTC2305は書込み動作に呼び出されると、9番目のサイクルの前の”L”の期間にSDAを”L”に引き下げてアクリッジし、レシーバとして機能します。次に、マスタ/トランスマッタは1バイトを送ってデバイスをプログラムすることができます。入力バイトは6ビットのD_{IN}ワードと、それに続く2ビットで構成されますが、最後の2ビットはADCによって無視され、ドントケア・ビット(X)とみなされます(図7bを参照)。入力ビットは書込み動作の間SCLの立上りエッジでラッチされます。

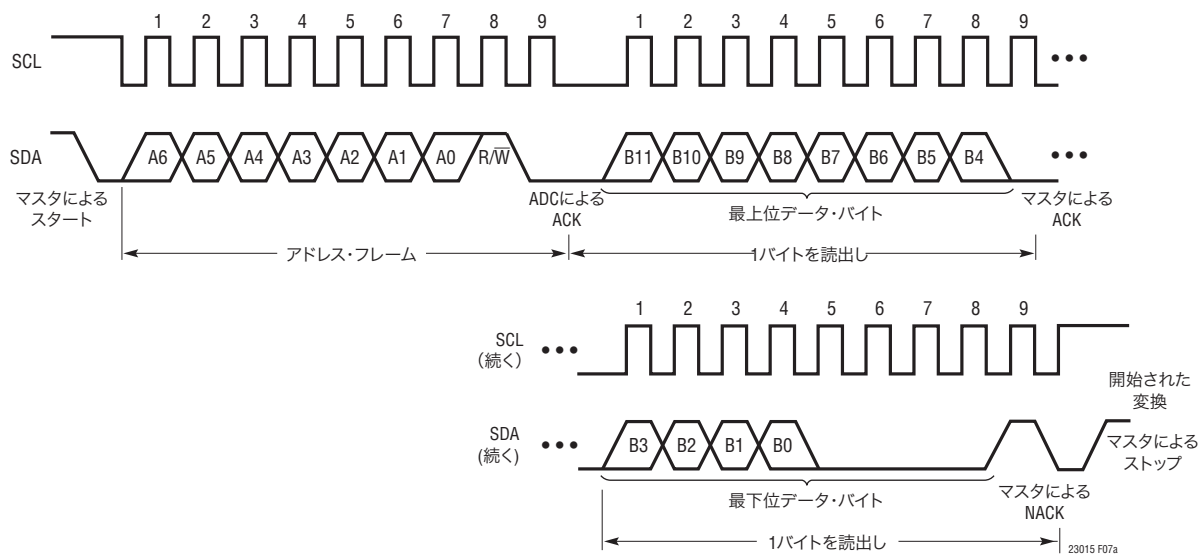


図7a. LTC2301/LTC2305からの読出しのタイミング図

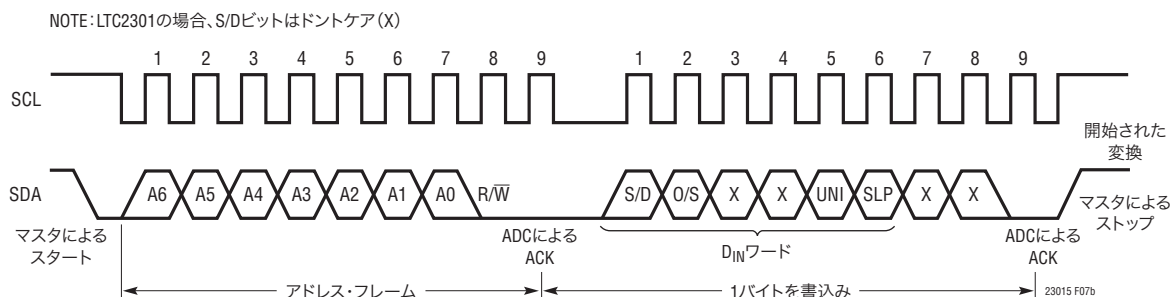


図7b. LTC2301/LTC2305への書込みのタイミング図

LTC2301/LTC2305

アプリケーション情報

パワーアップ後、ADCは内部リセット・サイクルを開始し、D_{IN}ワードを全てゼロに設定します(S/D=O/S=UNI=SLP=0)。ADCの構成設定の既定の状態が望ましくないなら、書込み動作を行うことができます。そうでなければ、変換を開始するには、ADCが適切に呼び出され、それに続いて「ストップ」条件になる必要があります。

新しい変換の開始

LTC2301/LTC2305は読出し/書込み動作のために正しく呼び出されると、ナップまたはスリープのどちらからか覚醒します。次いで、読出し/書込み動作実行後、新しい変換をトリガするため「ストップ」コマンドを発信することができます。

アドレス・フレームの8番目のSCLクロック・パルスの後、読出し/書込み動作の完了前に「ストップ」コマンドを発信しても新しい変換が開始されますが、十分な収集時間がないため出力結果が有効でないことがあります(「収集」のセクションを参照)。

LTC2301/LTC2305のアドレス

LTC2301/LTC2305は2つのアドレス・ピン(AD0とAD1)を備えており、“H”または“L”に接続するか、またはフロートさせたままにして、9種類の可能なアドレスの1つをイネーブルすることができます。

表2に示されている構成設定可能なアドレスに加えて、LTC2301/LTC2305はグローバル・アドレス(1101011)も備えており、複数のLTC2301/LTC2305や他のI²C LTC230X SAR ADCを同期させるのに使うことができます(「グローバル・アドレス呼出しによる複数のLTC2301/LTC2305の同期」のセクションを参照)。

表2. アドレス割当て

AD1	AD0	アドレス
LOW	LOW	0001000
LOW	FLOAT	0001001
LOW	HIGH	0001010
FLOAT	HIGH	0001011
FLOAT	FLOAT	0011000
FLOAT	LOW	0011001
HIGH	LOW	0011010
HIGH	FLOAT	0011011
HIGH	HIGH	0101000

連続読出し

同じ入力チャネルが各サイクルでサンプルされるアプリケーションでは、変換を連続的に行い、書込みサイクルなしに読み出すことができます。(図8を参照)。D_{IN}ワードはデバイスに書き込まれた最後の値から変化せずに保たれます。パワーアップ後デバイスに書込みがなされていないと、D_{IN}ワードは既定でオールゼロになります(S/D = O/S = UNI = SLP = 0)。読出し動作の最後に「ストップ」条件を与えて、新しい変換を開始することができます。変換サイクルの最後に、上述の方法を使って次の結果を読み出すことができます。変換サイクルが終了していないのに有効なアドレスによってデバイスが選択されると、LTC2301/LTC2305はNACK信号を発生して変換サイクルが進行中であることを知らせます。

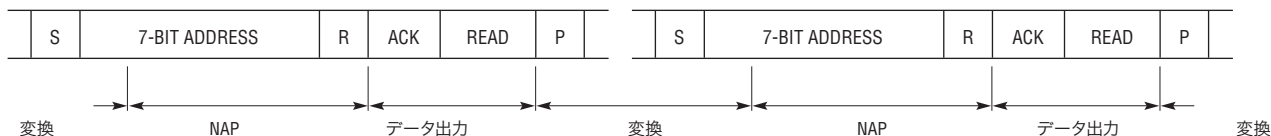


図8. 同じ構成設定を使った連続読出し

23015 F08

23015fb

アプリケーション情報

連続読出し/書込み

変換サイクルが完了すると、「リピート・スタート(Sr)」コマンドを使ってLTC2301/LTC2305に対して書込みと読出しを行うことができます。データの「書込み」で始まり、「リピート・スタート」、「読出し」と続き、「ストップ」コマンドで終了するサイクルを図9に示します。16ビット全てが読み出された後、「ストップ」コマンドを発信することにより、変換が開始されます。後続の変換は新たにプログラムされたデータを使って行われます。

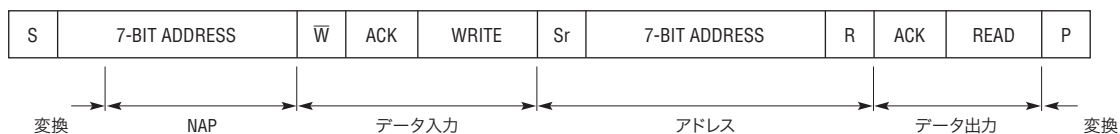
グローバル・アドレス呼出しによる複数のLTC2301/LTC2305の同期

複数のLTC2301/LTC2305またはリニアテクノロジー社の他のI²C SAR ADCが同じI²Cバス上で使われるアプリケーションでは、グローバル・アドレス呼出しを使って全てのコンバータを同期させることができます。グローバル・アドレス呼出しを発信する前に、全てのコンバータが変換サイクルを完了している必要があります。次いでマスタは「スタート」、続いてグローバル・アドレス1101011、さらに書込みリクエストを発信します。全てのコンバータが選択され、リクエストをアクノリッジします。次いで

でマスタは書込みバイト(オプション)を送り、「ストップ」コマンドが続きます。これによりチャンネル選択が更新され(オプション)、同時にバス上の全てのADCの変換が開始されます(図10を参照)。チャンネルを変更せずに複数のコンバータを同期させるために、グローバル書込みコマンドのアクノリッジの後に「ストップ」コマンドを発信することができます。グローバル読出しコマンドは許容されず、コンバータはグローバル読出しリクエストに対してはNACKを発信します。

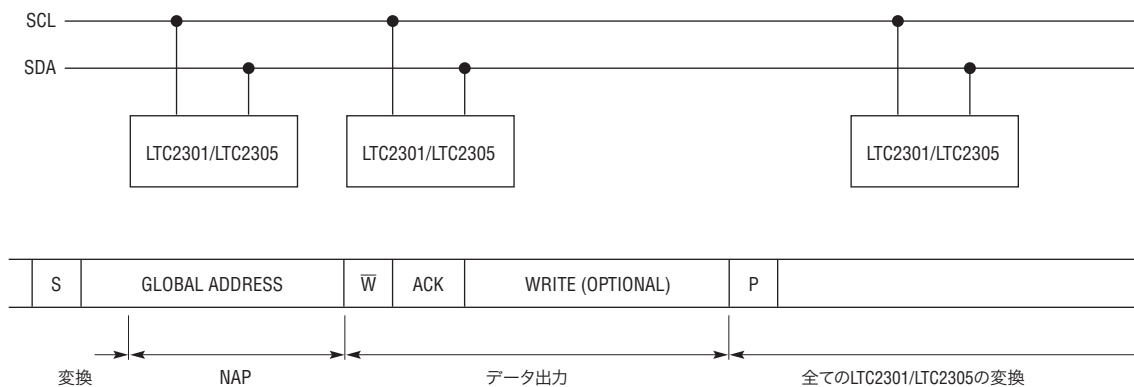
ナップ・モード

変換が完了した後(t_{CONV})、SLPビットがロジック0に設定されていると、ADCはナップ・モードに入ります。変換と変換の間のナップ・モードでは電源電流が225 μ Aに減少しますので、サンプリング・レートが減少するにつれ、平均電力損失が減少します。たとえば、1kspsのサンプリング・レートでは、LTC2301/LTC2305に平均300 μ Aが流れます。LTC2301/LTC2305はナップ・モードではリファレンス(V_{REF})とリファレンス・バッファ(REFCOMP)回路だけアクティブに保ちます。



23015 F09

図9. 書込み、読出し、変換開始



23015 F10

図10. グローバル・アドレス呼出しによる複数のLTC2301/LTC2305の同期

アプリケーション情報

スリープ・モード

変換が完了した後 (t_{CONV})、SLPビットがロジック1に設定されていると、ADCはスリープ・モードに入ります。どのデジタル入力もスイッチングしていない限り、スリープ・モードではADCには7 μ Aしか流れません。LTC2301/LTC2305が適切に呼び出されるとスリープ・モードから解除されますが、覚醒して V_{REF} ピンとREFCOMPピンのそれぞれ2.2 μ Fと10 μ Fのバイパス・コンデンサを充電するのに200ms ($t_{REFWAKE}$)を要します。図11に示されているように、新しい変換はこの時間が経過するまで開始されません。

収集

LTC2301/LTC2305は、読出し動作中かそれとも書込み動作中に依存して、異なった時点で入力信号の収集を開始します。読出し動作が行われていると、図12aに示されているように、入力信号の収集はアドレス・フレームに続く9番目のパルスの立上りエッジで開始されます。

書込み動作が行われていると、図12bに示されているように、入力信号の収集は、 D_{IN} ワードがシフトされて取り込まれた後、6番目のクロック・サイクルの立下りエッジで開始されます。LTC2301/LTC2305は D_{IN} ワードによって最も最近プログラムされた入力チャネルからの信号を収集します。新しい変換を開始する前に入力信号を収集するのに最小240nsを必要とします。

基板のレイアウトとバイパス

最良の性能を得るには、切れ目の無いグランド・プレーンを備えたプリント回路基板が必要です。プリント基板のレイアウトでは、デジタル信号ラインとアナログ信号ラインをできるだけ離します。

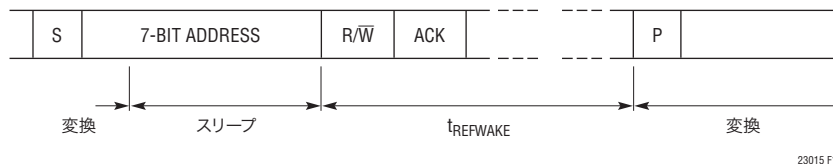


図11. スリープ・モードから出て新しい変換を開始

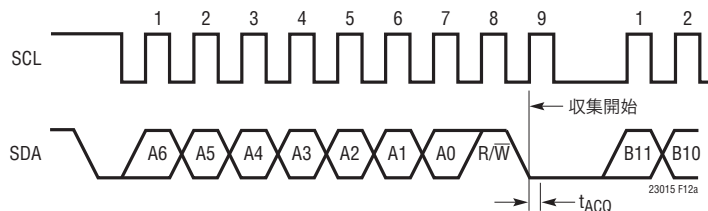


図12a. 読出し動作中の収集を示すタイミング図

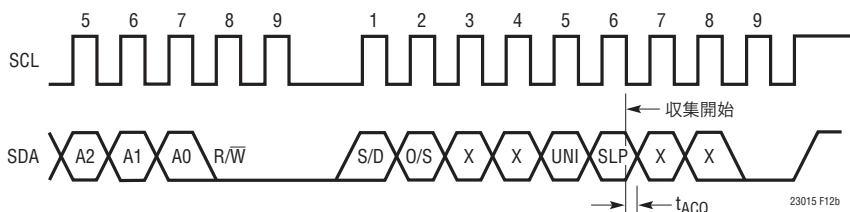


図12b. 書込み動作中の収集を示すタイミング図

アプリケーション情報

どのデジタル信号もアナログ信号の脇に沿って配置しないように注意します。全てのアナログ入力をGNDでシールドします。V_{REF}、REFCOMPおよびV_{DD}はできるだけピンの近くでグラウンド・プレーンにバイパスします。これらのバイパス・コンデ

ンサの共通リターンのために低インピーダンスの経路を維持することが、ADCの低ノイズ動作には不可欠です。これらのトレースはできるだけ幅を広くします。推奨レイアウトについては図15a～図15eを参照してください。

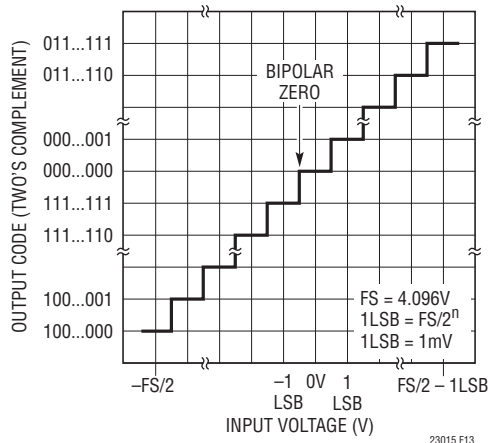


図13. バイポーラ伝達特性(2の補数)

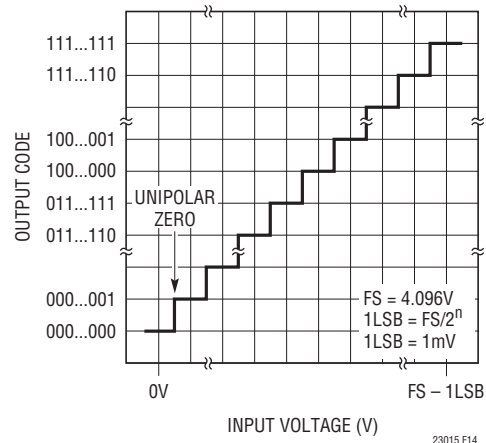


図14. ユニポーラ伝達特性(ストレート・バイナリ)

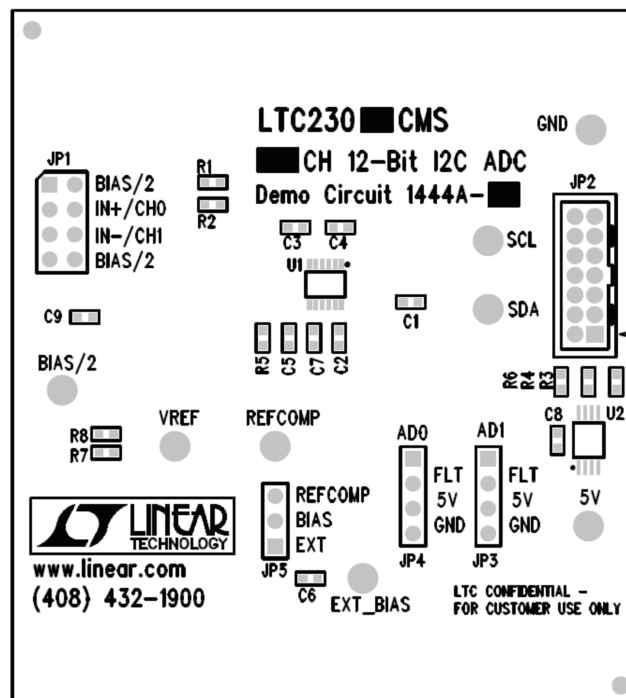


図15a. トップ・シルクスクリーン

アプリケーション情報

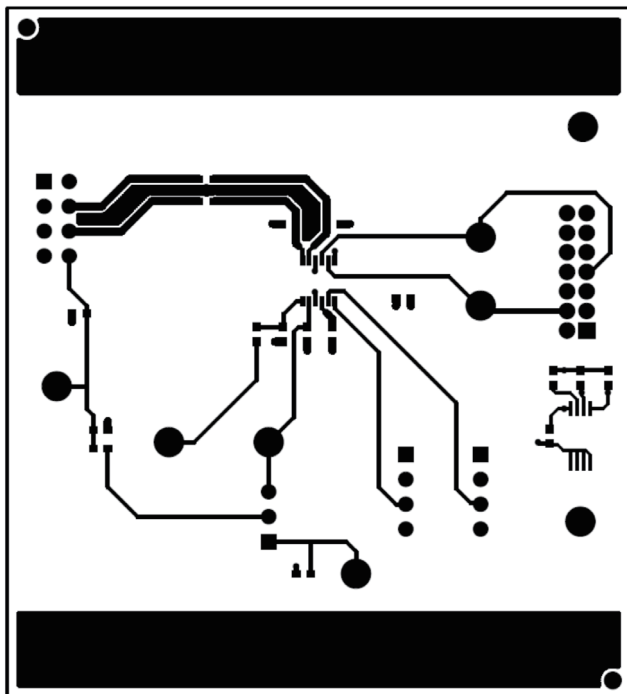


図15b. トップサイド

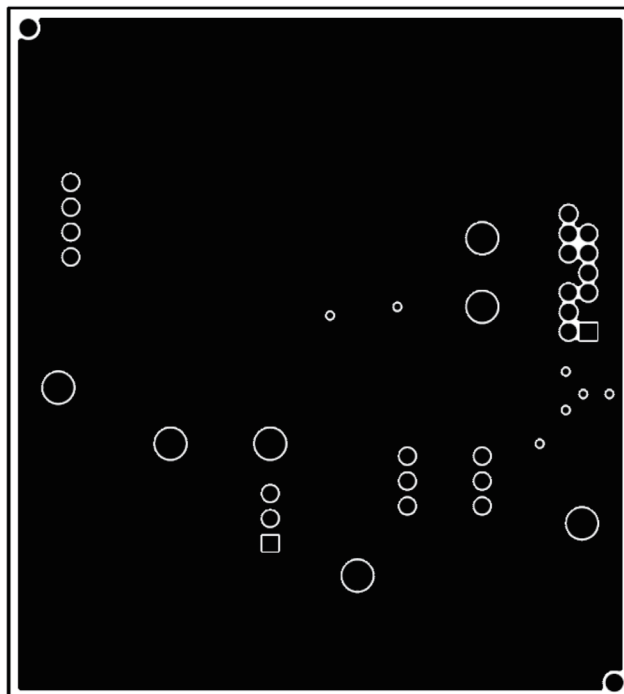


図15c. レイヤ2のグラウンド・プレーン

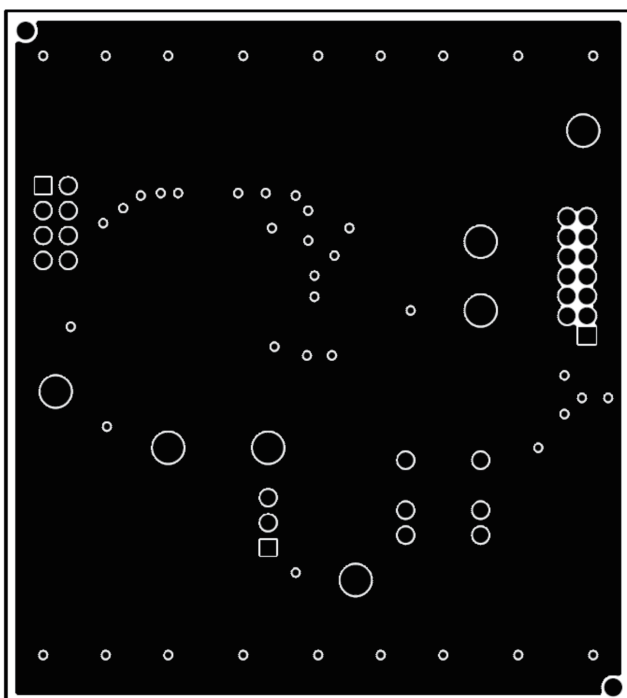


図15d. レイヤ3の電源プレーン

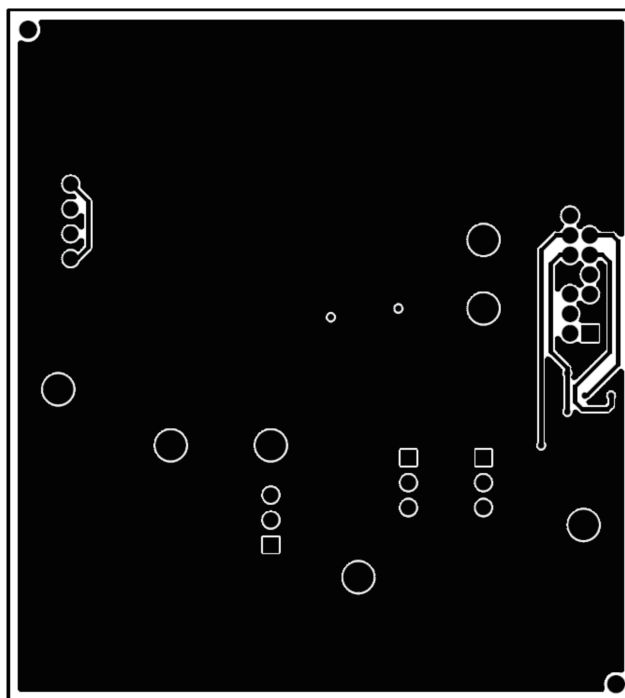
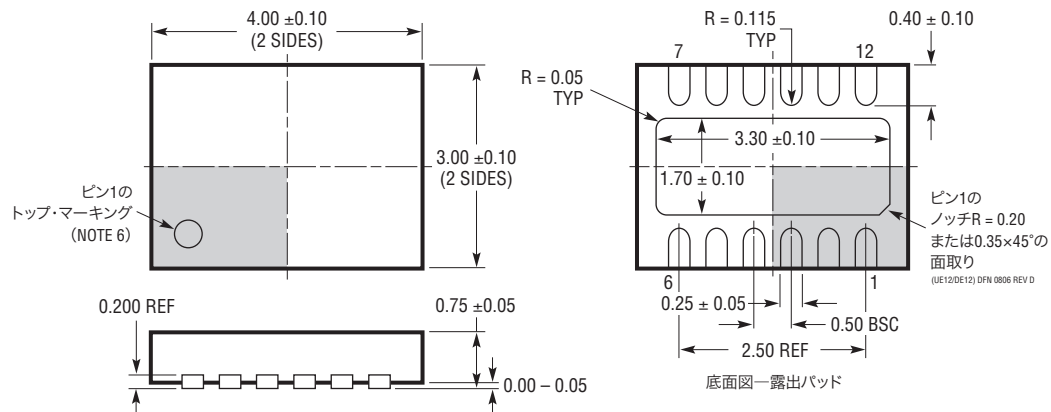
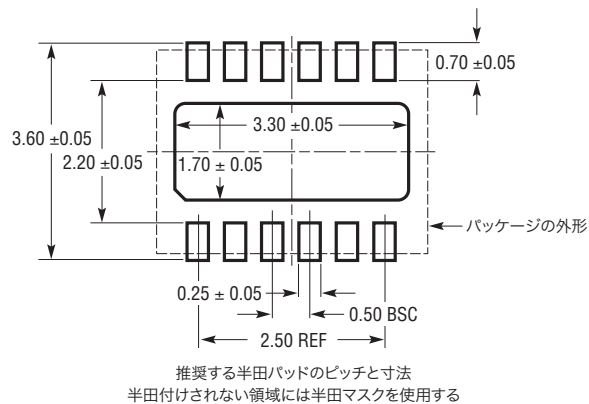


図15e. ボトムサイド

パッケージ

DE/UEパッケージ
 12ピン・プラスチックDFN (4mm×3mm)
 (Reference LTC DWG # 05-08-1695)

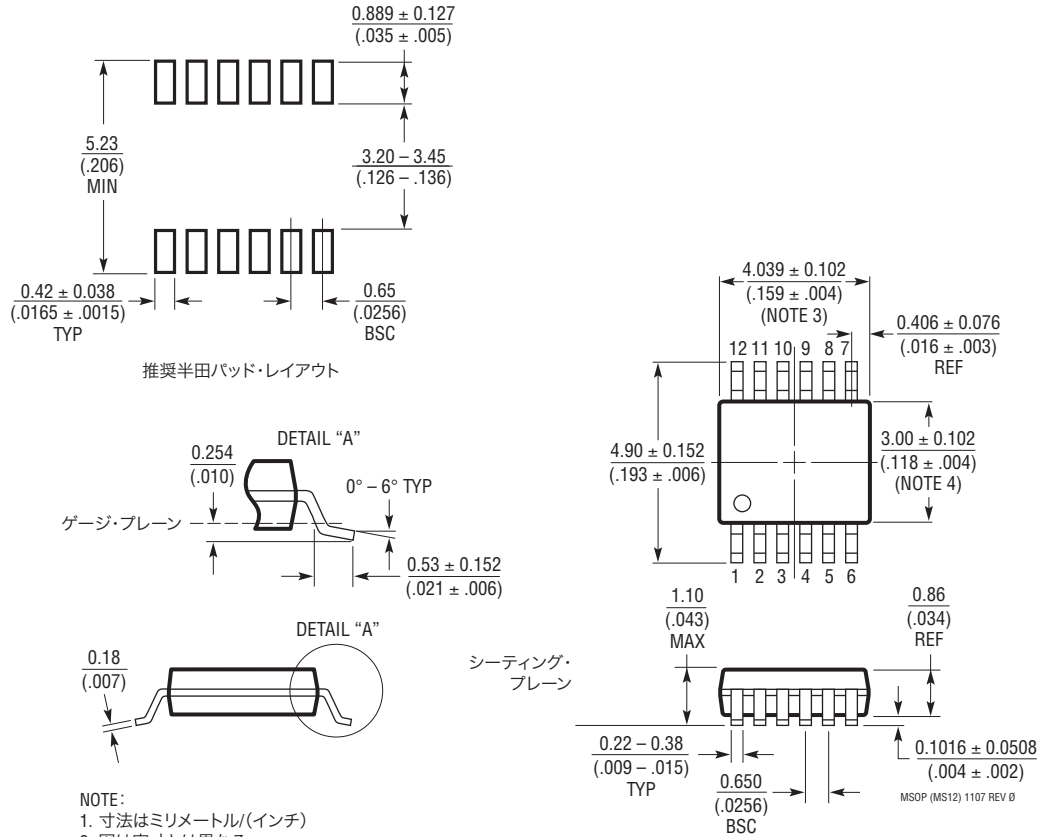


- NOTE:
1. 図はJEDECのパッケージ外形MO-229のバリエーション(WEED)として提案
 2. 図は実寸とは異なる
 3. 全ての寸法はミリメートル
 4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
 モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
 5. 露出パッドは半田メッキとする
 6. 網掛けの部分はパッケージのトップとボトムピン1の位置の参考に過ぎない

LTC2301 / LTC2305

パッケージ

MSパッケージ
 12ピン・プラスチックMSOP
 (Reference LTC DWG # 05-08-1668 Rev 0)



- NOTE:
1. 寸法はミリメートル/(インチ)
 2. 図は実寸とは異なる
 3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない
モールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm (0.006")を超えないこと
 4. 寸法には、リード間のバリまたは突出部を含まない
リード間のバリまたは突出部は、各サイドで0.152mm (0.006")を超えないこと
 5. リードの平坦度(成形後のリードの底面)は最大0.102mm (0.004")であること

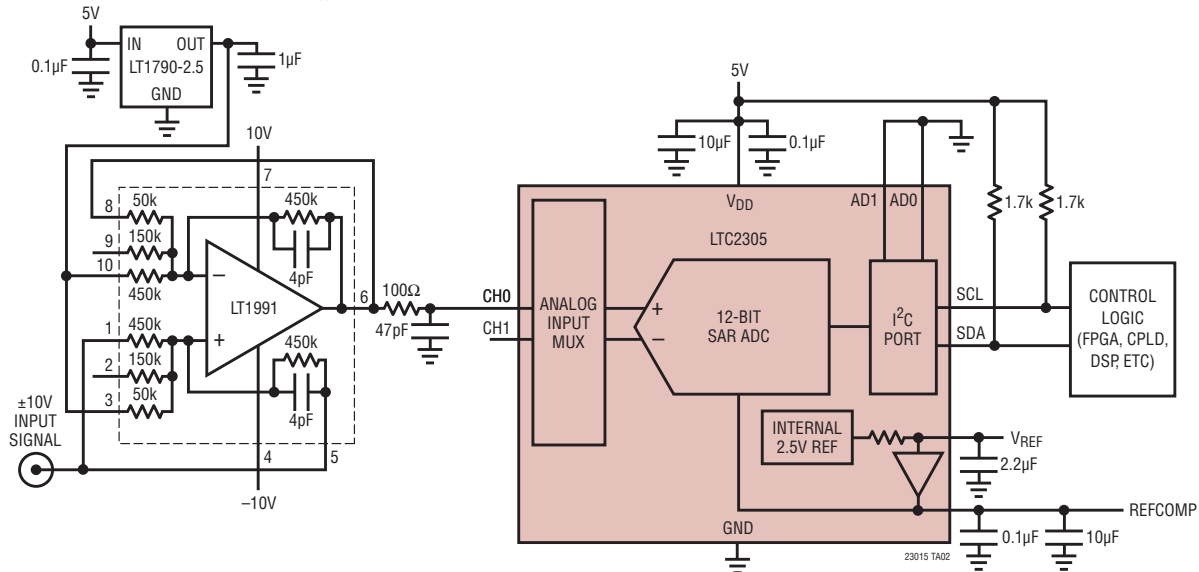
改訂履歴 (Rev Bよりスタート)

Rev	日付	概要	ページ番号
B	8/10	「標準的性能特性」のグラフG03とG12を改訂	7, 8
		「ピン機能」セクションのV _{REF} 、REFCOMP、V _{DD} の記述を改訂	9, 10
		「アプリケーション情報」セクションの図4を改訂	15
		「アプリケーション情報」の図5a、図5b、図5c、「内蔵リファレンス」と「I ² Cインタフェース」セクションを改訂	15, 16
		“NAK”コマンドをNACKに変更	16, 17

LTC2301/LTC2305

標準的応用例

精密減衰器を使って±10Vの入力信号でLTC2305をドライブ



関連製品

製品番号	説明	注釈
LTC1417	14ビット、400kspsシリアルADC	20mW、ユニポーラまたはバイポーラ、内蔵リファレンス、SSOP-16パッケージ
LTC1468/LT1469	シングル/デュアルの90MHz、22V/µs、16ビット精度のオペアンプ	低入力オフセット: 75µV/125µV
LTC1609	16ビット、200kspsシリアルADC	65mW、構成設定可能なバイポーラとユニポーラの入力範囲、5V電源
LTC1790	マイクロパワー低損失リファレンス	60µAの電源電流、10ppm/°C、SOT-23パッケージ
LTC1850/LTC1851	10ビット/12ビット、8チャンネル、1.25Msps ADC	パラレル出力、プログラム可能なMUXとシーケンサ、5V電源
LTC1852/LTC1853	10ビット/12ビット、8チャンネル、400ksps ADC	パラレル出力、プログラム可能なMUXとシーケンサ、3V電源または5V電源
LTC1860/LTC1861	MSOPの、12ビット、1チャンネル/2チャンネル、250ksps ADC	250kspsで850µA、1kspsで2µA、SO-8およびMSOPパッケージ
LTC1860L/LTC1861L	3V、12ビット、1チャンネル/2チャンネル、150ksps ADC	150kspsで450µA、1kspsで10µA、SO-8およびMSOPパッケージ
LTC1863/LTC1867	12/16ビット、8チャンネル、200ksps ADC	6.5mW、ユニポーラまたはバイポーラ、内蔵リファレンス、SSOP-16パッケージ
LTC1863L/LTC1867L	3V、12/16ビット、8チャンネル、175ksps ADC	2mW、ユニポーラまたはバイポーラ、内蔵リファレンス、SSOP-16パッケージ
LTC1864/LTC1865	16ビット、1チャンネル/2チャンネル、MSOPの250ksps ADC	250kspsで850µA、1kspsで2µA、SO-8およびMSOPパッケージ
LTC1864L/LTC1865L	3V、16ビット、1チャンネル/2チャンネル、MSOPの150ksps ADC	150kspsで450µA、1kspsで10µA、SO-8およびMSOPパッケージ
LTC2302/LTC2306	12ビット、1チャンネル/2チャンネル、3mm×3mm DFNの500ksps SPI ADC	500kspsで14mW、単一5V電源、LTC2308とソフトウェア互換
LTC2308	12ビット、8チャンネル、500ksps SPI ADC	5V、内蔵リファレンス、4mm×4mm QFNパッケージ、LTC2302/LTC2306とソフトウェア互換
LTC2309	I²Cインタフェース付き、12ビット、8チャンネルADC	5V、内蔵リファレンス、4mm×4mm QFNおよび20ピンTSSOPパッケージ、LTC2302/LTC2306とソフトウェア互換
LTC2451/LTC2453	使いやすい、超小型16ビットI²CデルタシグマADC	INL: 2LSB、スリープ電流: 50nA、出力レート: 60Hz、3mm×2mm DFNパッケージ、シングルエンド/差動入力
LTC2487/LTC2489/ LTC2493	2チャンネル/4チャンネルの Easy Drive I²CデルタシグマADC	16/24ビット、PGAおよび温度センサ、4mm×3mm DFNパッケージ
LTC2495/LTC2497/ LTC2499	8チャンネル/16チャンネルの Easy Drive I²CデルタシグマADC	16/24ビット、PGAおよび温度センサ、5mm×7mm QFNパッケージ

23015fb