

特長

- 4 象限乗算
- 低価格、8 ピン・パッケージ
- 全機能内蔵—外付け部品不要
- レーザ・トリミングによる精度と安定性
- FS の 2% 以内のトータル誤差
- ハイ・インピーダンスの差動 X 入力と Y 入力
- ハイ・インピーダンスのユニティ・ゲイン・サミング入力
- レーザ・トリミングされた 10V スケーリング・リファレンス

アプリケーション

- 乗算、除算、2 乗
- 変調／復調、位相検出
- 電圧制御アンプ／減衰器／フィルタ

概要

AD633 は、全機能内蔵型の 4 象限アナログ乗算器です。ハイ・インピーダンスの差動 X 入力と Y 入力、ハイ・インピーダンスのサミング入力 (Z) を備え、低インピーダンスの出力電圧は埋込みツェナーによって公称 10V のフルスケールになります。AD633 は、低価格の 8 ピン・プラスチック DIP および SOIC パッケージで初めてこれらの機能を実現した製品です。

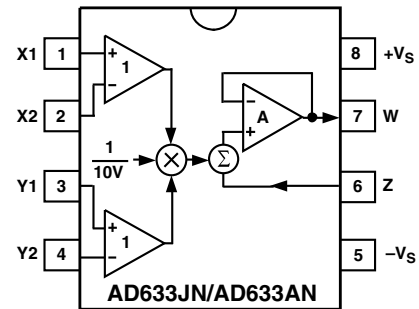
AD633 は、レーザ・トリミングによるキャリブレーションで、フルスケールの 2% のトータル精度が保証されています。Y 入力の非直線性は代表値で 0.1% 未満、出力換算ノイズの代表値は 10Hz ~ 10kHz の帯域幅で 100µV rms 未満です。1MHz の帯域幅、20V/µs のスルーレート、容量性負荷を駆動する能力により、単純性とコストが重要視される広範なアプリケーションで活用できます。

AD633 は、単純な製品であるにもかかわらず豊富な機能を備えています。Z 入力から出力バッファ・アンプにアクセスできるため、2 個以上の乗算器の出力を加算、乗算器のゲインの増加、出力電圧の電流への変換等、さまざまなアプリケーションを構成できます。

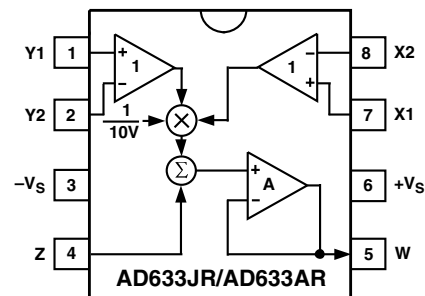
AD633 は、8 ピン・プラスチック DIP パッケージ (N) と 8 ピン SOIC (R) で提供されています。このデバイスは、0~70°C の商用温度範囲 (J グレード) または -40~+85°C の工業用温度範囲 (A グレード) で仕様が規定されています。

接続図

8 ピン・プラスチック DIP (N) パッケージ



8 ピン・プラスチック SOIC (R-8) パッケージ



$$W = \frac{(X_1 - X_2)(Y_1 - Y_2)}{10V} + Z$$

製品のハイライト

- AD633 は、低価格で 8 ピン・プラスチック・パッケージを採用した全機能内蔵型の 4 象限乗算器です。これにより、経済的で、容易に設計できる製品になっています。
- AD633 を使用すれば、外付け部品も、費用のかかるユーザ・キャリブレーションも必要ありません。
- モノリシック構造とレーザ・キャリブレーションにより、高い安定性と信頼性を実現します。
- 入力抵抗値が 10MΩ と高いため、信号源負荷が無視できるほどわずかになります。
- 電源電圧は ±8~±18V の範囲が可能です。安定したツェナー・ダイオードによって内部スケーリング電圧を生成します。乗算器精度は、基本的に電源変動の影響を受けません。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2002 Analog Devices, Inc. All rights reserved.

仕様

特に指定のない限り、 $T_A=25^\circ\text{C}$ 、 $V_S=\pm 15\text{V}$ 、 $R_L\geq 2\text{k}\Omega$ 。

Model	AD633J, AD633A				
TRANSFER FUNCTION	$W = \frac{(X_1 - X_2)(Y_1 - Y_2)}{10 V} + Z$				
Parameter	Conditions	Min	Typ	Max	Unit
MULTIPLIER PERFORMANCE					
Total Error	$-10\text{ V} \leq X, Y \leq +10\text{ V}$		± 1	± 2	% Full Scale
T_{MIN} to T_{MAX}			± 3		% Full Scale
Scale Voltage Error	SF = 10.00 V Nominal		$\pm 0.25\%$		% Full Scale
Supply Rejection	$V_S = \pm 14\text{ V}$ to $\pm 16\text{ V}$		± 0.01		% Full Scale
Nonlinearity, X	$X = \pm 10\text{ V}$, $Y = +10\text{ V}$		± 0.4	± 1	% Full Scale
Nonlinearity, Y	$Y = \pm 10\text{ V}$, $X = +10\text{ V}$		± 0.1	± 0.4	% Full Scale
X Feedthrough	Y Nulled, $X = \pm 10\text{ V}$		± 0.3	± 1	% Full Scale
Y Feedthrough	X Nulled, $Y = \pm 10\text{ V}$		± 0.1	± 0.4	% Full Scale
Output Offset Voltage			± 5	± 50	mV
DYNAMICS					
Small Signal BW	$V_O = 0.1\text{ V rms}$		1		MHz
Slew Rate	$V_O = 20\text{ V p-p}$		20		V/ μs
Settling Time to 1%	$\Delta V_O = 20\text{ V}$		2		μs
OUTPUT NOISE					
Spectral Density			0.8		$\mu\text{V}/\sqrt{\text{Hz}}$
Wideband Noise	$f = 10\text{ Hz}$ to 5 MHz		1		mV rms
	$f = 10\text{ Hz}$ to 10 kHz		90		$\mu\text{V rms}$
OUTPUT					
Output Voltage Swing		± 11			V
Short Circuit Current	$R_L = 0\ \Omega$		30	40	mA
INPUT AMPLIFIERS					
Signal Voltage Range	Differential	± 10			V
	Common Mode	± 10			V
Offset Voltage X, Y			± 5	± 30	mV
CMRR X, Y	$V_{\text{CM}} = \pm 10\text{ V}$, $f = 50\text{ Hz}$	60	80		dB
Bias Current X, Y, Z			0.8	2.0	μA
Differential Resistance			10		M Ω
POWER SUPPLY					
Supply Voltage			± 15		V
Rated Performance					V
Operating Range		± 8		± 18	mA
Supply Current	Quiescent		4	6	mA

太字で表記する仕様は、電気的テストで全製造ユニットに試験が行われています。これらのテスト結果を使用して、出荷品質レベルが計算されています。最小値と最大値の仕様はすべて保証されていますが、全製造ユニットの試験が行われているのは太字で示した値のみです。

仕様は予告なく変更される場合があります。

絶対最大定格¹

Supply Voltage	$\pm 18\text{ V}$
Internal Power Dissipation ²	500 mW
Input Voltages ³	$\pm 18\text{ V}$
Output Short Circuit Duration	Indefinite
Storage Temperature Range	-65°C to $+150^\circ\text{C}$
Operating Temperature Range	
AD633J	0°C to 70°C
AD633A	-40°C to $+85^\circ\text{C}$
Lead Temperature Range (Soldering 60 sec)	300°C
ESD Rating	1000 V

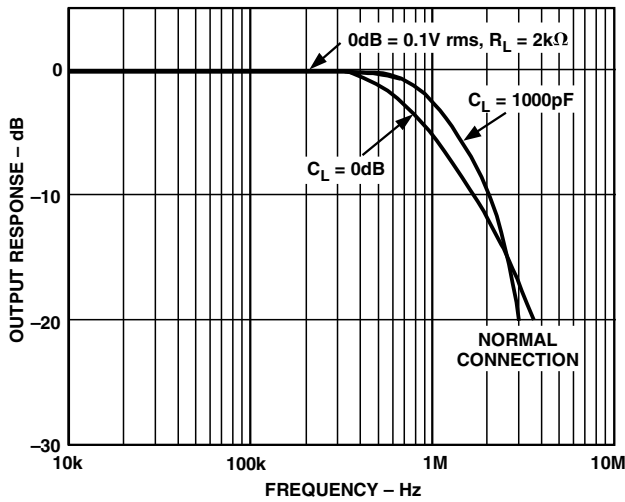
注

¹ 上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

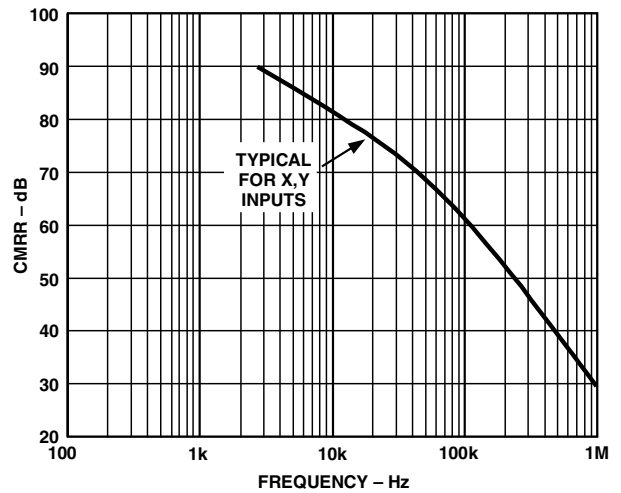
² 8ピン・プラスチック DIP パッケージ: $\theta_{\text{JA}}=90^\circ\text{C/W}$ 、8ピン・スモール・アウトライン・パッケージ: $\theta_{\text{JA}}=155^\circ\text{C/W}$

³ 電源電圧が $\pm 18\text{V}$ 未満の場合、絶対最大入力電圧は電源電圧に等しくなります。

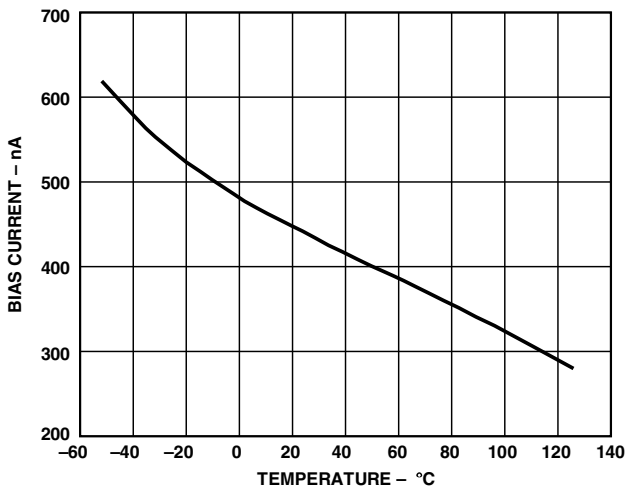
代表的な性能特性



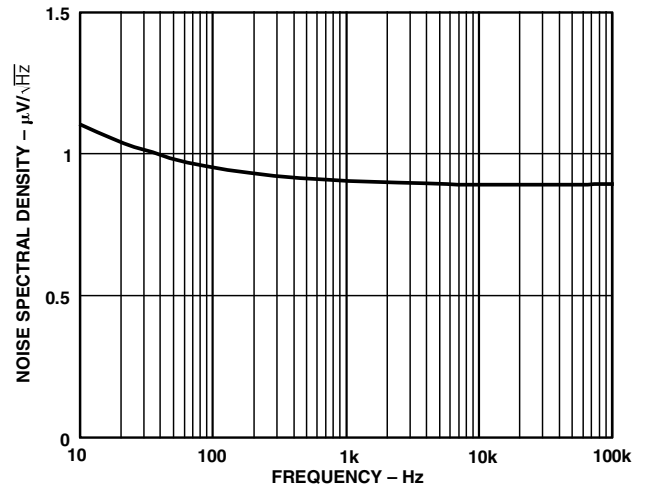
TPC 1. 周波数応答性



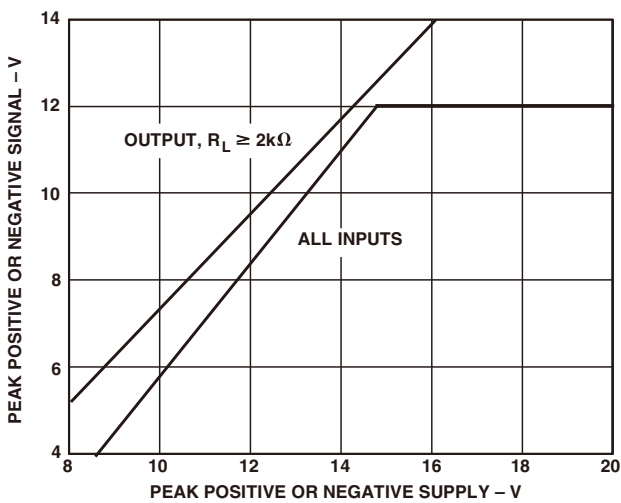
TPC 4. CMRR の周波数特性



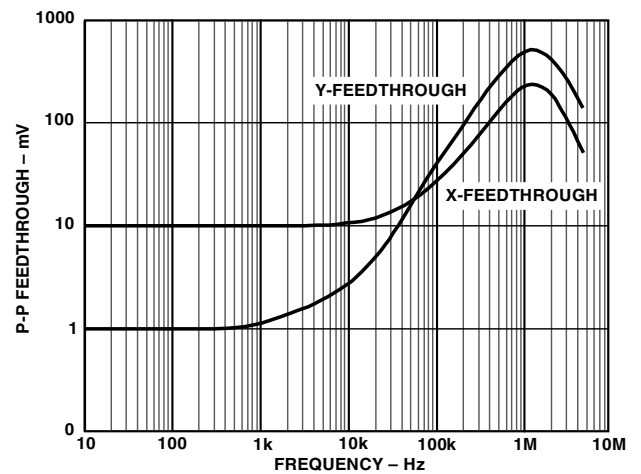
TPC 2. 入力バイアス電流の温度特性 (X,Y、または Z 入力)



TPC 5. ノイズ・スペクトル密度の周波数特性



TPC 3. 電源電圧 対 入力/出力信号範囲



TPC 6. AC フィードスルーの周波数特性

機能の説明

AD633 は、トランスリニア・コア、埋込みツェナー・リファレンス、アクセス可能なサミング・ノードを備えたユニティ・ゲイン接続の出力アンプで構成された低価格の乗算器です。図 1 に機能ブロック図を示します。差動の X 入力と Y 入力、電圧/電流変換器によって差動電流に変換されます。これらの電流の積は乗算コアで生成します。埋込みツェナー・リファレンスは、10V の全スケール・ファクタを供給します。 $(X \times Y)/10 + Z$ の和が出力アンプに与えられます。このアンプのサミング・ノード Z により、2 つ以上の乗算器出力の加算、出力電圧の電流への変換等、さまざまなアナログ演算機能を設定できます。

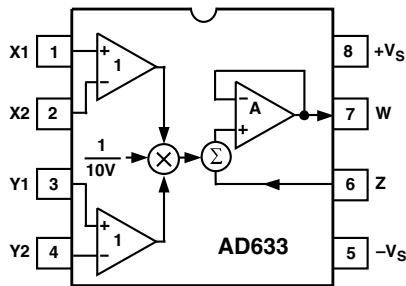


図 1. 機能ブロック図 (AD633JN のピン配置)

このブロック図から、以下の式で全体の伝達関数を表すことができます。

$$W = \frac{(X_1 - X_2)(Y_1 - Y_2)}{10 V} + Z \quad (1)$$

誤差源

乗算器の誤差は、主に入力/出力オフセット、スケール・ファクタ誤差、乗算コア内部の非直線性によります。入力/出力オフセットは、図 2 に示すオプションのトリムによって除去できます。この方法で、正味の誤差をスケール・ファクタ誤差 (ゲイン誤差) と乗算コア内部の単純化できない非直線性成分に低減します。X と Y の非直線性は、代表値でそれぞれフルスケールの 0.4% と 0.1% です。スケール・ファクタ誤差は、代表値でフルスケールの 0.25% です。特に駆動対象のシステムが遠隔の場合は、ハイ・インピーダンスの Z 入力に常にそのシステムのグラウンド・ポイントを基準とするようにしてください。これと同様に、AD633 の最高精度を実現するために、差動 X 入力と Y 入力はそれぞれのグラウンドを基準とするようにします。

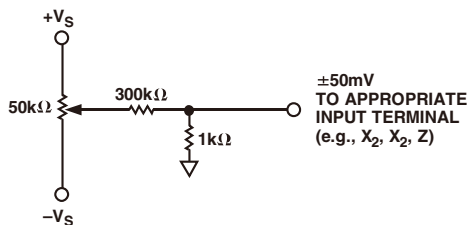


図 2. オプションのオフセット・トリム構成

アプリケーション

AD633 は、変調/復調、自動ゲイン制御、電力測定、電圧制御アンプ、周波数ダブラーなどのアプリケーションに最適です。以下のアプリケーションの説明では、AD633JN のピン配置 (8 ピン DIP) を示していますが、これは AD633JR のピン配置 (8 ピン SOIC) とは異なりますので注意してください。

乗算器接続

図 3 は、乗算の基本的な接続図です。X 入力と Y 入力は、通常その負ノードをグラウンドに接続しますが、入力は完全に差動であり、多くのアプリケーションではグラウンド接続入力が反転する (特定の極性の信号に接続すると同時に、所望の出力極性を確保するために) か、またはこの両方の入力が駆動されます。

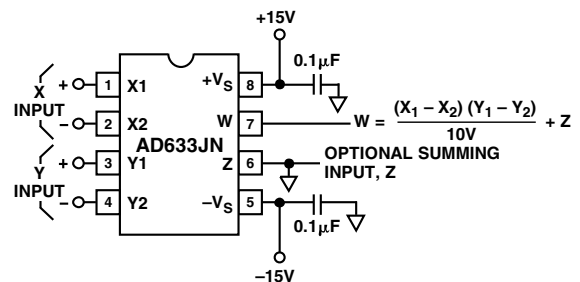


図 3. 基本的な乗算器の接続図

2 乗器と周波数ダブラー

図 4 に示すように、入力信号 E の 2 乗は、単純に X 入力と Y 入力を並列に接続して $E^2/10V$ の出力を生成するだけで実現します。入力の極性はどちらでも構いませんが、出力は正です。ただし、X 入力か Y 入力を置き換えることで出力極性を反転できます。Z 入力を利用して、もう 1 つの信号を出力に追加することもできます。

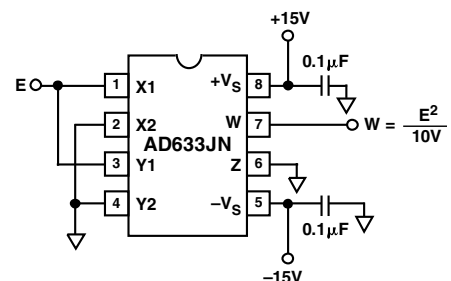


図 4. 2 乗器の接続図

入力がサイン波の $E \sin \omega t$ である場合、この 2 乗器は以下の式に基づいて周波数ダブラーとして動作します。

$$\frac{(E \sin \omega t)^2}{10 V} = \frac{E^2}{20 V} (1 - \cos 2 \omega t) \quad (2)$$

式 2 から、出力の DC 項が入力 E の振幅が変化することによって大きく変動することがわかります。図 5 に示す接続を利用することで、これを回避できます。この回路は、RC ネットワークを使用して、積に DC 項を持たない 2 つの信号を生成します。これには、以下の等式が使用されています。

$$\cos \theta \sin \theta = \frac{1}{2} (\sin 2 \theta) \quad (3)$$

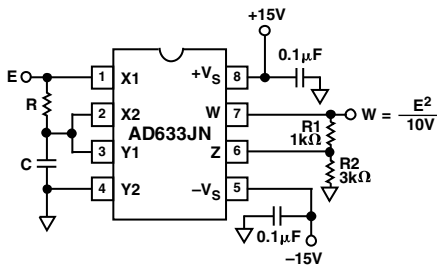


図 5. 「バウンスレス」周波数ダブラー

$\omega_0 = 1/CR$ のときに、X 入力を入力信号を 45° 進め ($\sqrt{2}$ の減衰)、Y 入力は X 入力を 45° 遅らせます (同様に $\sqrt{2}$ の減衰)。X 入力と Y 入力は位相が 90° 異なるため、この回路の応答性は以下ようになります (式 3 を満足します)。

$$W = \frac{1}{(10V)} \frac{E}{\sqrt{2}} (\sin \omega_0 t + 45^\circ) \frac{E}{\sqrt{2}} (\sin \omega_0 t - 45^\circ) = \frac{E^2}{(40V)} (\sin 2 \omega_0 t) \quad (4)$$

これには、DC 成分が存在しません。抵抗 R1 と R2 を配置することで、10V の入力振幅に対して出力振幅を 10V に復元します。出力の振幅は、周波数に対してわずかに追従する弱い関数です。このため、出力振幅は $\omega = 0.9\omega_0$ および $\omega_0 = 1.1\omega_0$ のときに 0.5% 低くなりすぎます。

逆関数の生成

オペアンプの帰還ループに乗算器を配置することによって、除算および平方根などの乗算の逆関数を実装できます。図 6 は、 $E > 0$ の場合の次の伝達関数で平方根器を構成する方法です。

$$W = \sqrt{(10E) \psi} \quad (5)$$

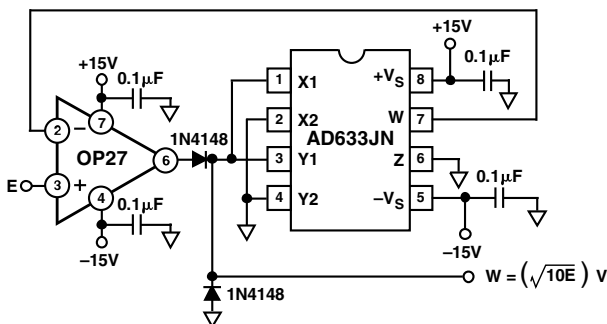


図 6. 平方根の接続図

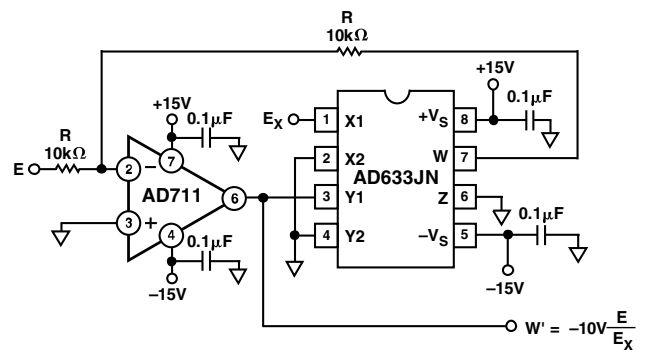


図 7. 除算の接続図

同様に、図 7 は、帰還ループに乗算器を使用して除算器を構成する方法です。この除算器の伝達関数は、以下のとおりです。

$$W' = -(10V) \frac{E}{E_x} \quad (6)$$

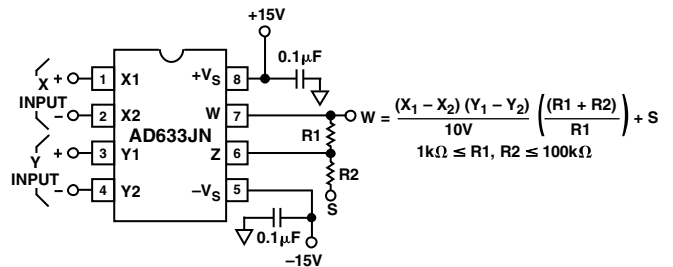


図 8. 可変スケール・ファクタの接続図

可変スケール・ファクタ

場合によっては、10V 以外のスケリング電圧を使用するほうがよいことがあります。図 8 に示す接続は、システムのゲインを $(R1+R2)/R1$ の比で増加します。実際のアプリケーションでは、この比は 100 までに制限されます。サミング入力 S は、出力に信号を追加するために使用してもよいし、グラウンドに接続しておくことも可能です。

電流出力

図 9 に示すように AD633 の W ピンと Z ピンの間に抵抗 R を追加することによって、AD633 の電圧出力を電流出力に変換できます。この接続回路は、この「アプリケーション」で後述する

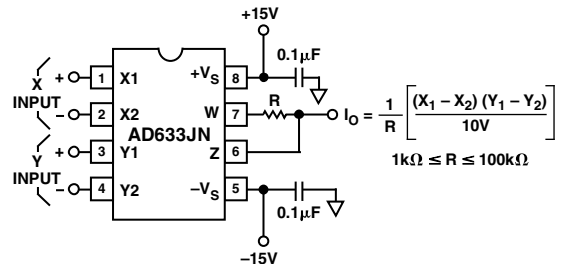


図 9. 電流出力の接続図

電圧制御の積分器や発振器の基本構成になります。この回路の伝達関数は、次のような形になります。

$$I_o = \frac{1}{R} \frac{(X_1 - X_2)(Y_1 - Y_2)}{10V} \quad (7)$$

リニア振幅変調器

外付け部品を使用せずに、AD633 をリニア振幅変調器として使用できます。この回路を図 10 に示します。AD633 のキャリア入力と変調入力がか乗されて、ダブルサイドバンド信号が生成されます。キャリア信号は AD633 の Z 入力にフィードフォワードで送られ、ここでダブルサイドバンド信号と加算されて、キャリア出力付きのダブルサイドバンド信号が生成されます。

電圧制御のローパス・フィルタとハイパス・フィルタ

1 個の乗算器を使用して、電圧制御ローパス・フィルタを構成する回路を図 11 に示します。出力 A の電圧は、 E_s をフィルタ処理した結果になります。ブレイク周波数は、制御入力 E_c によって変調されます。このブレイク周波数 f_2 は、以下の式で表すことができます。

$$f_2 = \frac{E_c}{(20V)\pi RC} \quad (8)$$

ロールオフは 1 オクターブ当たり 6dB です。ハイ・インピーダンス・ポイントにあるこの出力は、バッファが必要なことがあります。

AD633 の直接の出力である出力 B の電圧は、RC フィルタの自然ブレイクポイントである周波数 f_1 までは応答性が同じです。

$$f_1 = \frac{1}{2\pi RC} \quad (9)$$

周波数 f_1 を超えると、 $f_1/f_2 = E_c/10$ の一定減衰量でレベルが低下します。

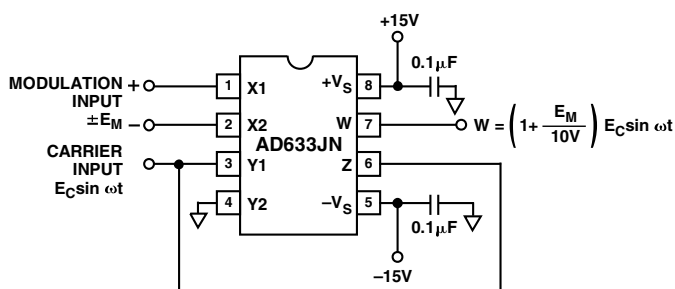


図 10. リニア振幅変調器

たとえば、 $R=8k\Omega$ 、 $C=0.002\mu F$ の場合、 $100mV\sim 10V$ の E_c に対して出力 A は $100Hz\sim 10kHz$ の周波数範囲の極を持ちます。出力 B は $10kHz$ 時にゼロが追加されます（乗算器の低インピーダンス出力であるため、負荷をかけることができます）。図 12 に示すように、Z の抵抗とコンデンサを置き換えることによってこの回路をハイパス・フィルタに変更できます。

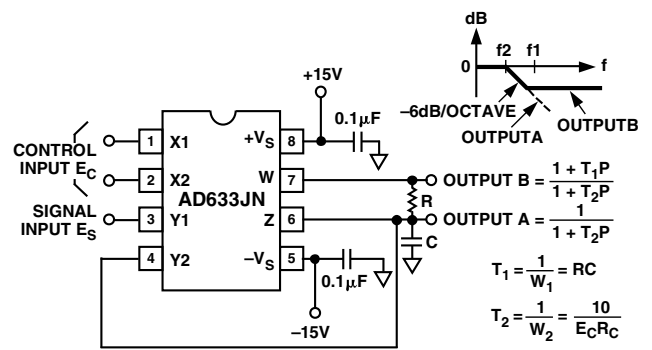


図 11. 電圧制御ローパス・フィルタ

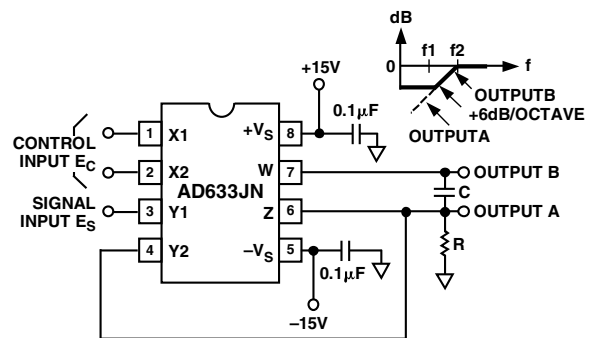


図 12. 電圧制御ハイパス・フィルタ

電圧制御直交発振器

図 13 は、2 個の乗算器を使用して、二次微分式の帰還ループで時定数を制御できる積分器の回路です。R2 と R5 によって、制御された電流出力動作が得られます。電流はコンデンサ C1 および C2 で積分され、それによって得られたハイ・インピーダンスの電圧が 2 番目の AD633 の X 入力に供給されます。Y 入力に接続された周波数制御入力 E_c は、 $100Hz/V$ の校正に応じて積分器のゲインを変化させます。この精度は、Y 入力オフセットによって制限されます。この回路の実用的な同調範囲は 100:1 です。C2 (C1 と C3 に比例)、R3、R4 によって再生帰還が得られ、発振を開始し、維持します。D1~D4 のダイオード・ブリッジ (1N914s) とツェナー・ダイオード D5 は、再生ダンピングによって経済的な温度安定化と $\pm 8.5V$ の振幅安定性を実現します。2 番目の積分器の出力 ($10V \sin \omega t$) における歪みは最小になります。

AGC アンプ

図 14 は、RMS/DC 変換器を使用して、出力波形の振幅を測定する AGC 回路です。AD633 と AD712 デュアル・オペアンプの片方のアンプ A1 が、電圧制御アンプを構成しています。RMS/DC 変換器の AD736 が、出力信号の RMS 値を測定します。その出力が積分器/コンパレータの A2 を駆動し、さらにその出力が電圧制御アンプのゲインを制御します。1N4148 ダイオードは、A2 の出力が負に変化しないようにします。50kΩ 可変抵抗の R8 が、回路の出力レベルを設定します。ループの帰還によって、A2 の反転入力と非反転入力の電圧が等しくなり、このようにして自動ゲイン制御が行われます。

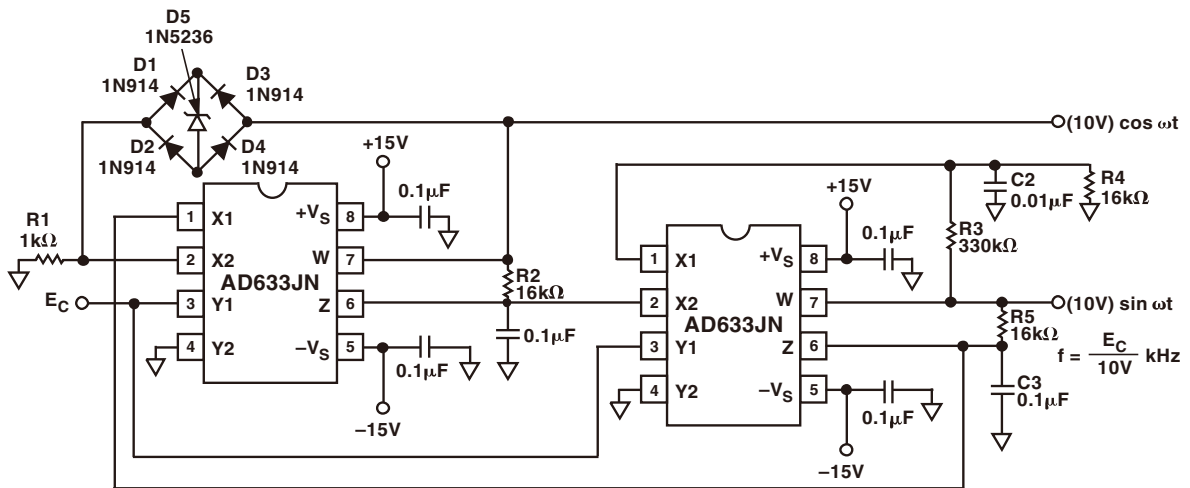


図 13. 電圧制御直交発振器

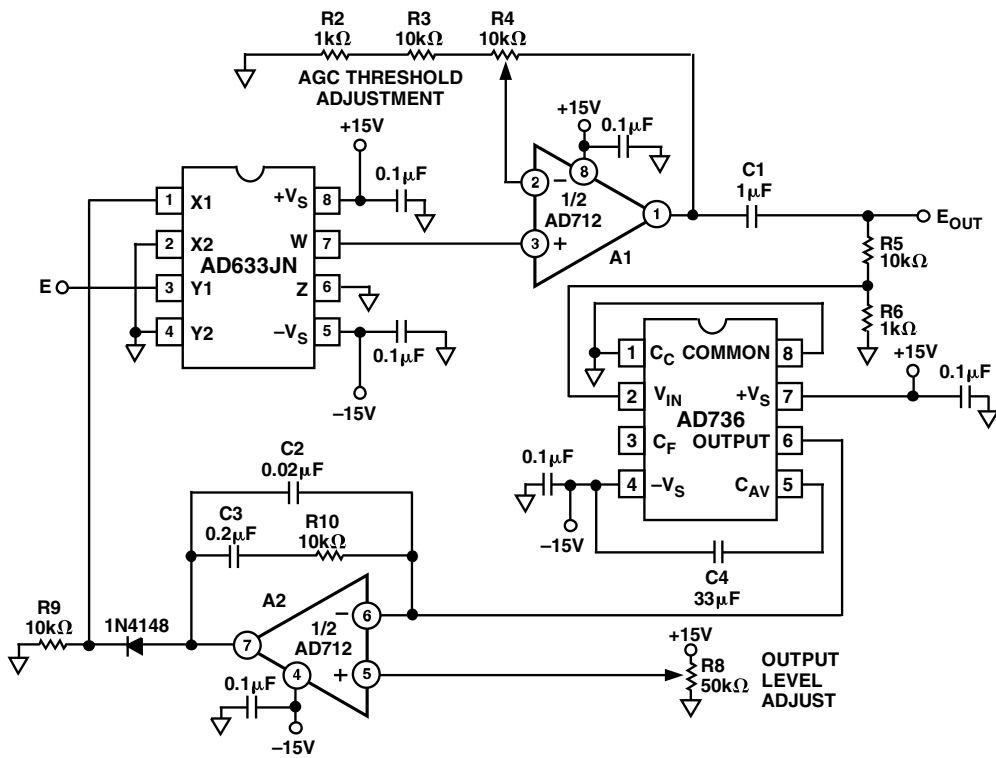
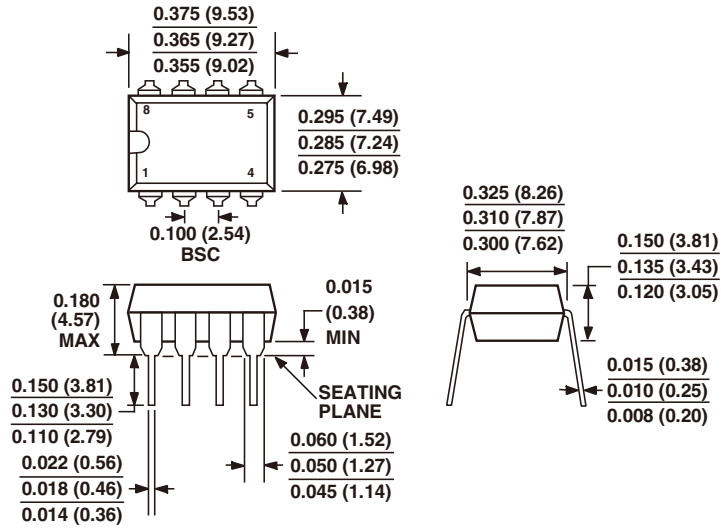


図 14. 自動ゲイン制御回路のための接続図

外形寸法

8ピン・プラスチック・デュアル・インライン・パッケージ [PDIP]
(N-8)

寸法単位：インチ (mm)

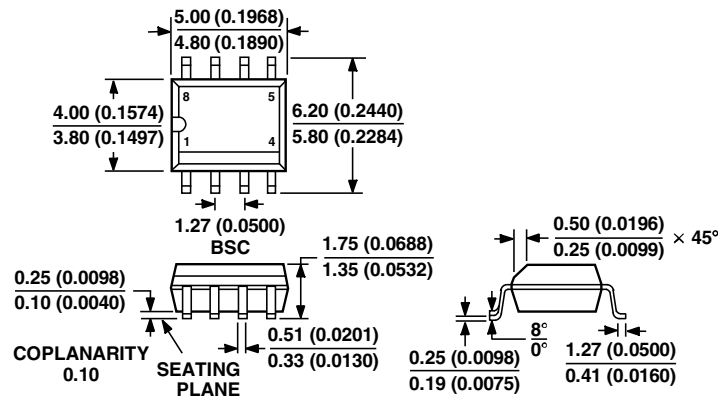


COMPLIANT TO JEDEC STANDARDS MO-095AA

CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN

8ピン標準スモール・アウトライン・パッケージ [SOIC]
ナロー・ボディ
(R-8)

寸法単位：インチ (mm)



COMPLIANT TO JEDEC STANDARDS MS-012AA

CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option
AD633AN	-40°C to +85°C	8-Lead Plastic Dual-in-Line Package [PDIP]	N-8
AD633ANZ ¹	-40°C to +85°C	8-Lead Plastic Dual-in-Line Package [PDIP]	N-8
AD633AR	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD633AR-REEL	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N], 13" Tape and Reel	R-8
AD633AR-REEL7	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N], 7" Tape and Reel	R-8
AD633ARZ ¹	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD633ARZ-R7 ¹	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N], 13" Tape and Reel	R-8
AD633ARZ-RL ¹	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N], 7" Tape and Reel	R-8
AD633JN	0°C to 70°C	8-Lead Plastic Dual-in-Line Package [PDIP]	N-8
AD633JNZ ¹	0°C to 70°C	8-Lead Plastic Dual-in-Line Package [PDIP]	N-8
AD633JR	0°C to 70°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD633JR-REEL	0°C to 70°C	8-Lead Standard Small Outline Package [SOIC_N], 13" Tape and Reel	R-8
AD633JR-REEL7	0°C to 70°C	8-Lead Standard Small Outline Package [SOIC_N], 7" Tape and Reel	R-8
AD633JRZ ¹	0°C to 70°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD633JRZ-R7 ¹	0°C to 70°C	8-Lead Standard Small Outline Package [SOIC_N], 7" Tape and Reel	R-8
AD633JRZ-RL ¹	0°C to 70°C	8-Lead Standard Small Outline Package [SOIC_N], 13" Tape and Reel	R-8

¹ Z = RoHS 準拠製品。

改訂履歴

Location	Page
10/02—Data Sheet changed from REV. D to REV. E.	
Edits to title of 8-Lead Plastic SOIC Package (RN-8)	1
Edits to ORDERING GUIDE	2
Change to Figure 13	7
Updated OUTLINE DIMENSIONS	8