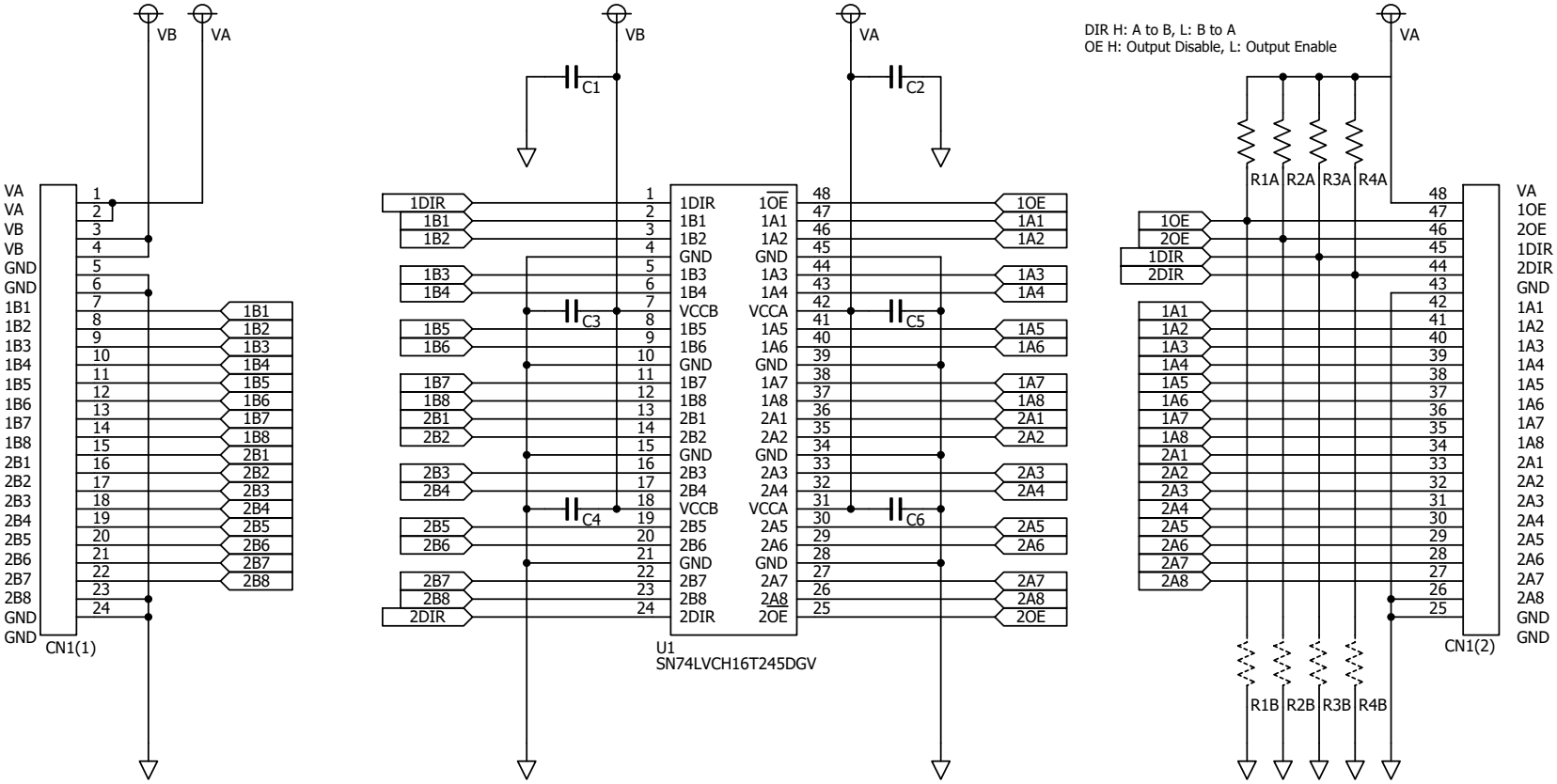

1DIR(入出力方向設定)端子
H (DATA A→B) → R1A側に実装 [出荷時設定]
L (DATA B→A) → R1B側に実装

2DIR(入出力方向設定)端子
H (DATA A→B) → R2A側に実装 [出荷時設定]
L (DATA B→A) → R2B側に実装

1OE(出力有効無効切り替え)端子:
H (Output Disable) → R3A側に実装 [出荷時設定]
L (Output Enable) → R3B側に実装

2OE(出力有効無効切り替え)端子:
H (Output Disable) → R4A側に実装 [出荷時設定]
L (Output Enable) → R4B側に実装

U1 : SN74LVCH16T245DGV
R1~4 : RK73B1JTTD103J (1608 10kΩ 5%)
C1, 2 : GRM188R6YA106MA73 (1608 10uF 35V)
C3~6 : GRM033R6YA104KE14D (0603 0.1uF 35V)

外部からDIR端子およびOE端子の制御を行わない状態ではDIR=H、OE=Hとなるように、基板上で10kΩの抵抗器によりプルアップされています。