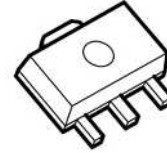


3 端子正定電圧電源

■ 概要

NJM78L00S は、 $I_o=100\text{mA}$ の 3 端子正定電圧電源です。
 既存の NJM78L00 と比較し、出力電圧精度の向上、動作温度範囲の拡大、セラミックコンデンサ対応および 3.3V の出力電圧もラインアップしました。

■ 外形図

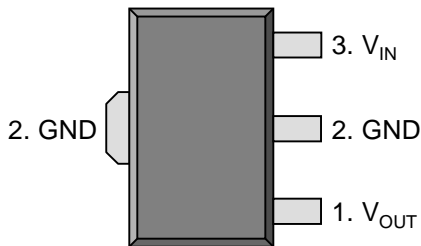


NJM78L00SU3
(SOT-89-3)

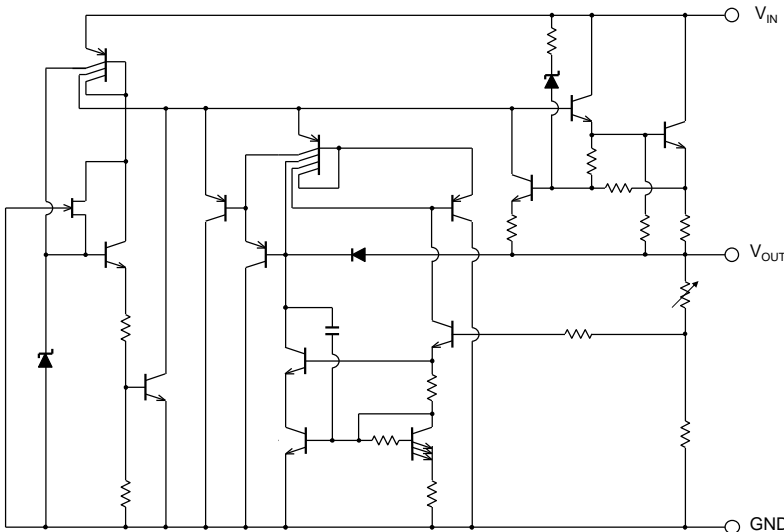
■ 特長

- ・ 出力電流 100 mA max.
- ・ 出力電圧精度 $V_o \pm 4.0\%$
- ・ 高リップルリジェクション
- ・ セラミックコンデンサ対応
- ・ 過電流保護機能内蔵
- ・ サーマルシャットダウン回路内蔵
- ・ 電圧ランク 3V, 3.3V, 5V, 6V, 8V, 10V, 12V, 15V
- ・ バイポーラ構造
- ・ パッケージ SOT-89-3

■ 端子配列



■ 等価回路図



NJM78L00S

■ 絶対最大定格

(指定なき場合には $T_a = 25^\circ\text{C}$)

項目	記号	最大定格	単位
入力電圧	V_{IN}	NJM78L03S to NJM78L08S : 30 NJM78L10S to NJM78L15S : 35	V
消費電力	P_D	625 (*1) 2400 (*2)	mW
接合部温度範囲	T_j	-40 to + 150	$^\circ\text{C}$
動作温度範囲	T_{opr}	- 40 to + 125	$^\circ\text{C}$
保存温度範囲	T_{stg}	- 50 to + 150	$^\circ\text{C}$

(*1): 基板実装時 76.2x114.3x1.6mm (EIA/JEDEC 規格サイズ, 2層 FR-4) 基板実装時, 且つ銅箔面積100mm²

(*2): 基板実装時 76.2x114.3x1.6mm (EIA/JEDEC 規格サイズ, 4層 FR-4) 基板実装時

4層内箔面積 : 74.2x74.2mm, JEDEC Standard JESD51-5 に準拠しサーマルビアホールを適用

■ 電気的特性

($C_{IN}=0.33\mu\text{F}$, $C_O=0.1\mu\text{F}$, $T_j=25^\circ\text{C}$) 測定はパルス試験とする

項目	記号	条件	最小	標準	最大	単位
NJM78L03SU3						
出力電圧	V_O	$V_{IN}=9\text{V}$, $I_O=40\text{mA}$	2.88	3.0	3.12	V
ラインレギュレーション 1	ΔV_O-V_{IN1}	$V_{IN}=5\text{V to } 20\text{V}$, $I_O=40\text{mA}$	-	-	125	mV
ラインレギュレーション 2	ΔV_O-V_{IN2}	$V_{IN}=6\text{V to } 20\text{V}$, $I_O=40\text{mA}$	-	-	100	mV
ロードレギュレーション 1	ΔV_O-I_O1	$V_{IN}=9\text{V}$, $I_O=1 \text{ to } 40\text{mA}$	-	-	25	mV
ロードレギュレーション 2	ΔV_O-I_O2	$V_{IN}=9\text{V}$, $I_O=1 \text{ to } 100\text{mA}$	-	-	50	mV
無効電流	I_Q	$V_{IN}=9\text{V}$, $I_O=0\text{mA}$	-	2.0	6	mA
出力電圧温度係数	$\Delta V_O/\Delta T$	$V_{IN}=9\text{V}$, $I_O=1\text{mA}$	-	0.2	-	mV/ $^\circ\text{C}$
リップル除去比	RR	$6\text{V} < V_{IN} < 16\text{V}$, $I_O=40\text{mA}$, $e_{in}=1V_{P-P}$, $f=120\text{Hz}$	43	72	-	dB
出力雑音電圧	V_{NO}	$V_{IN}=9\text{V}$, $BW=10\text{Hz to } 100\text{kHz}$, $I_O=40\text{mA}$	-	40	-	μVrms
入出力間電位差	ΔV_{IO}	$I_O=100\text{mA}$	-	1.7	-	V

NJM78L33SU3

出力電圧	V_O	$V_{IN}=9.3\text{V}$, $I_O=40\text{mA}$	3.17	3.3	3.43	V
ラインレギュレーション 1	ΔV_O-V_{IN1}	$V_{IN}=5.3\text{V to } 20\text{V}$, $I_O=40\text{mA}$	-	-	135	mV
ラインレギュレーション 2	ΔV_O-V_{IN2}	$V_{IN}=6.3\text{V to } 20\text{V}$, $I_O=40\text{mA}$	-	-	105	mV
ロードレギュレーション 1	ΔV_O-I_O1	$V_{IN}=9.3\text{V}$, $I_O=1 \text{ to } 40\text{mA}$	-	-	26	mV
ロードレギュレーション 2	ΔV_O-I_O2	$V_{IN}=9.3\text{V}$, $I_O=1 \text{ to } 100\text{mA}$	-	-	53	mV
無効電流	I_Q	$V_{IN}=9.3\text{V}$, $I_O=0\text{mA}$	-	2.0	6	mA
出力電圧温度係数	$\Delta V_O/\Delta T$	$V_{IN}=9.3\text{V}$, $I_O=1\text{mA}$	-	0.25	-	mV/ $^\circ\text{C}$
リップル除去比	RR	$6.3\text{V} < V_{IN} < 16.3\text{V}$, $I_O=40\text{mA}$, $e_{in}=1V_{P-P}$, $f=120\text{Hz}$	42	71	-	dB
出力雑音電圧	V_{NO}	$V_{IN}=9.3\text{V}$, $BW=10\text{Hz to } 100\text{kHz}$, $I_O=40\text{mA}$	-	45	-	μVrms
入出力間電位差	ΔV_{IO}	$I_O=100\text{mA}$	-	1.7	-	V

■ 電気的特性

($C_{IN}=0.33\mu F$, $C_O=0.1\mu F$, $T_j=25$) 測定はパルス試験とする

項目	記号	条件	最小	標準	最大	単位
NJM78L05SU3						
出力電圧	V_O	$V_{IN}=10V$, $I_O=40mA$	4.8	5.0	5.2	V
ラインレギュレーション 1	ΔV_O-V_{IN1}	$V_{IN}=7V$ to $20V$, $I_O=40mA$	-	-	200	mV
ラインレギュレーション 2	ΔV_O-V_{IN2}	$V_{IN}=8V$ to $20V$, $I_O=40mA$	-	-	150	mV
ロードレギュレーション 1	ΔV_O-I_O1	$V_{IN}=10V$, $I_O=1$ to $40mA$	-	-	30	mV
ロードレギュレーション 2	ΔV_O-I_O2	$V_{IN}=10V$, $I_O=1$ to $100mA$	-	-	60	mV
無効電流	I_Q	$V_{IN}=10V$, $I_O=0mA$	-	2.0	6	mA
出力電圧温度係数	$\Delta V_O/\Delta T$	$V_{IN}=10V$, $I_O=1mA$	-	0.4	-	mV/°C
リップル除去比	RR	$8V < V_{IN} < 18V$, $I_O=40mA$, $e_{in}=1V_{P-P}$, $f=120Hz$	40	69	-	dB
出力雑音電圧	V_{NO}	$V_{IN}=10V$, $BW=10Hz$ to $100kHz$, $I_O=40mA$	-	70	-	μV_{rms}
入出力間電位差	ΔV_{IO}	$I_O=100mA$	-	1.7	-	V

NJM78L06SU3						
出力電圧	V_O	$V_{IN}=12V$, $I_O=40mA$	5.76	6.0	6.24	V
ラインレギュレーション 1	ΔV_O-V_{IN1}	$V_{IN}=8.5V$ to $20V$, $I_O=40mA$	-	-	200	mV
ラインレギュレーション 2	ΔV_O-V_{IN2}	$V_{IN}=9V$ to $20V$, $I_O=40mA$	-	-	150	mV
ロードレギュレーション 1	ΔV_O-I_O1	$V_{IN}=12V$, $I_O=1$ to $40mA$	-	-	40	mV
ロードレギュレーション 2	ΔV_O-I_O2	$V_{IN}=12V$, $I_O=1$ to $100mA$	-	-	80	mV
無効電流	I_Q	$V_{IN}=12V$, $I_O=0mA$	-	2.0	6	mA
出力電圧温度係数	$\Delta V_O/\Delta T$	$V_{IN}=12V$, $I_O=1mA$	-	0.5	-	mV/°C
リップル除去比	RR	$9V < V_{IN} < 20V$, $I_O=40mA$, $e_{in}=1V_{P-P}$, $f=120Hz$	40	67	-	dB
出力雑音電圧	V_{NO}	$V_{IN}=12V$, $BW=10Hz$ to $100kHz$, $I_O=40mA$	-	80	-	μV_{rms}
入出力間電位差	ΔV_{IO}	$I_O=100mA$	-	1.7	-	V

NJM78L08SU3						
出力電圧	V_O	$V_{IN}=14V$, $I_O=40mA$	7.68	8.0	8.32	V
ラインレギュレーション 1	ΔV_O-V_{IN1}	$V_{IN}=10.5V$ to $23V$, $I_O=40mA$	-	-	225	mV
ラインレギュレーション 2	ΔV_O-V_{IN2}	$V_{IN}=11V$ to $23V$, $I_O=40mA$	-	-	175	mV
ロードレギュレーション 1	ΔV_O-I_O1	$V_{IN}=14V$, $I_O=1$ to $40mA$	-	-	50	mV
ロードレギュレーション 2	ΔV_O-I_O2	$V_{IN}=14V$, $I_O=1$ to $100mA$	-	-	100	mV
無効電流	I_Q	$V_{IN}=14V$, $I_O=0mA$	-	2.1	6	mA
出力電圧温度係数	$\Delta V_O/\Delta T$	$V_{IN}=14V$, $I_O=1mA$	-	0.6	-	mV/°C
リップル除去比	RR	$11V < V_{IN} < 20V$, $I_O=40mA$, $e_{in}=1V_{P-P}$, $f=120Hz$	39	66	-	dB
出力雑音電圧	V_{NO}	$V_{IN}=14V$, $BW=10Hz$ to $100kHz$, $I_O=40mA$	-	115	-	μV_{rms}
入出力間電位差	ΔV_{IO}	$I_O=100mA$	-	1.7	-	V

NJM78L00S

■ 電気的特性

($C_{IN}=0.33\mu F$, $C_O=0.1\mu F$, $T_j=25$) 測定はパルス試験とする

項目	記号	条件	最小	標準	最大	単位
NJM78L10SU3						
出力電圧	V_O	$V_{IN}=16V$, $I_O=40mA$	9.6	10.0	10.4	V
ラインレギュレーション 1	ΔV_O-V_{IN1}	$V_{IN}=13V$ to $25V$, $I_O=40mA$	-	-	250	mV
ラインレギュレーション 2	ΔV_O-V_{IN2}	$V_{IN}=14V$ to $25V$, $I_O=40mA$	-	-	200	mV
ロードレギュレーション 1	ΔV_O-I_O1	$V_{IN}=16V$, $I_O=1$ to $40mA$	-	-	50	mV
ロードレギュレーション 2	ΔV_O-I_O2	$V_{IN}=16V$, $I_O=1$ to $100mA$	-	-	100	mV
無効電流	I_Q	$V_{IN}=16V$, $I_O=0mA$	-	2.1	6	mA
出力電圧温度係数	$\Delta V_O/\Delta T$	$V_{IN}=16V$, $I_O=1mA$	-	0.7	-	mV/°C
リップル除去比	RR	$13V < V_{IN} < 22V$, $I_O=40mA$, $e_{in}=1V_{P-P}$, $f=120Hz$	37	64	-	dB
出力雑音電圧	V_{NO}	$V_{IN}=16V$, $BW=10Hz$ to $100kHz$, $I_O=40mA$	-	135	-	μV_{rms}
入出力間電位差	ΔV_{IO}	$I_O=100mA$	-	1.7	-	V

NJM78L12SU3

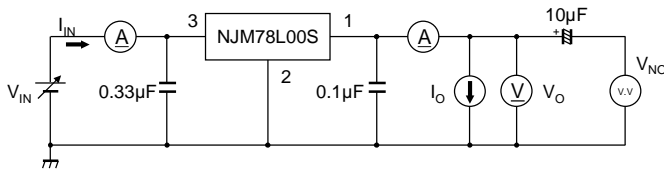
出力電圧	V_O	$V_{IN}=19V$, $I_O=40mA$	11.52	12.0	12.48	V
ラインレギュレーション 1	ΔV_O-V_{IN1}	$V_{IN}=14.5V$ to $27V$, $I_O=40mA$	-	-	250	mV
ラインレギュレーション 2	ΔV_O-V_{IN2}	$V_{IN}=16V$ to $27V$, $I_O=40mA$	-	-	200	mV
ロードレギュレーション 1	ΔV_O-I_O1	$V_{IN}=19V$, $I_O=1$ to $40mA$	-	-	50	mV
ロードレギュレーション 2	ΔV_O-I_O2	$V_{IN}=19V$, $I_O=1$ to $100mA$	-	-	100	mV
無効電流	I_Q	$V_{IN}=19V$, $I_O=0mA$	-	2.1	6.5	mA
出力電圧温度係数	$\Delta V_O/\Delta T$	$V_{IN}=19V$, $I_O=1mA$	-	0.9	-	mV/°C
リップル除去比	RR	$15V < V_{IN} < 25V$, $I_O=40mA$, $e_{in}=1V_{P-P}$, $f=120Hz$	37	62	-	dB
出力雑音電圧	V_{NO}	$V_{IN}=19V$, $BW=10Hz$ to $100kHz$, $I_O=40mA$	-	160	-	μV_{rms}
入出力間電位差	ΔV_{IO}	$I_O=100mA$	-	1.7	-	V

NJM78L15SU3

出力電圧	V_O	$V_{IN}=23V$, $I_O=40mA$	14.4	15.0	15.6	V
ラインレギュレーション 1	ΔV_O-V_{IN1}	$V_{IN}=17.5V$ to $30V$, $I_O=40mA$	-	-	300	mV
ラインレギュレーション 2	ΔV_O-V_{IN2}	$V_{IN}=20V$ to $30V$, $I_O=40mA$	-	-	250	mV
ロードレギュレーション 1	ΔV_O-I_O1	$V_{IN}=23V$, $I_O=1$ to $40mA$	-	-	75	mV
ロードレギュレーション 2	ΔV_O-I_O2	$V_{IN}=23V$, $I_O=1$ to $100mA$	-	-	150	mV
無効電流	I_Q	$V_{IN}=23V$, $I_O=0mA$	-	2.2	6.5	mA
出力電圧温度係数	$\Delta V_O/\Delta T$	$V_{IN}=23V$, $I_O=1mA$	-	1.0	-	mV/°C
リップル除去比	RR	$18.5V < V_{IN} < 28.5V$, $I_O=40mA$, $e_{in}=1V_{P-P}$, $f=120Hz$	34	60	-	dB
出力雑音電圧	V_{NO}	$V_{IN}=23V$, $BW=10Hz$ to $100kHz$, $I_O=40mA$	-	190	-	μV_{rms}
入出力間電位差	ΔV_{IO}	$I_O=100mA$	-	1.7	-	V

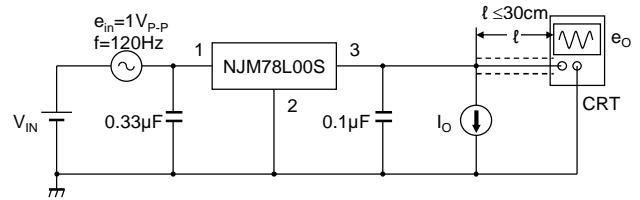
■ 測定回路

1. 出力電圧, ラインレギュレーション, ロードレギュレーション, 無効電流, 出力電圧温度係数, 出力雑音電圧, 出力短絡保護



- ・測定はパルス試験とする
- ・ $I_Q = I_{IN} - I_O$

2. リップル除去比



$$RR = 20 \log_{10} \left(\frac{e_{in}}{e_o} \right)$$

・入力コンデンサ C_{IN} について

入力コンデンサ C_{IN} は、電源インピーダンスが高い場合や、V_{IN} 又はGND 配線が長くなった場合の発振を防止する効果があります。

そのため、推奨値（電気的特性共通条件欄に記載している容量値）以上の入力コンデンサC_{IN} をV_{IN} 端子-GND端子間にできるだけ配線が短くなるように接続してください。

・出力コンデンサ C_O について

出力コンデンサC_O はレギュレータ内蔵のエラーアンプの位相補償を行うために必要であり、容量値とESR(Equivalent Series Resistance: 等価直列抵抗)が回路の安定度に影響を与えます。

推奨容量値（電気的特性共通条件欄に記載している容量値）未満のC_O を使用すると内部回路の安定度が低下し、出力ノイズの増加、レギュレータの発振等が起こる可能性がありますので、安定動作のために推奨容量値以上のC_O を、V_{OUT} 端子 - GND 端子間に最短配線で接続して下さい。

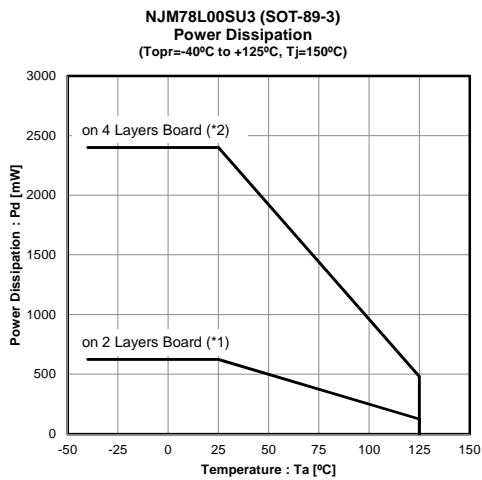
尚、C_O は容量値が大きいくほど出力ノイズとリップル成分が減少し、出力負荷変動に対する応答性も向上させることが出来ます。

また、コンデンサ固有の特性変動量(周波数特性、温度特性、DC バイアス特性)やバラツキを十分に考慮する必要がありますので、温度特性が良く、出力電圧に対し余裕を持った耐圧のものを推奨致します。

本製品は低ESR品を始め、幅広い範囲のESRのコンデンサで安定動作するように設計されておりますがコンデンサの選定に際しては、上記特性変動等もご考慮の上、適切なコンデンサを選定してください。

NJM78L00S

■ 消費電力 – 周囲温度特性例

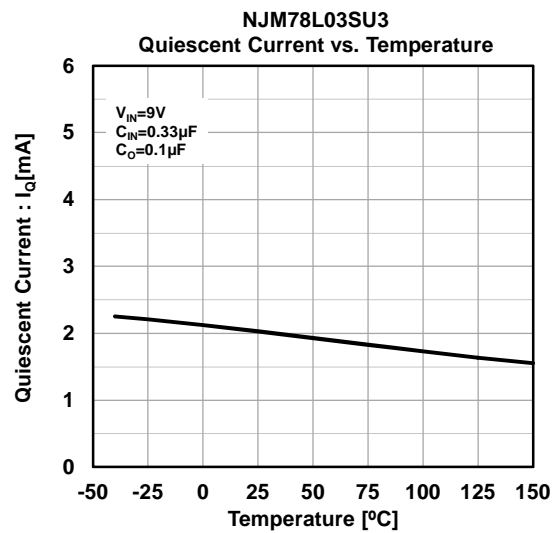
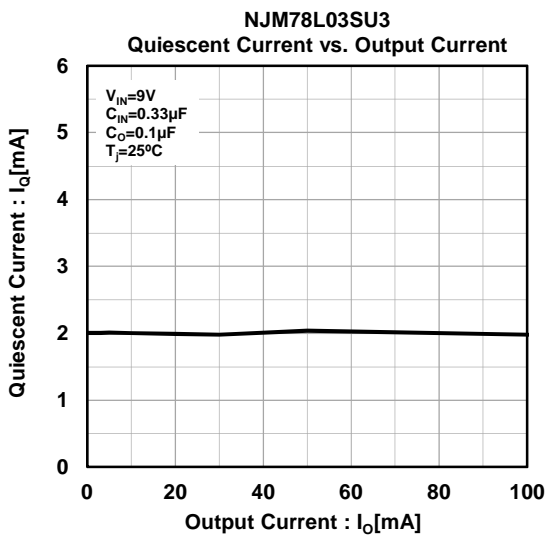
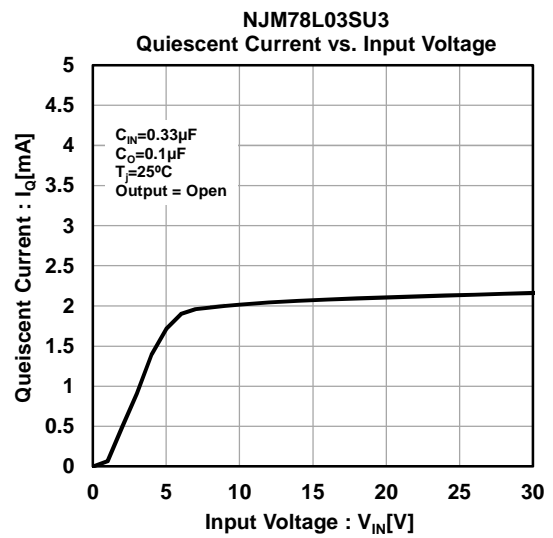
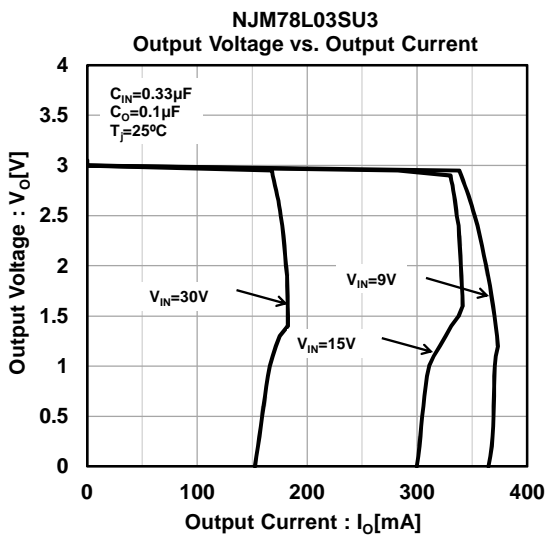
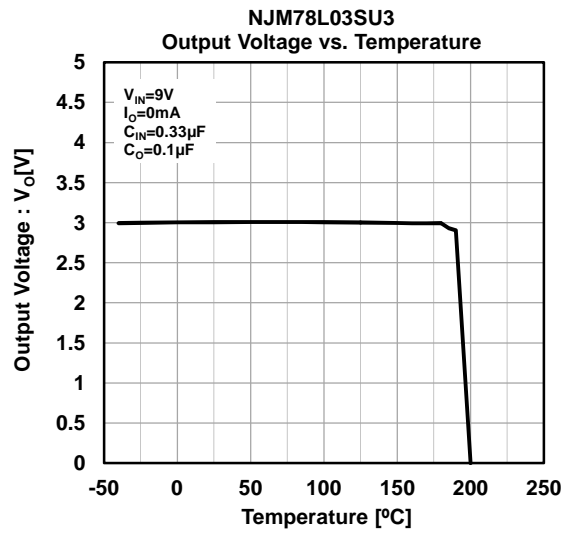
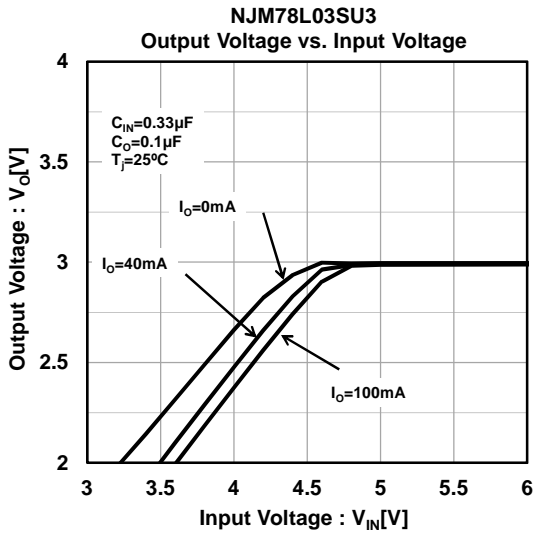


(*1): 基板実装時 76.2x114.3x1.6mm (EIA/JEDEC 規格サイズ, 2層 FR-4) 基板実装時、且つ銅箔面積100mm²

(*2): 基板実装時 76.2x114.3x1.6mm (EIA/JEDEC 規格サイズ, 4層 FR-4) 基板実装時

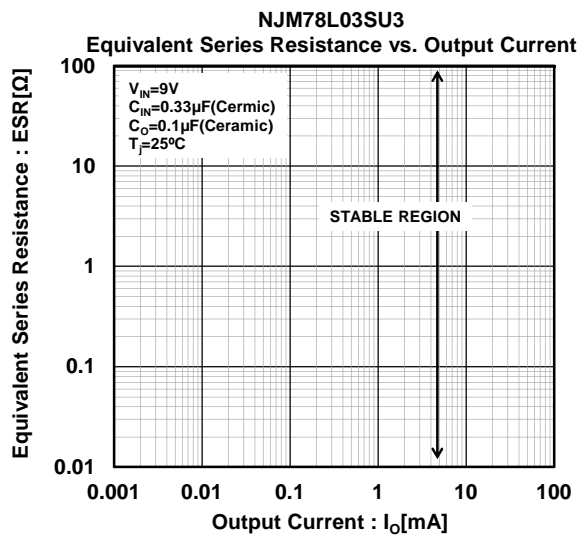
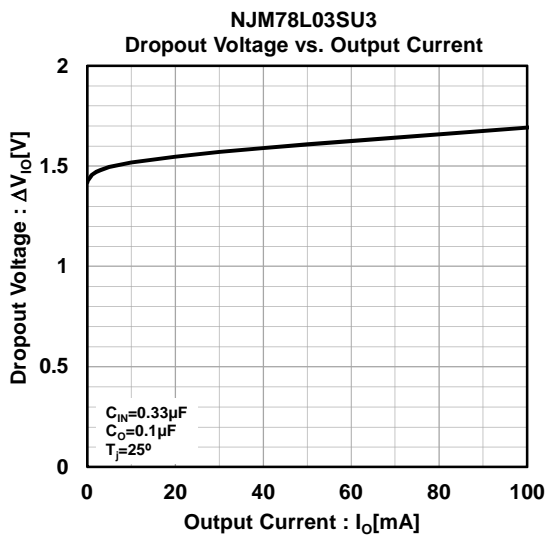
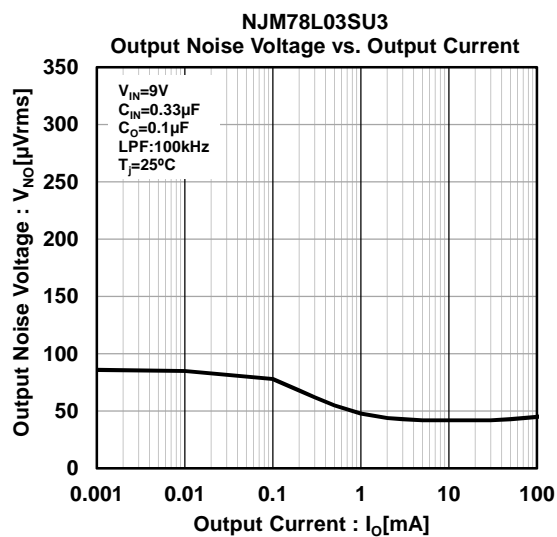
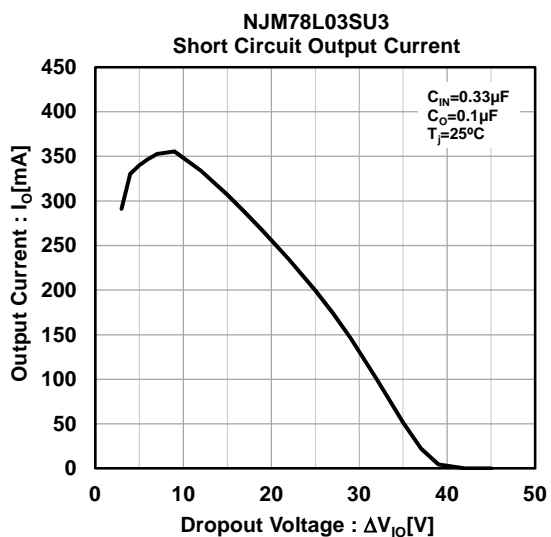
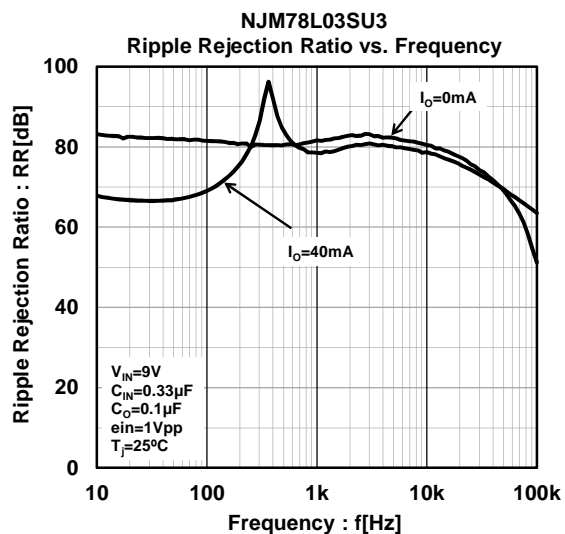
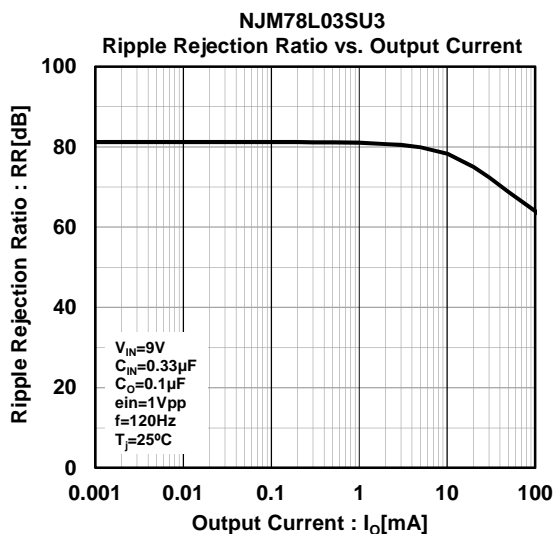
4層内箔面積 : 74.2x74.2mm, JEDEC Standard JESD51-5 に準拠しサーマルビアホールを適用

■ 特性例 (3V)

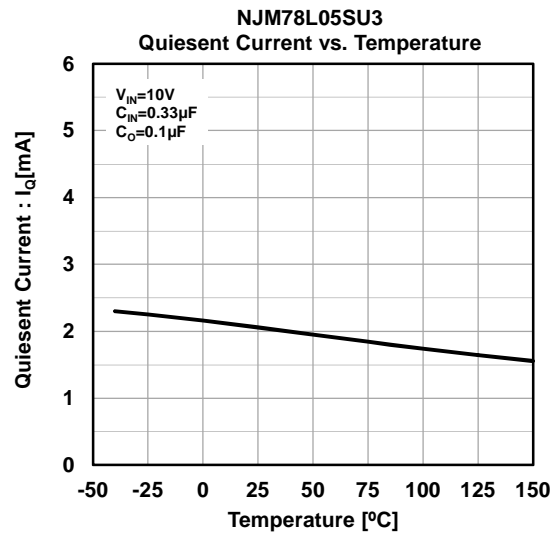
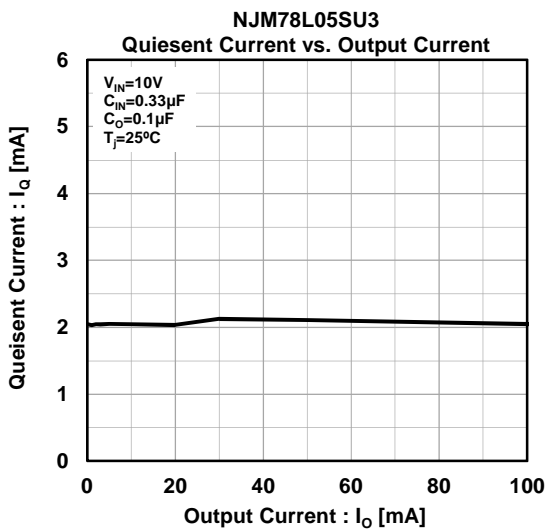
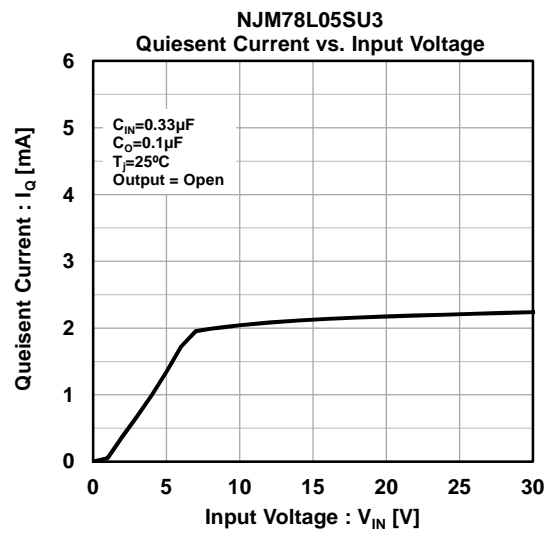
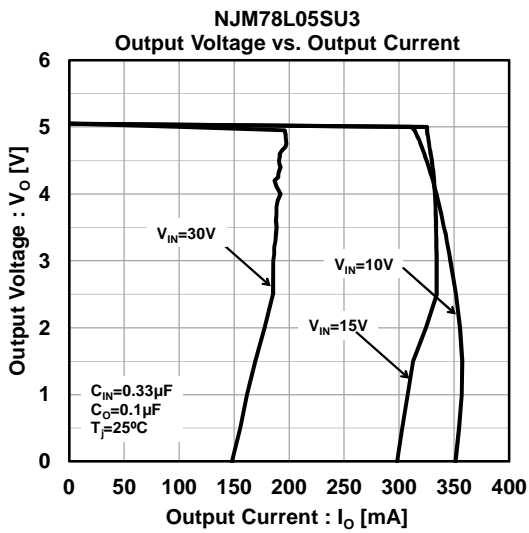
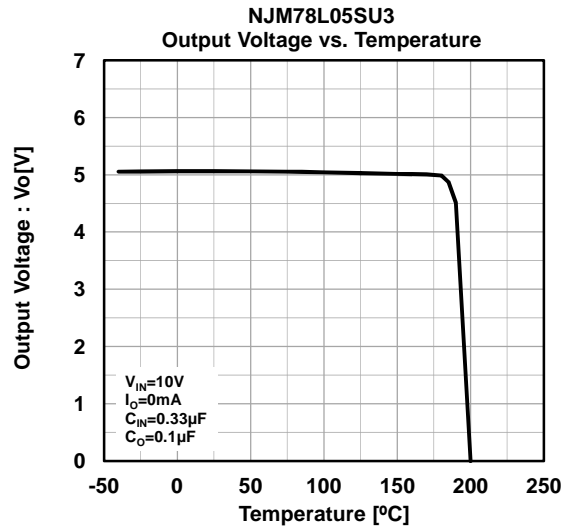
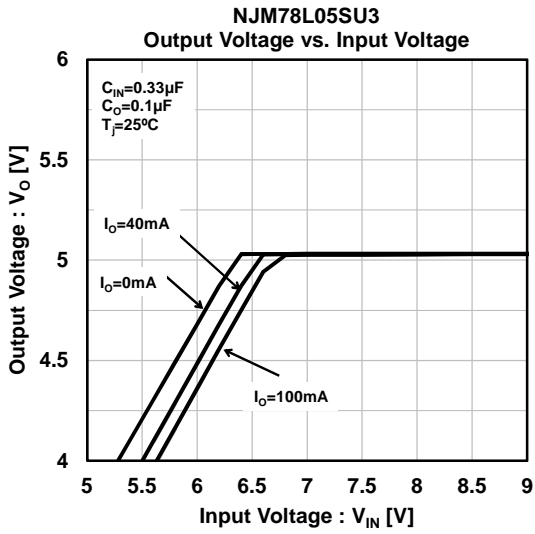


NJM78L00S

■ 特性例 (3V)

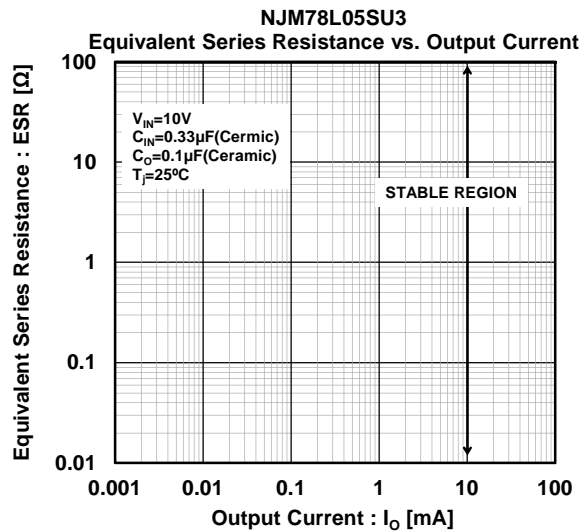
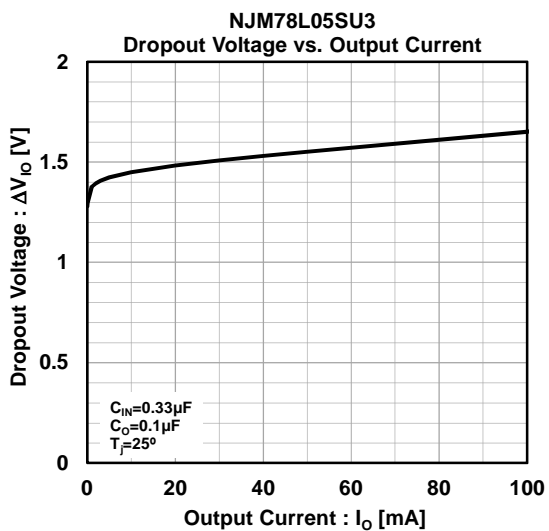
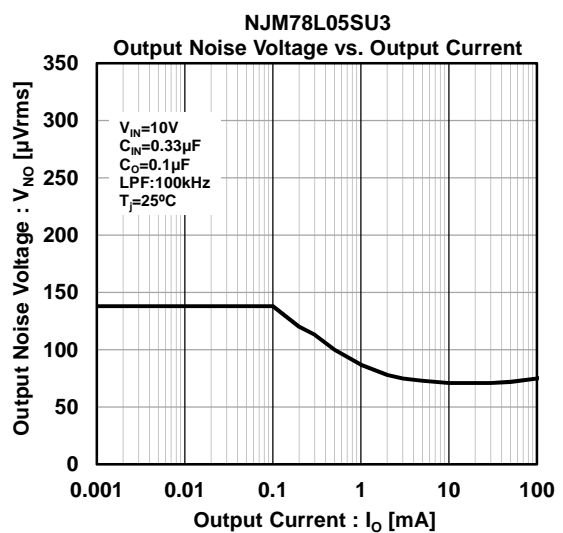
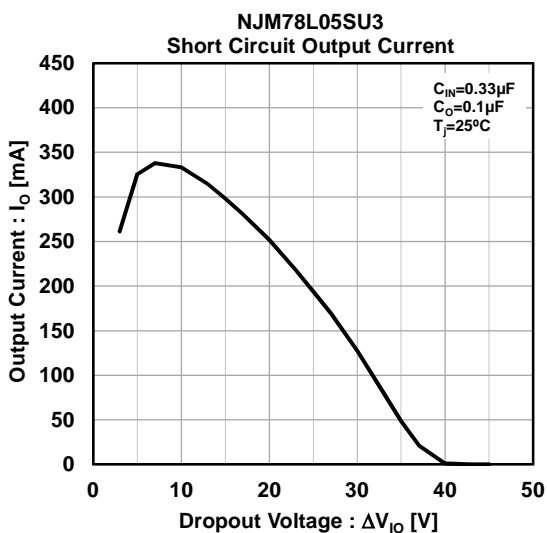
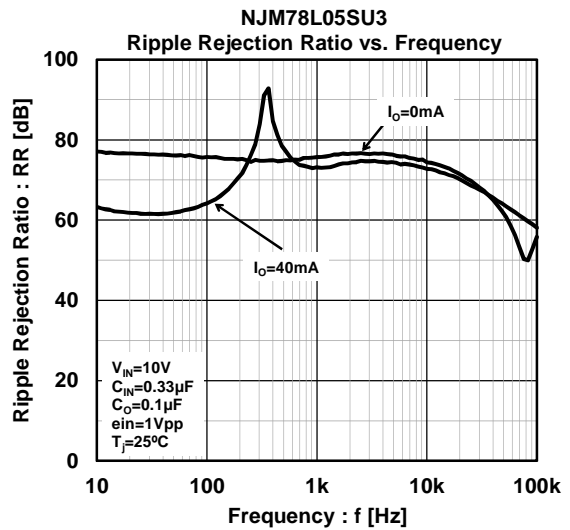
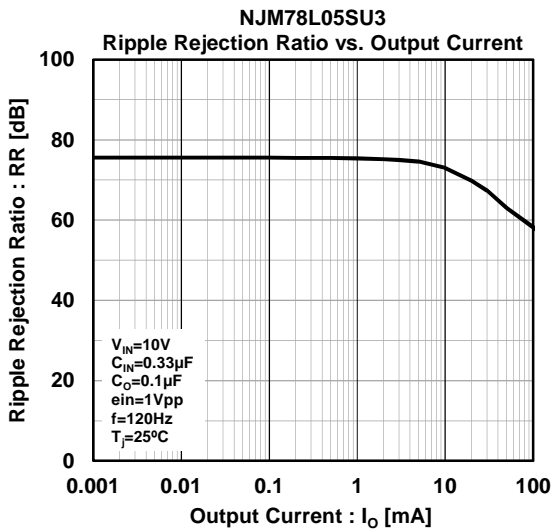


■ 特性例 (5V)

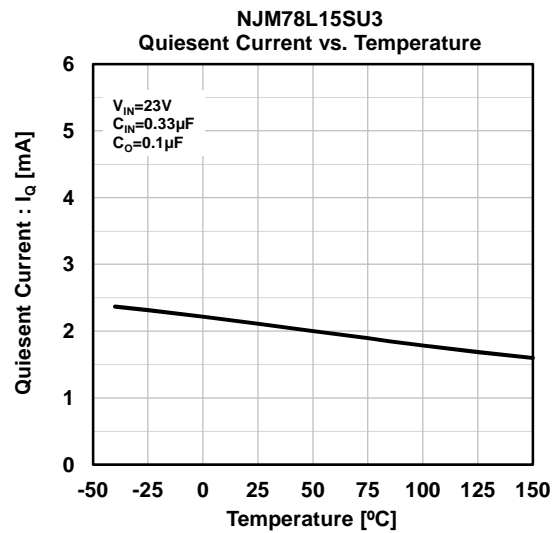
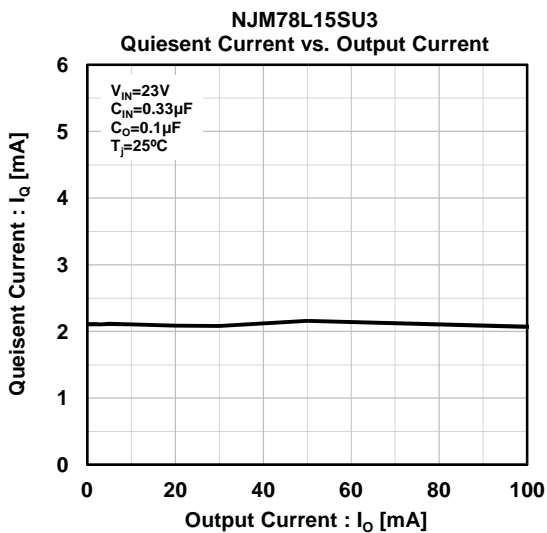
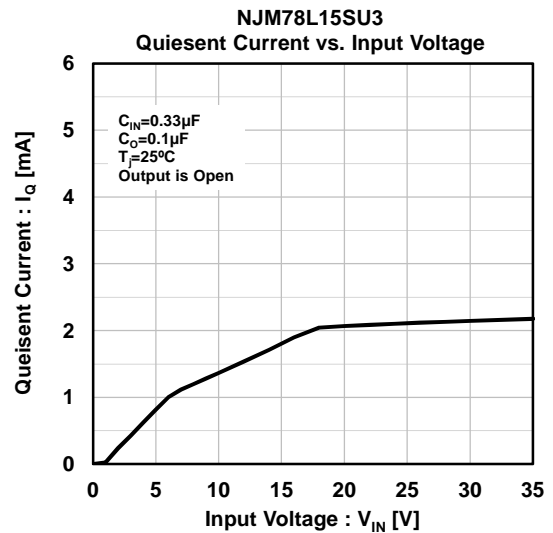
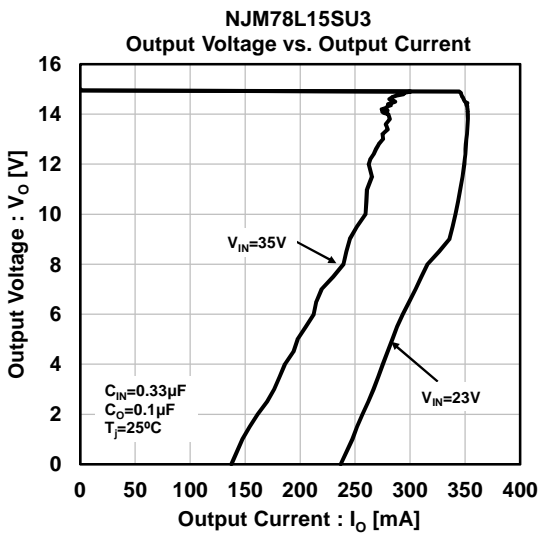
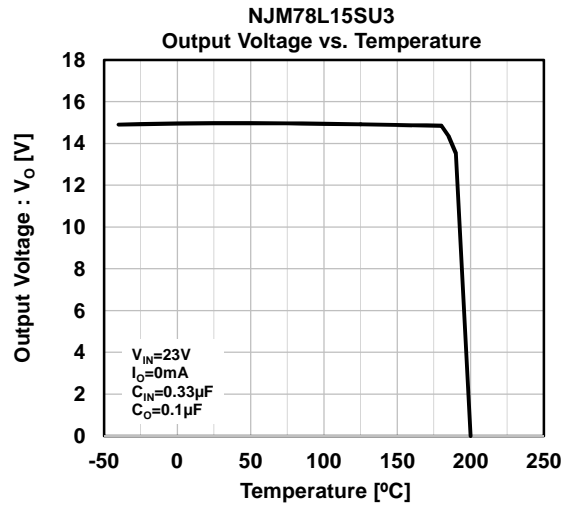
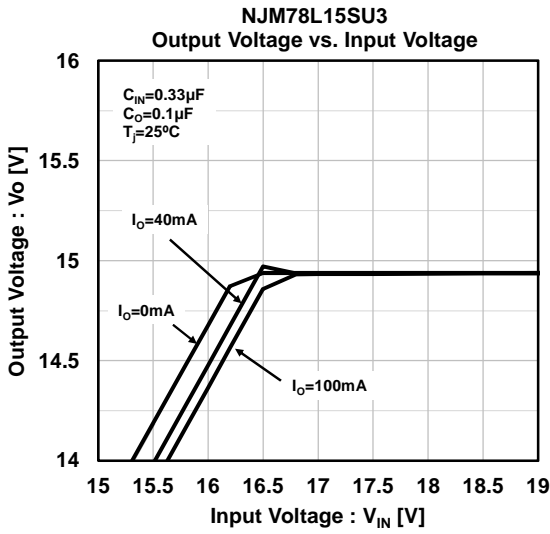


NJM78L00S

■ 特性例 (5V)

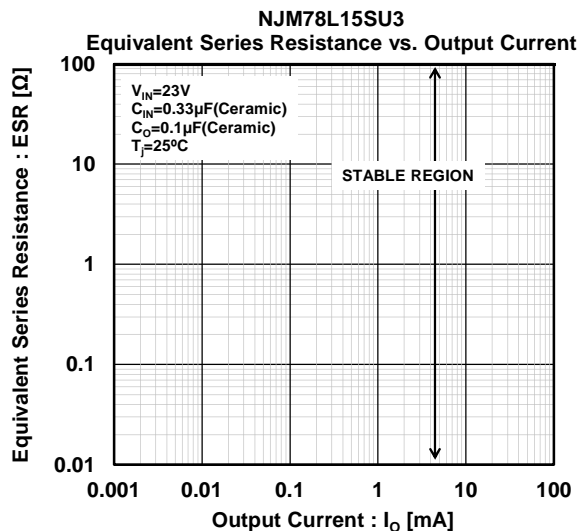
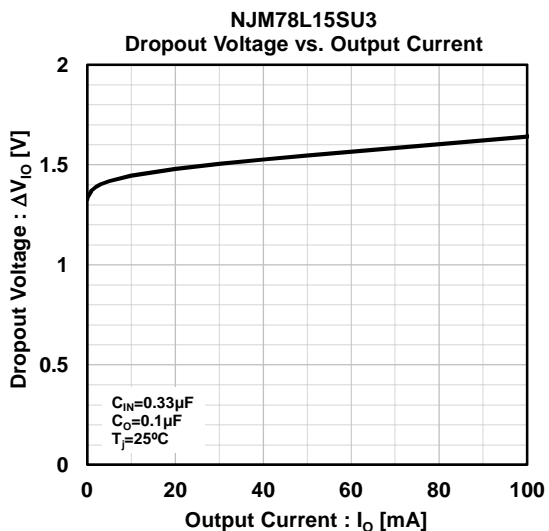
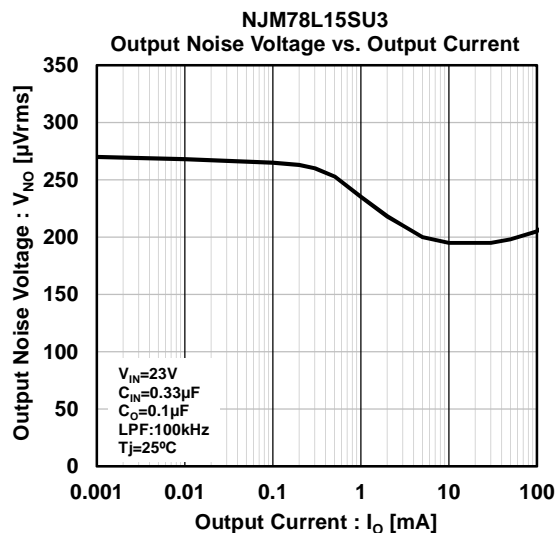
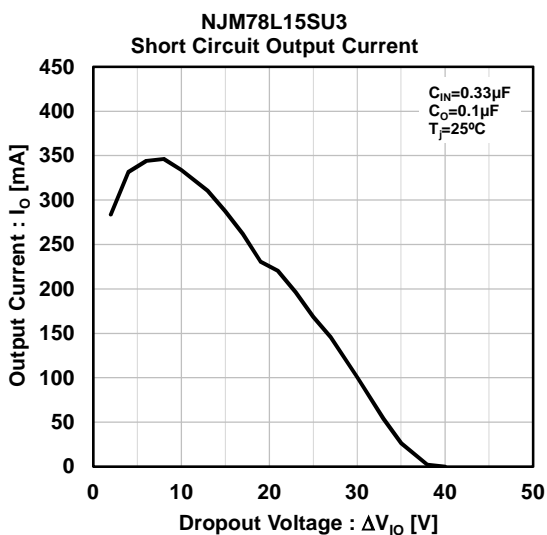
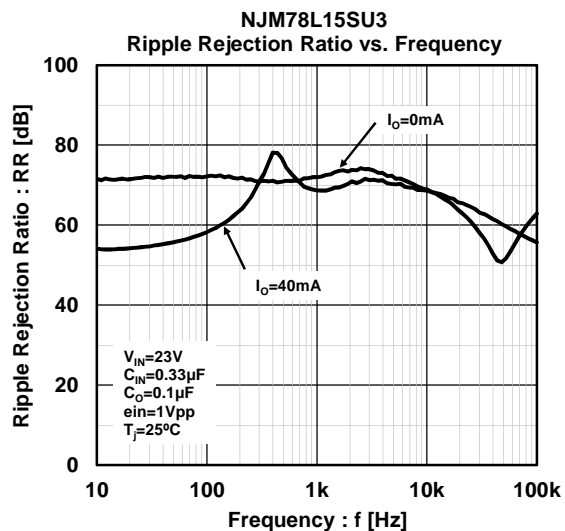
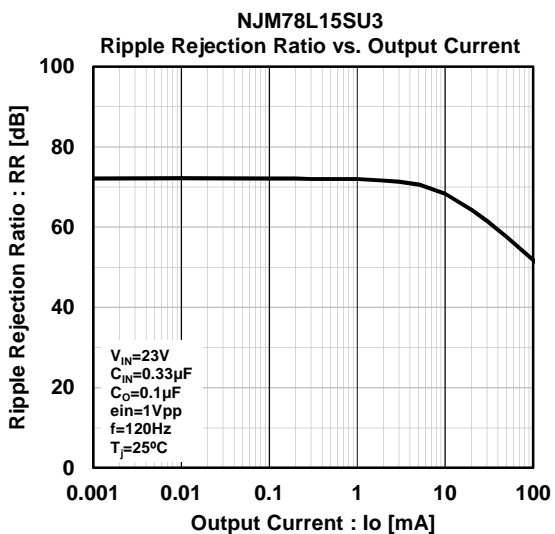


■ 特性例 (15V)



NJM78L00S

■ 特性例 (15V)



MEMO

<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものではありません。