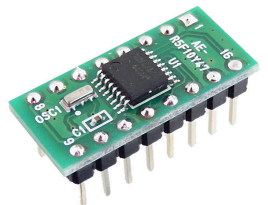


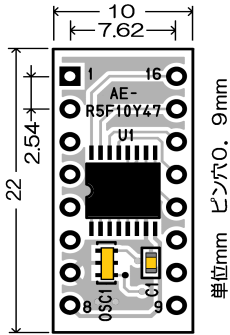
RL78/G10フラッシュマイコンDIP化モジュール

2. 54mm16ピンDIP300mil幅サイズの基板に変換実装しました。

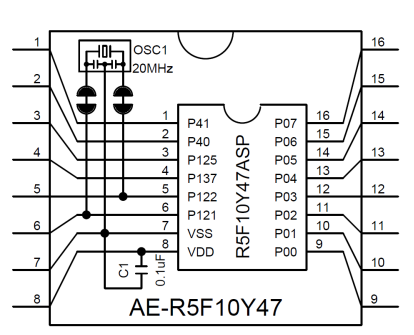


- ◆ルネサスE1エミュレータを使用してソフトウェア書き込みが可能です。
- ◆超低消費電力。動作時46 μ A/MHz、スタンバイ時560nA
- ◆高速オンチップオシレータ：1.25~2.0MHz (VDD2.7~5.5V) 基板上には2.0MHzセラロック実装済。
- ◆低速オンチップオシレータ：15kHz
- ◆コードフラッシュメモリ：4KB、RAM：512B
- ◆最小命令実行時間：0.05 μ s (2.0MHz動作時)
- ◆汎用レジスタ：8bit x 8 ◆I/Oポート x 14
- ◆10ビットA/Dコンバータ：7ch (2.4V~5.5V動作)
- ◆タイマ：16bit x 4ch、ウォッチドッグタイマ x 1、12bitインターバルタイマ x 1、タイマ出力 x 4 (PWM出力 x 3)
- ◆シリアルインタフェース：CSI x 2、簡易I2C x 1、UART x 1

■基板外形図■

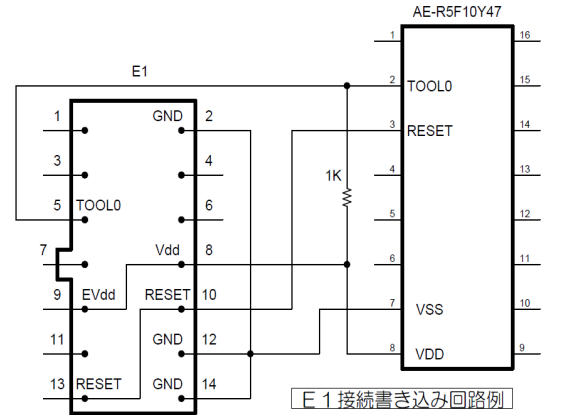


■基板回路図■



■ソフトウェア開発■

- ・ソフトウェア開発にはルネサスエレクトロニクス社【無償評価版】統合開発環境 CS+ for CC V3.00.00 やパスル感覚でプログラム作成できる Applet EZ for RL78 などをご使用いただけます。
- ・下図はE1エミュレータを使用した場合の書き込み回路例です。
- ・書き込みソフトは「Renesas Flash Programmer V2.05」をご使用ください。



■端子概要■ (ポートの兼用機能など詳しい説明はメーカーマニュアルをご参照ください)

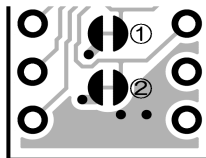
番号	入出力	機能名称	兼用機能	リセット時	機能
1	入出力	P41	TI03/INTP2	入力ポート	ポート4。2ビット入出力ポート。1ビット単位で入/出力の指定可能。入力ポートではソフトウェアの設定により内蔵プルアップ抵抗を使用可能。
2	入出力	P40	KR0/TOOL0/ (PCLBUZ0)/ (TI01/TO01)	入力ポート	
3	入力	P125	KR1/ nRESET(負論理)	入力ポート	ポート12。P121、P122とともに3ビット入力専用ポートを構成します。P125はソフトウェアの設定により内蔵プルアップ抵抗の使用可能。
4	入力	P137	TI00/INTP0	入力ポート	ポート13。1ビット入力専用ポート。
5	入力	P122	X2/EXCLK/(INTP2)	入力ポート	ポート12。P125とともに3ビット入力専用ポートを構成します。出荷時はセラロックOSC1に接続済みです。
6	入力	P121	X1/(INTP3)	入力ポート	
7	電源-	VSS			電源グランド端子
8	電源+	VDD			電源+ 2.7~5.5V
9	入出力	P00	SO00/TXD0/ INTP1	入力ポート	ポート0。8ビット入出力ポート。1ビット単位で入/出力を指定可能。
10	入出力	P01	ANI0/SI00/ RXD0/SDA00/KR2	アナログ入力	入力ポートでは、ソフトウェアの設定により内蔵プルアップ抵抗を使用可能。 P00、P01、P06、P07の出力はN-chのオープンレイン出力 (VDD耐圧) に設定可能。 P01~P07はアナログ入力に設定可能。
11	入出力	P02	ANI1/SCK00/ SCL00/PCLBUZ0/ KR3/VGOUT0		
12	入出力	P03	ANI2/TO00/KR4/ INTP1)/IVCMP0		
13	入出力	P04	ANI3/TI01/TO01/ KR5/IVREF0		
14	入出力	P05	ANI4/TI02/TO02/ SO01		
15	入出力	P06	ANI5/SCLA0/ INTP3/SI01		
16	入出力	P07	ANI6/SDAA0/ TO03/SCK01		

端子名称	入出力	未使用時の推奨接続方法
P00~P07	入出力	入力時：個別に抵抗を介して、VDDまたはVSSに接続してください。 出力時：オープンにしてください。
P40/ TOOL0		入力時：個別に抵抗を介して、VDDに接続してください。 出力時：オープンにしてください。
P41		入力時：個別に抵抗を介して、VDDまたはVSSに接続してください。 出力時：オープンにしてください。
P121,P122	入力	個別に抵抗を介して、VDDまたはVSSに接続してください。
P125/ nRESET	入力	PORTSELB=1の状態で、オープンまたはVDDに接続してください。
P137	入力	個別に抵抗を介して、VDDまたはVSSに接続してください。

詳しい説明はメーカーマニュアルをご参照ください。

■ソルダ (はんだ) ジャンパー■

- ・基板裏面のソルダジャンパーは2.0MHz外部発振子の接続/切断に使用します。出荷時は接続されていますので、内部発振回路を使う場合、あるいは基板外部に発振回路等を接続する場合は①②の中心で接続しているパターンを両方カッター等で切断してください。
- ・切断の場合は、他のパターンや、ご自身の手指を傷つけないようにご注意ください。
- ・再接続の際はハンダを盛って、半月パターン双方をショートしてください。



中心 (X印の部分) を切断します。

リセット解除時のP40/TOOL0と動作モードとの関係

P40/TOOL0	動作モード
VDD	通常動作モード
0V	フラッシュ・メモリ・プログラミング・モード

絶対最大定格

(TA = 25 °C)

項目	略号	条件	定格	単位
電源電圧	VDD		-0.5~+6.5	V
入力電圧	Vih		-0.3~VDD+0.3 [※]	V
出力電圧	Vol		-0.3~VDD+0.3	V
ハイ・レベル出力電流	Ioh1	1端子	-40	mA
		端子合計 P40, P41	-70	mA
	端子合計 P00~P07	-100	mA	
ロウ・レベル出力電流	Iol1	1端子	40	mA
		端子合計 P40, P41	70	mA
端子合計 P00~P07	100	mA		
動作周囲温度	TA		-40~+85	°C
保存温度	Tstg		-65~+150	°C

注 6. 5V以下であること。
注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

備考1. 特に指定のないかぎり、兼用端子の特性はポート端子の特性と同等です。
備考2. VSSを基準電圧とする。

詳細はメーカーマニュアルをご覧ください。

機能概要

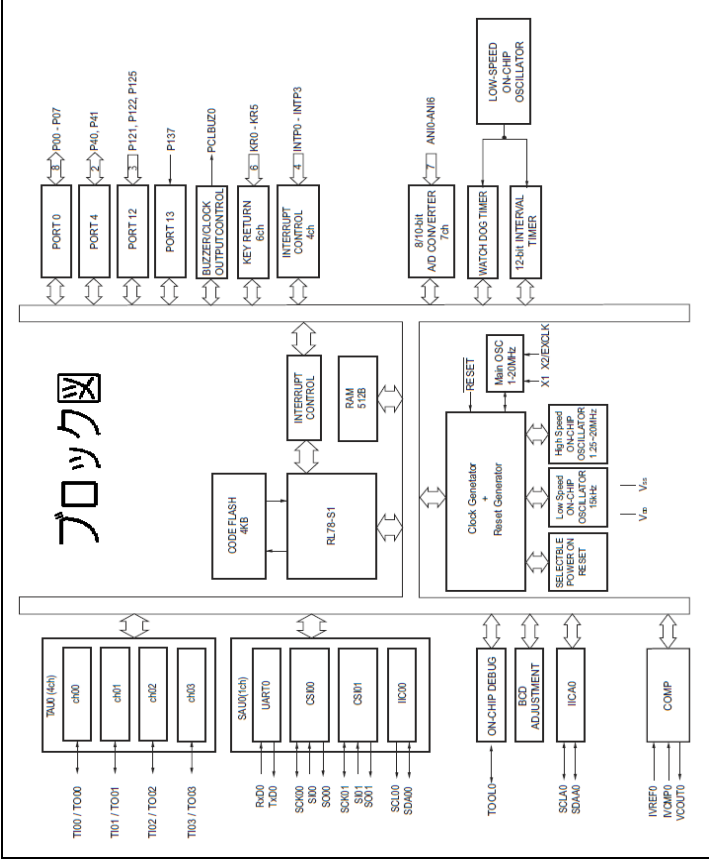
周辺I/Oリダイレクション・レジスタ (PIOR) を 00Hに設定したときの機能概要を示します。

項目		16ピン
コード・フラッシュ・メモリ		R5F10Y44ASP 1KB R5F10Y46ASP 2KB R5F10Y47ASP 4KB
RAM		128B 256B 512B
メイン・システム・クロック	高速システム・クロック	X1, X2 (水晶/セラミック) 発振, 外部メイン・システム・クロック入力 (EXCLK) : 1~20 MHz, V _{DD} = 2.7~5.5 V, 1~5MHz, V _{DD} = 2.0~5.5V ^{※3}
	高速オンチップ・オシレータ・クロック	・ 1.25~20 MHz (V _{DD} = 2.7~5.5 V) ・ 1.25~5MHz (V _{DD} = 2.0~5.5V ^{※3})
低速オンチップ・オシレータ・クロック		15 kHz (TYP.)
汎用レジスタ		8ビット・レジスタ×8
最小命令実行時間		0.05 μs (20 MHz 動作時)
命令セット		・ データ転送 (8ビット) ・ 加減/論理演算 (8ビット) ・ 乗算 (8ビット×8ビット) ・ ローテート, バレル・シフト, ビット操作 (セット, リセット, テスト, プール演算) など
I/Oポート	合計	14
	CMOS 入出力	10 (N-ch O.D.出力 (V _{DD} 耐圧): 4)
タイマ	CMOS 入力	4
	16ビット・タイマ	4チャンネル
	ウォッチドッグ・タイマ	1チャンネル
	12ビット・インターバル・タイマ	1チャンネル
タイマ出力		4本 (PWM出力: 3本 ^{※1})
クロック出力/プーザ出力		1本 2.44 kHz ~ 10 MHz (周辺ハードウェア・クロック : f _{MAIN} = 20 MHz 動作時)
コンバータ		1
8/10ビット分解能A/Dコンバータ		7チャンネル
シリアル・インタフェース		CSI: 2チャンネル 簡易I ² C: 1チャンネル UART: 1チャンネル
ベクタ割り込み要因	I ² Cバス	1チャンネル
	内部	14
キー割り込み	外部	5
	キー割り込み	6
リセット		・ RESET端子によるリセット ・ ウォッチドッグ・タイマによる内部リセット ・ セクタプル・パワーオン・リセットによる内部リセット ・ 正電圧の移行による内部リセット ^{※2} ・ データ保持下電圧による内部リセット
セクタプル・パワーオン・リセット回路		・ 検出電圧 立ち上がり (V _{SPDR}): 2.25 V/2.68 V/3.02 V/4.45 V (MAX.) 立ち下がり (V _{SPDR}): 2.20 V/2.62 V/2.96 V/4.37 V (MAX.)
オンチップ・デバッグ機能		あり
電源電圧		V _{DD} = 2.0~5.5V
動作周囲温度		T _A = -40~+85 °C

電源電流特性 (T_A = -40~+85 °C, 2.0 V_{DD} ≤ V_{DD} ≤ 5.5 V, V_{SS} = 0 V)

項目	符号	条件	MIN	TYP	MAX	単位
電源電流 ^{※1}	I _{DD1}	動作	f _{in} = 20MHz V _{DD} = 3.0V, 5.0V	0.91		mA
		待機	f _{in} = 20MHz V _{DD} = 3.0V, 5.0V	1.57	2.04	
	I _{DD2}	基本動作	f _{in} = 5MHz V _{DD} = 3.0V, 5.0V	0.85	1.15	
		通常動作	f _{in} = 5MHz V _{DD} = 3.0V, 5.0V	0.85	1.15	
I _{DD3}	HALTモード	f _{in} = 20MHz V _{DD} = 3.0V, 5.0V	350	820	μA	
I _{DD4}	STOPモード	f _{in} = 5MHz V _{DD} = 3.0V, 5.0V	290	600	μA	
I _{DD5}	STOPモード	V _{DD} = 3.0V	0.56	2.00	μA	

注1. V_{DD}に流れる電流です。入力端子をV_{DD}またはV_{SS}に固定した状態での入力ーク電流を含みます。ただし、A/Oコンパタ、I/Oポート、内蔵フルアップ/フルダウン抵抗に流れる電流は含みません。
注2. フラッシュ・メモリでのHALT命令実行時。
注3. ウォッチドッグ・タイマに流れる電流は含みません。



機能説明

機能名称	機能
AN/D-A/D	ADコンバータのアナログ入力 (図10-23 アナログ入力端子の処理参照)
I/VOOUT0	コンパレータ出力
I/VCMP0	コンパレータのアナログ入力
I/VREF0	コンパレータの基準電圧入力
INTP0/INTP3	外部割り込み要求入力
KR0-KR5	有効エッジ指定: 立ち上がり, 立ち下がり, 立ち上がり立ち下がり両方の両エッジ キー割り込み入力 有効エッジ指定: 立ち上がり, 立ち下がり
PCLBUZ0	クロック出力/プーザ出力
RESET	ロク・レベル・アクティブのシステム・リセット入力。 外部リセットを使用しない場合は、直接または抵抗を介してV _{DD} に接続してください。
Rx00	シリアル・インタフェースUART0のシリアル・データ入力
Tx00	シリアル・インタフェースUART0のシリアル・データ出力
SOx00, SOx01	シリアル・インタフェースCSx00, CSx01のシリアル・クロック入力/出力
SI00, SI01	シリアル・インタフェースCSx00, CSx01のシリアル・データ入力
SO00, SO01	シリアル・インタフェースCSx00, CSx01のシリアル・データ出力
SCL00	シリアル・インタフェースIIC00のシリアル・クロック出力
SDA00	シリアル・インタフェースIIC00のシリアル・データ入力
SCLA0	シリアル・インタフェースIICA0のクロック入力
SDAA	シリアル・インタフェースIICA0のシリアル・データ入力
TIO0-TIO3	16ビット・タイマ0-03への外部カウンタ・クロック/キャプチャ・トリガ入力
TO00-T003	16ビット・タイマ0-03のタイマ出力
X1, X2	メイン・システム・クロック用共振子接続
EXCLK	メイン・システム・クロック用外部クロック入力
V _{DD}	正電源
V _{SS}	グラウンド電位
TO0L0	フラッシュ・メモリ・プログラム/デバッグ用データ入力

オンチップ・オシレータ特性 (T_A = -40~+85 °C, 2.0 V_{DD} ≤ V_{DD} ≤ 5.5 V, V_{SS} = 0 V)

発振子	符号	条件	MIN	TYP	MAX	単位
高速オンチップ・オシレータ・クロック周波数 ^{※1,2}	f _{in}		1.25		20	MHz
高速オンチップ・オシレータ・クロック周波数精度		T _A = 20~+85 °C	-2.0		+2.0	%
		T _A = 40~-20 °C	-3.0		+3.0	%
低速オンチップ・オシレータ・クロック周波数	f _l			15		MHz
低速オンチップ・オシレータ・クロック周波数精度			-15		+15	%