HX711 使用

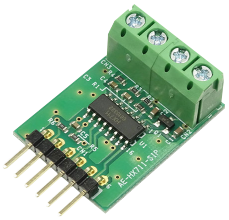
# ロードセル用 AD コンバータモジュール基板

AE-HX711-SIP

## 主な仕様

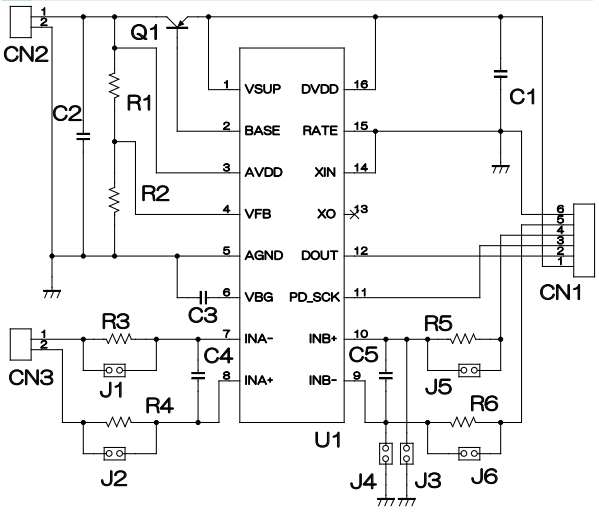
Arduino やマイコンなどに接続してロードセルの抵抗値の変化を測定し、重り等で校正をすることで、重さを量ることが出来ます。クロック (PD_SCK) とデータ (DOUT) の 2 信号で、Arduino などの GPIO で通信します。

弊社通販サイトに 参考用 Arduino サンプルスケッチがございます。GitHub に HX711 ライブラリがあり、ソフト制作の参考になります。ロードセルとは VDD・GND・INA+・INA- の 4 線で接続します。



動作電圧 : 5V（4.5 ～ 5.5V）
出力データレート : 10sps
AD コンバータ分解能：24 ビット

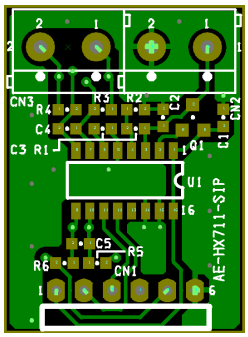
## 回路図




## ピンアサイン

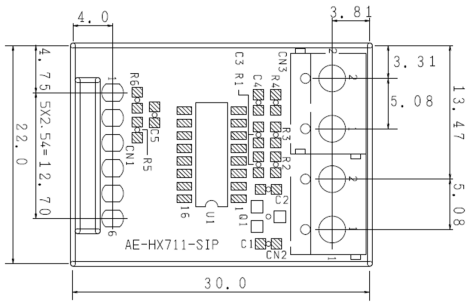
| CN1 | 名称 | 機能 |
|---|---|---|
| 1 | VDD | 電源入力 DC5V |
| 2 | DAT | データ出力 |
| 3 | CLK | クロック入力 |
| 4 | INPB | Bch+ 入力 |
| 5 | INNB | Bch- 入力 |
| 6 | GND | GND |
| CN2 | 名称 | 機能 |
| 1 | AVDD | ロードセル用電源 |
| 2 | GND | GND |
| CN3 | 名称 | 機能 |
| 1 | INNA | Ach- 入力 |
| 2 | INPA | Ach+ 入力 |

CN3 CN2




CN1

## 基板外形




## 部品表

| 記号 | 値・定格 | 型番・備考 |
|---|---|---|
| C1,C2 | 10uF 6.3V | |
| C3,4,5 | 0.1uF 50V | |
| Q1 | トランジスタ | MMBT3906 |
| R1 | 20k Ω | |
| R2 | 8.2k Ω | |
| R3 ～ R6 | 100 Ω | |
| U1 | A/D コンバータ | HX711 |
| CN1 | ピンヘッダ 6 P | |
| CN2,3 | 端子台 | 小型縦型 2 ピンタイプ |

使用部品は変更となる場合が御座います。ご了承ください。

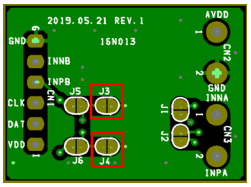
弊社通販サイトの本商品に関するページはこちらです。
http://akizukidenshi.com/catalog/g/gK-12370/

㈱秋月電子通商

## 基板はんだジャンパー

・J1、J2、J5、J6 は入力抵抗 100 Ωを「使用する」「使用しない」の選択です。通常は入力抵抗を使用しますので、はんだジャンパーしません。

・J3、J4 はＢチャンネル入力を使用しない場合にＧＮＤに接続するはんだジャンパーです。通常はＢチャンネル入力を使用しませんのではんだジャンパーしてください。

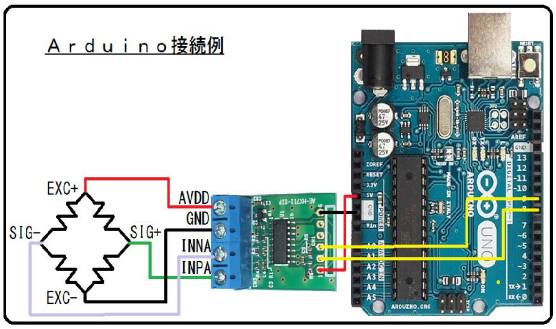



## 製作

・CN1 はご用途に合わせて取り付け方向（上向き、下向き）をお選びください。

・CN2、CN3 は側面の溝と突起をスライドさせて、2 個を組み合わせてからはんだ付けしてください。

## Arduino 接続例




下記の表と接続例に従ってロードセルと CN2、3 の各ピンを、Arduino と CN1 の各ピンを接続します（商品ページ掲載のサンプルスケッチ用です）。

| ロードセル | AE-HX711-SIP | | Arduino |
|---|---|---|---|
| | CN2,3 | CN1 | |
| EXC+ | AVDD | VDD | 5V |
| EXC- | GND | DAT | 8 |
| SIG- | INNA | CLK | 9 |
| SIG+ | INPA | GND | GND |

## 参考資料

| Pin # | Name | Function | Description |
|---|---|---|---|
| 1 | VSUP | Power | Regulator supply: 2.7 ~ 5.5V |
| 2 | BASE | Analog Output | Regulator control output（NC when not used） |
| 3 | AVDD | Power | Analog supply: 2.6 ~ 5.5V |
| 4 | VFB | Analog Input | Regulator control input（connect to AGND when not used） |
| 5 | AGND | Ground | Analog Ground |
| 6 | VBG | Analog Output | Reference bypass output |
| 7 | INA- | Analog Input | Channel A negative input |
| 8 | INA+ | Analog Input | Channel A positive input |
| 9 | INB- | Analog Input | Channel B negative input |
| 10 | INB+ | Analog Input | Channel B positive input |
| 11 | PD_SCK | Digital Input | Power down control (high active) and serial clock input |
| 12 | DOUT | Digital Output | Serial data output |
| 13 | XO | Digital I/O | Crystal I/O (NC when not used） |
| 14 | XI | Digital Input | Crystal I/O or external clock input, 0: use on-chip oscillator |
| 15 | RATE | Digital Input | Output data rate control, 0: 10Hz; 1: 80Hz |
| 16 | DVDD | Power | Digital supply: 2.6 ~ 5.5V |

**Table 1 Pin Description**

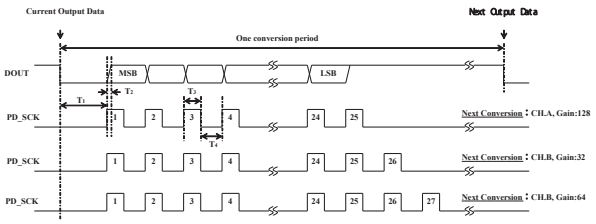



**Fig.2 Data output, input and gain selection timing and control**

**KEY ELECTRICAL CHARACTERISTICS**

| Parameter | Notes | MIN | TYP | MAX | UNIT |
|---|---|---|---|---|---|
| Full scale differential input range | V(inp)-V(inn) | | ±0.5(AVDD/GAIN) | | V |
| Common mode input | | AGND+1.2 | | AVDD-1.3 | V |
| Output data rate | Internal Oscillator, RATE = 0 | | 10 | | Hz |
| | Internal Oscillator, RATE = DVDD | | 80 | | |
| | Crystal or external clock, RATE = 0 | | $f_{clk}$/1,105,920 | | |
| | Crystal or external clock, RATE = DVDD | | $f_{clk}$/138,240 | | |
| Output data coding | 2′s complement | 800000 | | 7FFFFF | HEX |
| Output settling time (1) | RATE = 0 | | 400 | | ms |
| | RATE = DVDD | | 50 | | |
| Input offset drift | Gain = 128 | | 0.2 | | mV |
| | Gain = 64 | | 0.4 | | |
| Input noise | Gain = 128， RATE = 0 | | 50 | | nV(rms) |
| | Gain = 128， RATE = DVDD | | 90 | | |
| Temperature drift | Input offset（Gain = 128） | | ±6 | | nV/℃ |
| | Gain（Gain = 128） | | ±5 | | ppm/℃ |
| Input common mode rejection | Gain = 128， RATE = 0 | | 100 | | dB |
| Power supply rejection | Gain = 128， RATE = 0 | | 100 | | dB |
| Reference bypass（$V_{BG}$） | | | 1.25 | | V |
| Crystal or external clock frequency | | 1 | 11.0592 | 20 | MHz |
| Power supply voltage | DVDD | 2.6 | | 5.5 | V |
| | AVDD，VSUP | 2.6 | | 5.5 | |
| Analog supply current (including regulator) | Normal | | 1400 | | ⊠A |
| | Power down | | 0.3 | | |
| Digital supply current | Normal | | 100 | | ⊠A |
| | Power down | | 0.2 | | |

（1）Settling time refers to the time from power up, reset, input channel change and gain change to valid stable output data.

**Table 2 Key Electrical Characteristics**

詳細な資料は弊社通販サイトに掲載されています。