

15V、1.5A同期整流式 昇降圧DC/DC コンバータ

特長

- 出力電圧より高い、低い、または等しい入力電圧で出力電圧を安定化
- 入力および出力電圧範囲: 2.5V ~ 15V
- 1.5Aの連続出力電流: $V_{IN} \geq 5V$ 、 $V_{OUT} = 5V$ 、PWMモード
- 単一インダクタ構成
- 高精度のRUNピンしきい値
- 効率: 最大95%
- 800kHzのスイッチング周波数、600kHz ~ 1.5MHzの範囲で同期可能
- Burst Mode[®]動作時の無負荷時静止電流: 49 μ A
- シャットダウン時の出力切断
- シャットダウン電流: 1 μ A未滿
- 内部ソフトスタート
- 熱特性が改善された小型14ピン(3mm \times 4mm \times 0.75mm)DFNパッケージおよび16ピンMSOPパッケージ

アプリケーション

- 1セル、2セルまたは3セルのリチウムイオン・バッテリー、マルチセルのアルカリ/NiMHバッテリーによる3.3Vまたは5Vの供給
- RFトランスミッタ
- 軍用、産業用電源システム

概要

LTC[®]3111は、入力および出力電圧範囲の広い固定周波数同期整流式昇降圧DC/DCコンバータです。独自の4スイッチ・シングル・インダクタ・アーキテクチャにより、出力電圧より高い、低い、または等しい入力電圧から低ノイズで継ぎ目のない動作を実現します。

LTC3111は入力および出力電圧範囲が2.5V ~ 15Vと広いので、1セルまたは複数セルのバッテリー、バックアップ・コンデンサ、ACアダプタなどのさまざまな電源アプリケーションに適しています。R_{DS(ON)}の小さなNチャンネルMOSFETスイッチを内蔵しており、PWM動作とBurst Mode動作を選択可能なので、広範な動作条件にわたって高い効率を実現します。

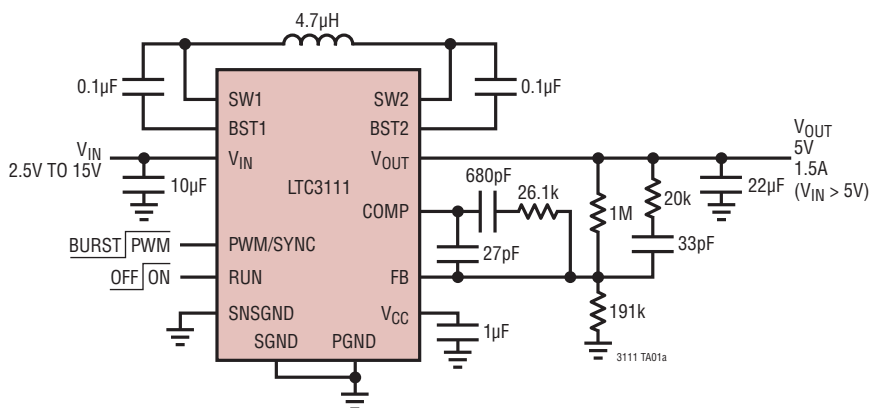
高精度のRUNピンにより、コンバータのオンしきい値電圧をユーザが設定できます。このほかに、短絡保護、内部ソフトスタート、サーマル・シャットダウンなどの特長を備えています。

LTC3111は、熱特性が改善された14ピン(3mm \times 4mm \times 0.75mm)DFNパッケージおよび16ピンMSOPパッケージで供給されます。

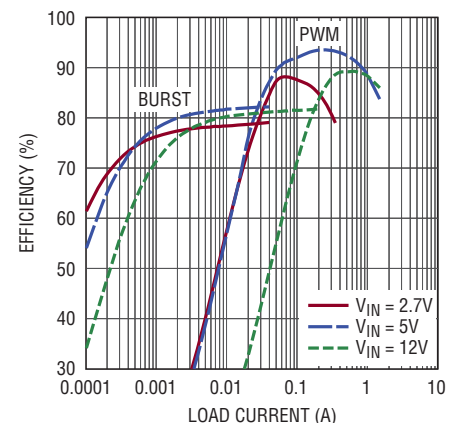
LT、LT、LTC、LTM、Linear Technology、Linearのロゴ、Burst Mode、LTspiceはリニアテクノロジー社の登録商標です。No RSENSEおよびPowerPathはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。6404251、6166527、5481178、6304066、6580258を含む米国特許により保護されています。

標準的応用例

入力電圧範囲の広い5V、800kHz昇降圧レギュレータ



効率、 $V_{OUT} = 5V$



3111 TA01b

3111fa

LTC3111

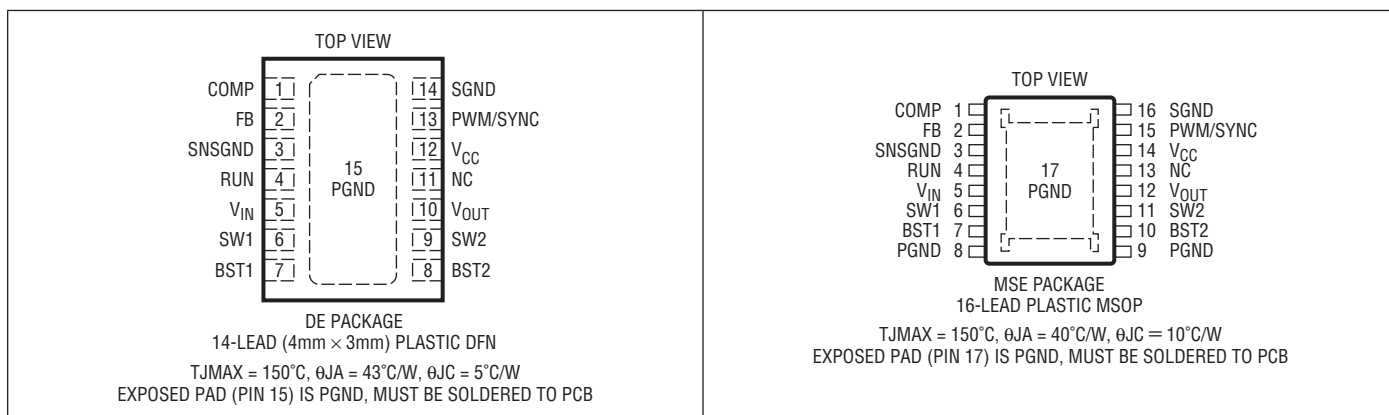
絶対最大定格 (Note 1、3)

V _{IN} 電圧	-0.3V ~ 16V
V _{OUT} 電圧	-0.3V ~ 16V
SW1 電圧 (Note 4)	-0.3V ~ (V _{IN} + 0.3V)
SW2 電圧 (Note 4)	-0.3V ~ (V _{OUT} + 0.3V)
BST1 電圧	(V _{SW1} - 0.3V) ~ (V _{SW1} + 6V)
BST2 電圧	(V _{SW2} - 0.3V) ~ (V _{SW2} + 6V)
RUN の電圧	-0.3V ~ 16V
PWM/SYNC、V _{CC} の電圧	-0.3V ~ 6V
FB、COMP の電圧	-0.3V ~ 6V

動作接合部温度範囲 (Note 2、5)

LTC3111E、LTC3111I	-40°C ~ 125°C
LTC3111H	-40°C ~ 150°C
LTC3111MP	-55°C ~ 150°C
最大接合部温度 (Note 3)	150°C
保存温度範囲	-65°C ~ 150°C
リード温度 (半田付け、10秒)	
MSOP	300°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC3111EDE#PBF	LTC3111EDE#TRPBF	3111	14-Lead (4mm × 3mm) Plastic DFN	-40°C to 125°C
LTC3111IDE#PBF	LTC3111IDE#TRPBF	3111	14-Lead (4mm × 3mm) Plastic DFN	-40°C to 125°C
LTC3111HDE#PBF	LTC3111HDE#TRPBF	3111	14-Lead (4mm × 3mm) Plastic DFN	-40°C to 150°C
LTC3111MPDE#PBF	LTC3111MPDE#TRPBF	3111	14-Lead (4mm × 3mm) Plastic DFN	-55°C to 150°C
LTC3111EMSE#PBF	LTC3111EMSE#TRPBF	3111	16-Lead Plastic MSOP	-40°C to 125°C
LTC3111IMSE#PBF	LTC3111IMSE#TRPBF	3111	16-Lead Plastic MSOP	-40°C to 125°C
LTC3111HMSE#PBF	LTC3111HMSE#TRPBF	3111	16-Lead Plastic MSOP	-40°C to 150°C
LTC3111MPMSE#PBF	LTC3111MPMSE#TRPBF	3111	16-Lead Plastic MSOP	-55°C to 150°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性 ●は規定動作接合部温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ の値 (Note 2)。
注記がない限り、 $V_{IN} = V_{OUT} = \text{PWM}/\text{SYNC} = \text{RUN} = 5\text{V}$ 。

PARAMETER	CONDITION		MIN	TYP	MAX	UNITS
Input Operating Range		●	2.5		15	V
V_{IN} UVLO Threshold	Rising	●	1.9	2.1	2.3	V
V_{IN} UVLO Hysteresis				200		mV
V_{CC} UVLO Threshold	Rising	●	2.2	2.35	2.5	V
V_{CC} UVLO Hysteresis				190		mV
Output Voltage Adjust Range		●	2.5		15	V
INTV _{CC} Clamp Voltage	$V_{IN} = 5\text{V}$ or 15V	●	3.9	4.2	4.5	V
Quiescent Current—Burst Mode Operation	FB = 1V, PWM/SYNC = 0V			55	80	μA
Quiescent Current—Shutdown	RUN = $V_{OUT} = V_{CC} = 0\text{V}$, Not Including Switch Leakage			0	1	μA
Feedback Voltage	PWM Operation	●	0.78	0.8	0.82	V
Feedback Leakage	FB = 0.8V			0	50	nA
NMOS Switch Leakage	Switches A, B, C, D, $V_{IN} = V_{OUT} = 15\text{V}$			0.5	5	μA
NMOS Switch On-Resistance	Switch A			90		m Ω
	Switch B, C, D			105		m Ω
Input Current Limit		●	2.3	3	3.7	A
Peak Current Limit				5.8		A
Burst Current Limit	PWM/SYNC = 0V			0.8		A
Burst Zero Current Threshold	PWM/SYNC = 0V			0.1		A
Reverse Current Limit				-1		A
Maximum Duty Cycle	Percentage of the Period SW2 is Low in Boost Mode (Note 7)	●	85	90		%
Minimum Duty Cycle	Percentage of the Period SW1 is Low in Buck Mode (Note 7)	●			0	%
SW1, SW2 Minimum Low Time	(Note 7)			160		ns
Frequency	PWM/SYNC = 5V	●	700	800	900	kHz
SYNC Frequency Range	(Note 6)	●	600		1500	kHz
PWM/SYNC Threshold		●	0.5	0.9	1.5	V
RUN Threshold to Enable V_{CC}	Rising	●	0.35	0.8	1.15	V
RUN Threshold to Disable V_{CC}	Falling	●	0.3			V
RUN Threshold to Enable Switching	Rising	●	1.15	1.18	1.23	V
RUN Hysteresis				120		mV

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに回復不可能な損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTC3111 は T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTC3111E は、 $0^\circ\text{C} \sim 85^\circ\text{C}$ の接合部温度で仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3111H は $-40^\circ\text{C} \sim 125^\circ\text{C}$ の接合部温度範囲で性能仕様に適合することが保

証されている。LTC3111H は $-40^\circ\text{C} \sim 150^\circ\text{C}$ の接合部温度範囲で性能仕様に適合することが保証されている。LTC3111MP は $-55^\circ\text{C} \sim 150^\circ\text{C}$ の接合部温度範囲で性能仕様に適合することが保証され、テストされている。接合部温度が高いと動作寿命が短くなる。 125°C を超える接合部温度では動作寿命はディレーティングされる。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱インピーダンスおよび他の環境要因と関連した特定の動作条件によって決まることに注意。

電気的特性

Note 3: このデバイスには短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなとき接合部温度は150°Cを超える。規定された最大動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なう恐れがある。

Note 4: デモボード、またはデータシートやアプリケーションノートに使用または説明されているような良好なレイアウト方法が使用されていれば、絶対最大定格で規定されているDC制限値を超える電圧トランジェントがスイッチ・ピンにかかっても、通常動作が中断されることはない。

Note 5: 接合部温度(T_J (°C))は周囲温度(T_A (°C))および電力損失(P_D (W))から次式に従って計算される。

$$T_J = T_A + (P_D \cdot \theta_{JA})$$

ここで、 θ_{JA} (°C/W)はパッケージの熱インピーダンスである。

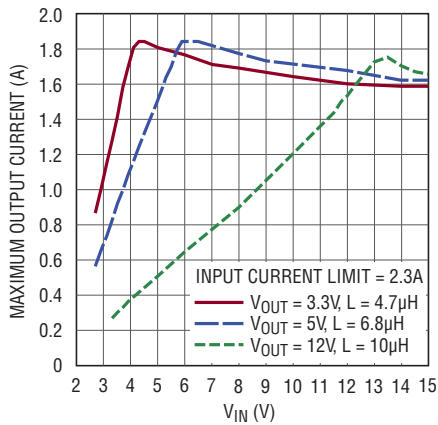
Note 6: SYNCの周波数範囲は方形波を使ってテストされる。100nsの最小“H”時間または最小“L”時間での動作は設計によって確認されている。

Note 7: スイッチ・タイミングの測定は開ループ・テスト構成で行われる。スイッチ・ピンの電圧がインダクタ電流の大きさと方向に左右される場合、非重複期間の間スイッチ・ピンに電圧差が生じることにより、アプリケーションのタイミングがこれらの値からいくらか変化する可能性がある。

標準的性能特性

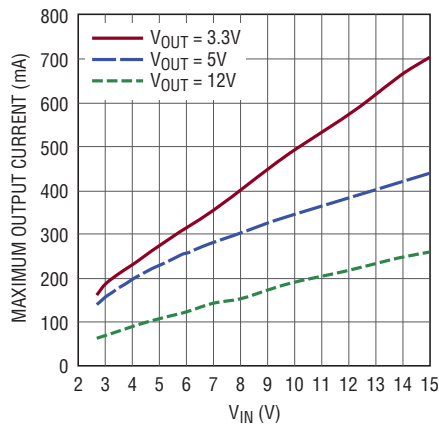
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 5\text{V}$ 、 $V_{OUT} = 5\text{V}$ 。

最大出力電流、PWMモードと V_{IN}



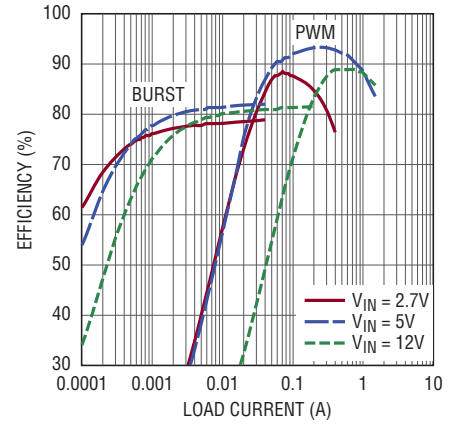
3111 G01

Burst Mode 動作の最大負荷電流と V_{IN}



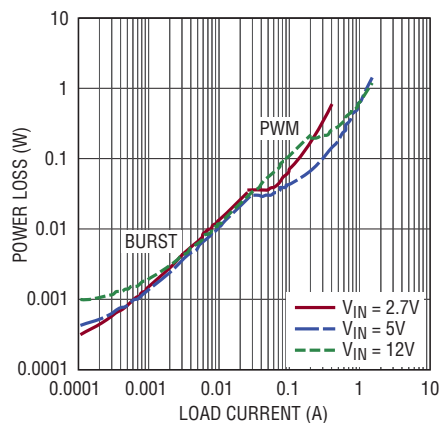
3111 G02

広い V_{IN} から5V V_{OUT} の効率



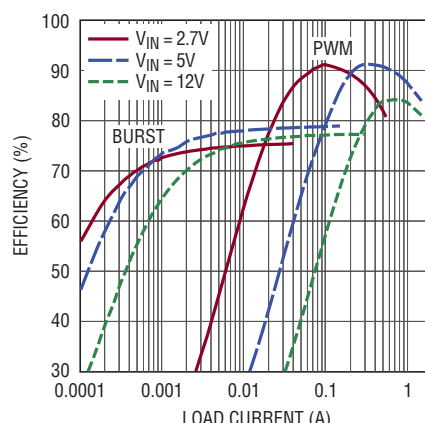
3111 G03

広い V_{IN} から5V V_{OUT} の電力損失



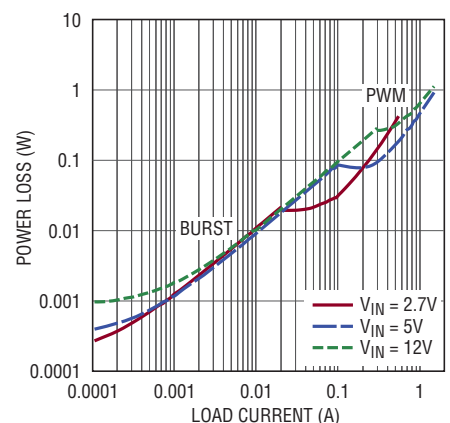
3111 G04

広い V_{IN} から3.3V V_{OUT} の効率



3111 G05

広い V_{IN} から3.3V V_{OUT} の電力損失

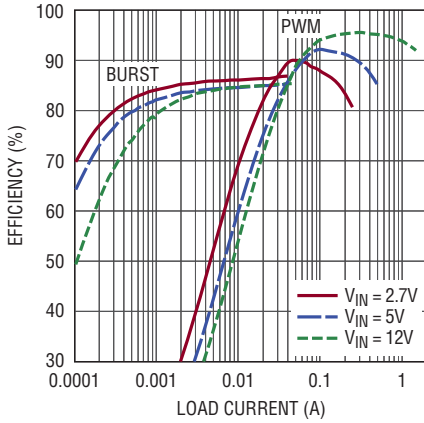


3111 G06

3111fa

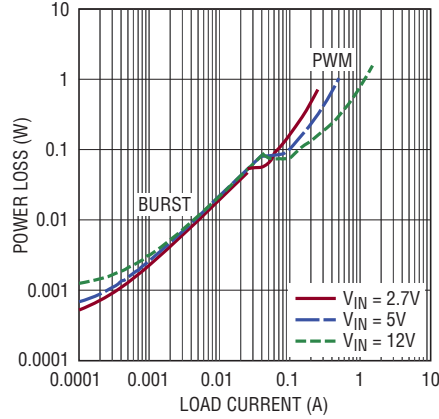
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 5\text{V}$ 、 $V_{OUT} = 5\text{V}$ 。

広い V_{IN} から12V V_{OUT} の効率



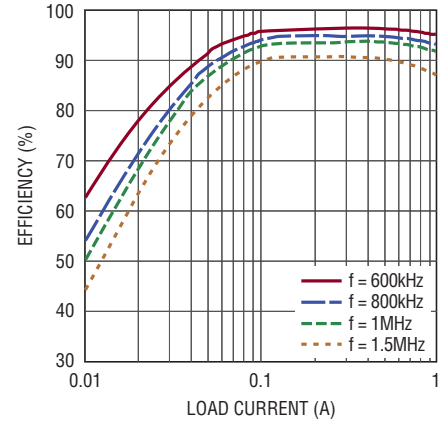
3111 G07

広い V_{IN} から12V V_{OUT} の電力損失



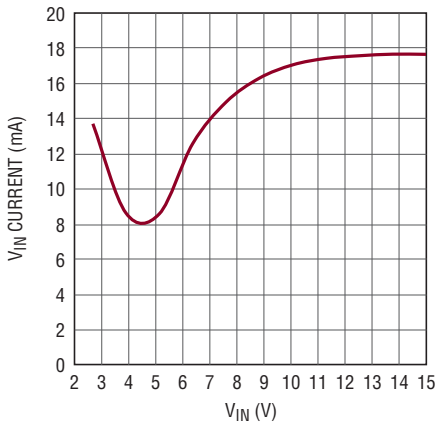
3111 G08

12V入力、12V出力時の効率
 $f = 600\text{kHz}$ 、 800kHz 、 1MHz および
 1.5MHz ($L = 10\mu\text{H}$)



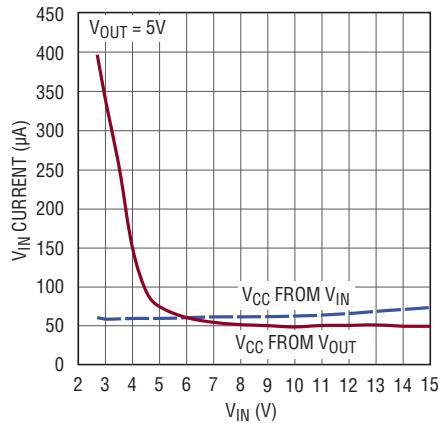
3111 G09

800kHzのPWMモードの無負荷時
入力電流



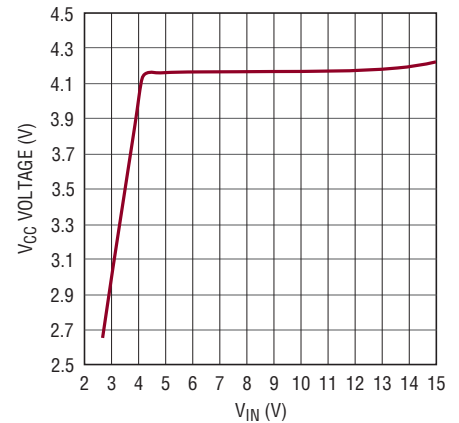
3111 G10

Burst Modeの無負荷時入力電流、
 V_{CC} は V_{IN} またはオプションの
ダイオードを使って V_{OUT} から
バックフィード



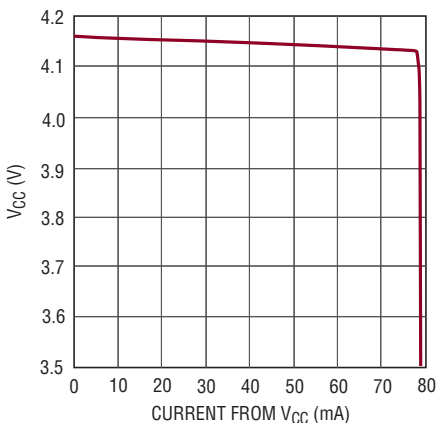
3111 G11

V_{CC} 電圧と V_{IN} (PWMモード、
負荷なし)



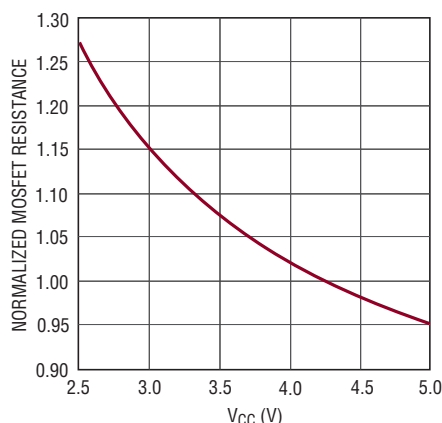
3111 G12

V_{CC} 電圧と V_{CC} 電流



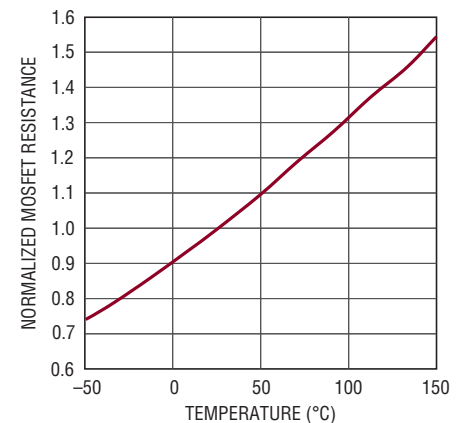
3111 G13

正規化したNチャネルMOSFETの
抵抗と V_{CC}



3111 G14

正規化したNチャネルMOSFETの
抵抗と温度

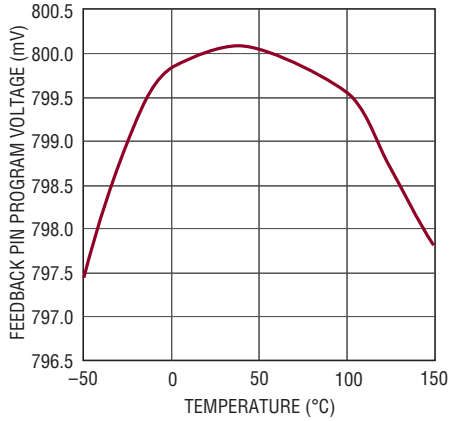


3111 G15

LTC3111

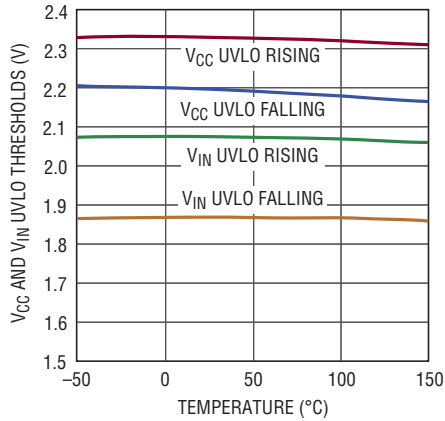
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 5\text{V}$ 、 $V_{OUT} = 5\text{V}$ 。

帰還ピンのプログラム電圧と温度



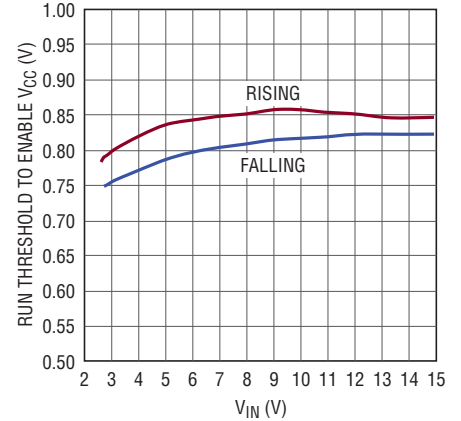
3111 G16

V_{CC} および V_{IN} のUVLO電圧しきい値と温度



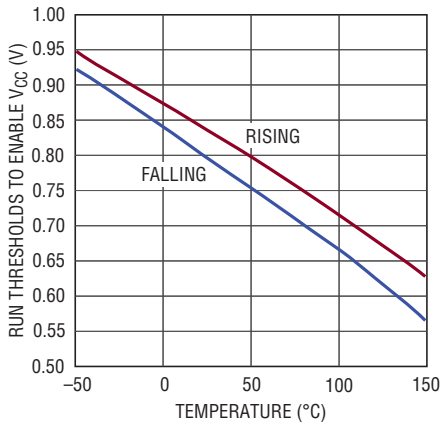
3111 G17

V_{CC} をイネーブル/ディスエーブルするRUNのしきい値と V_{IN}



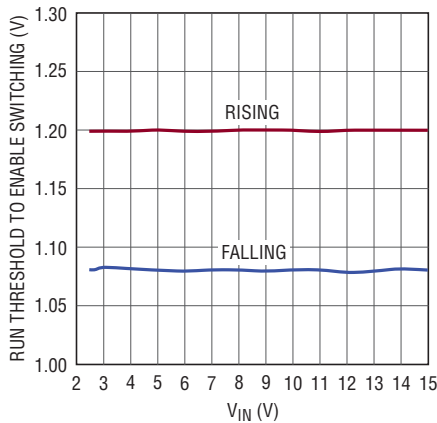
3111 G18

V_{CC} をイネーブル/ディスエーブルするRUNのしきい値と温度



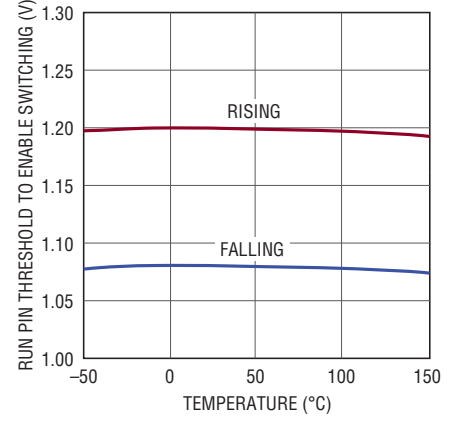
3111 G19

スイッチングをイネーブル/ディスエーブルするRUNのしきい値と V_{IN}



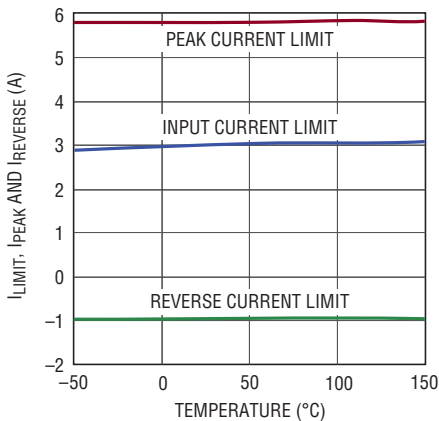
3111 G20

スイッチングをイネーブル/ディスエーブルするRUNのしきい値と温度



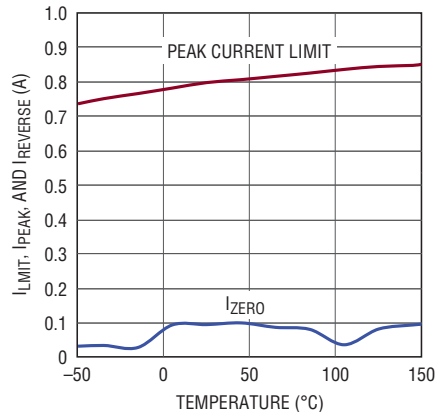
3111 G21

PWMモードの入力電流、ピーク電流および逆電流の制限と温度



3111 G22

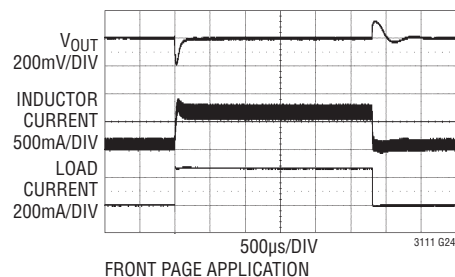
Burst Modeのピーク電流、 I_{ZERO} の制限と温度



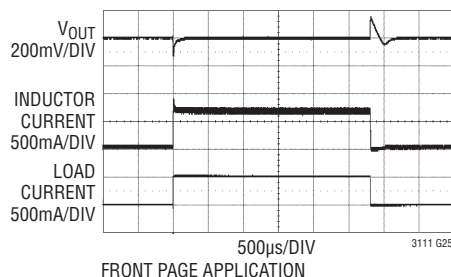
3111 G23

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 5\text{V}$ 、 $V_{OUT} = 5\text{V}$ 。

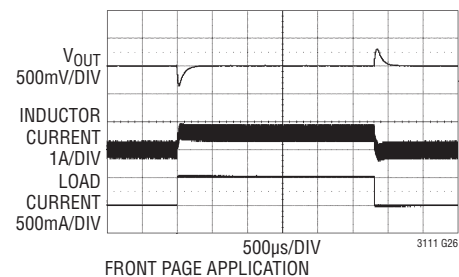
3V_{IN}から5V_{OUT}(0.05A~0.25A)の
負荷応答



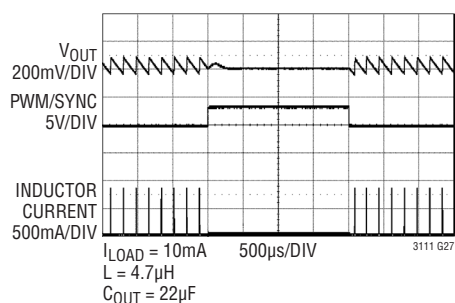
5V_{IN}から5V_{OUT}(0.05A~0.5A)の
負荷応答



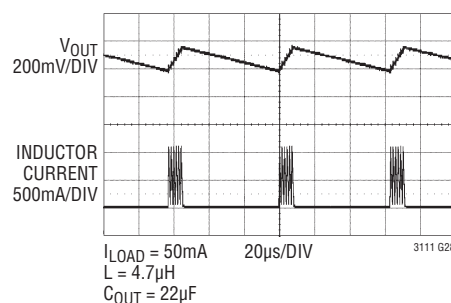
12V_{IN}から5V_{OUT}(0.05A~0.5A)の
負荷応答



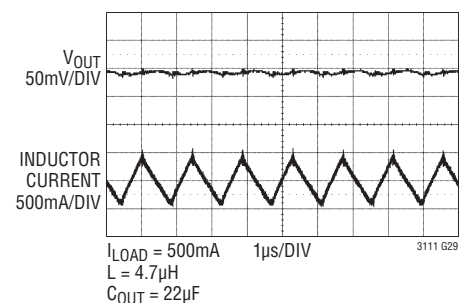
5V_{IN}から5V_{OUT}、バーストから
PWMへの負荷応答



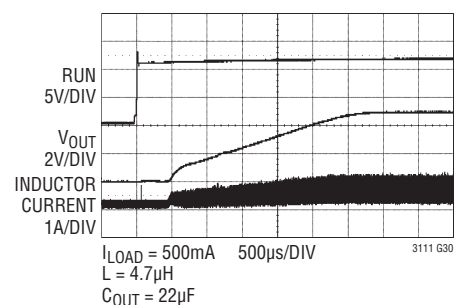
12V_{IN}から5V_{OUT}、Burst Modeの
V_{OUT}リップル



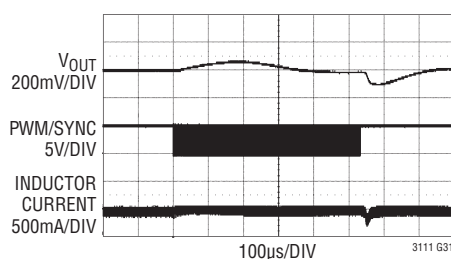
12V_{IN}から5V_{OUT}、PWMのV_{OUT}
リップル



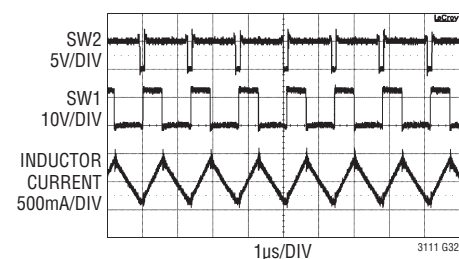
7.5V_{IN}から5V_{OUT}のスタートアップ
応答



1.5MHz SYNC信号のキャプチャと
リリース



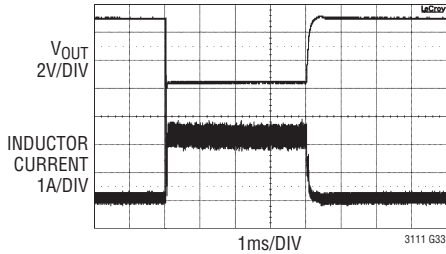
12V_{IN}から5V_{OUT}のSW1および
SW2の波形



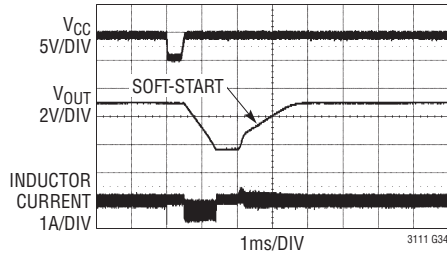
LTC3111

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 5\text{V}$ 、 $V_{OUT} = 5\text{V}$ 。

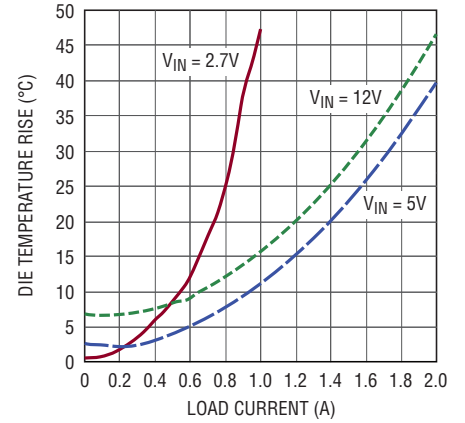
V_{OUT} の短絡に対する応答と回復



V_{CC} の短絡に対する応答と回復

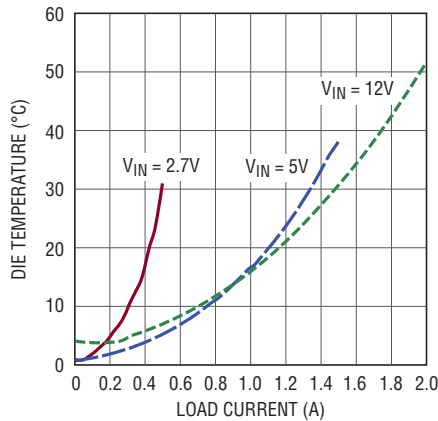


3.3V V_{OUT} のダイ温度の上昇と連続負荷電流、4層デモボード(25°C)



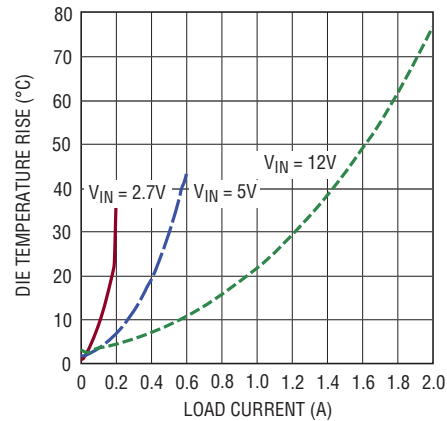
3111 G35

5V V_{OUT} のダイ温度の上昇と連続負荷電流、4層デモボード(25°C)



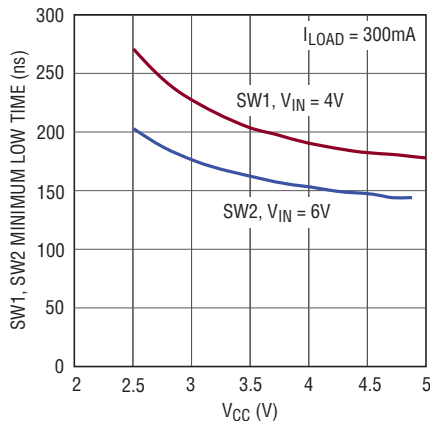
3111 G36

12V V_{OUT} のダイ温度の上昇と連続負荷電流、4層デモボード(25°C)



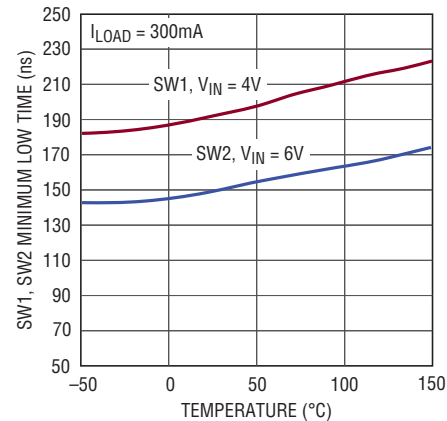
3111 G37

SW1, SW2の最小“L”時間と V_{CC}



3111 G38

SW1, SW2の最小“L”時間と温度



3111 G39

3111fa

ピン機能 (DFN/MSOP)

COMP (ピン1/ピン1) : エラーアンプの出力。このピンからFBに接続されたR-Cネットワークにより、電圧コンバータのループ補償が設定されます。コンポーネントの選択の詳細については、「アプリケーション情報」のセクションを参照してください。

FB (ピン2/ピン2) : 帰還電圧の入力。V_{OUT} 抵抗分割器のタップをこのピンに接続します。出力電圧は、次の式に従って2.5V～15Vの範囲で調節できます。

$$V_{OUT} = 0.8V \cdot \left(1 + \frac{R1}{R2}\right)$$

ここで、R1はV_{OUT}とFBの間の抵抗、R2はFBとGNDの間の抵抗です。

SNSGND (ピン3/ピン3) : このピンはグラウンドに接続する必要があります。

RUN (ピン4/ピン4) : デバイスのイネーブルとディスエーブル、および個別の入力低電圧ロックアウト(UVLO)しきい値の設定を行う入力。RUNピンを外部ロジック信号によってドライブすることにより、デバイスのイネーブルとディスエーブルを行うことができます。また、入力電源に接続された抵抗電圧分割器によってこのピンの電圧を設定すると、次の式によって求められる高精度なオンおよびオフ(UVLO)しきい値が得られます。

$$V_{IN(RUN)} = 1.2V \cdot \left(1 + \frac{R5}{R6}\right)$$

RUNピンの電圧が公称1.2Vを超えると、デバイスはイネーブルされます。デバイスがイネーブルされた後、UVLOしきい値は約120mVの内部ヒステリシスを備えているため、RUNピンの電圧が公称1.08Vを下回るとデバイスはオフになります。デバイスを継続的にイネーブルするために、RUNを絶対最大定格までの入力電圧に直接接続することができます。このピンを未接続のままにしないでください。

V_{IN} (ピン5/ピン5) : 入力電源電圧。このピンは少なくとも10μFの低ESR、低ESLのセラミック・コンデンサを使ってグラウンド・プレーンにバイパスします。このコンデンサはできるだけピンの近くに配置し、グラウンド・プレーンへのリターン経路をできるだけ短くします。

SW1 (ピン6/ピン6) : 外部インダクタと内部スイッチAおよびBがここに接続されます。

BST1 (ピン7/ピン7) : Aスイッチ・ドライバの昇圧されたフロート・ドライバ電源。このピンとSW1の間に0.1μFのコンデンサを接続します。

BST2 (ピン8/ピン10) : Dスイッチ・ドライバの昇圧されたフロート・ドライバ電源。このピンとSW2の間に0.1μFのコンデンサを接続します。

SW2 (ピン9/ピン11) : 外部インダクタと内部スイッチCおよびDがここに接続されます。

V_{OUT} (ピン10/ピン12) : 安定化出力電圧。このピンは低ESRのセラミック・コンデンサに接続します。コンデンサはできるだけピンの近くに配置し、グラウンド・プレーンへのリターンを短くします。

NC (ピン11/ピン13) : 接続されていません。このピンはグラウンドに接続する必要があります。

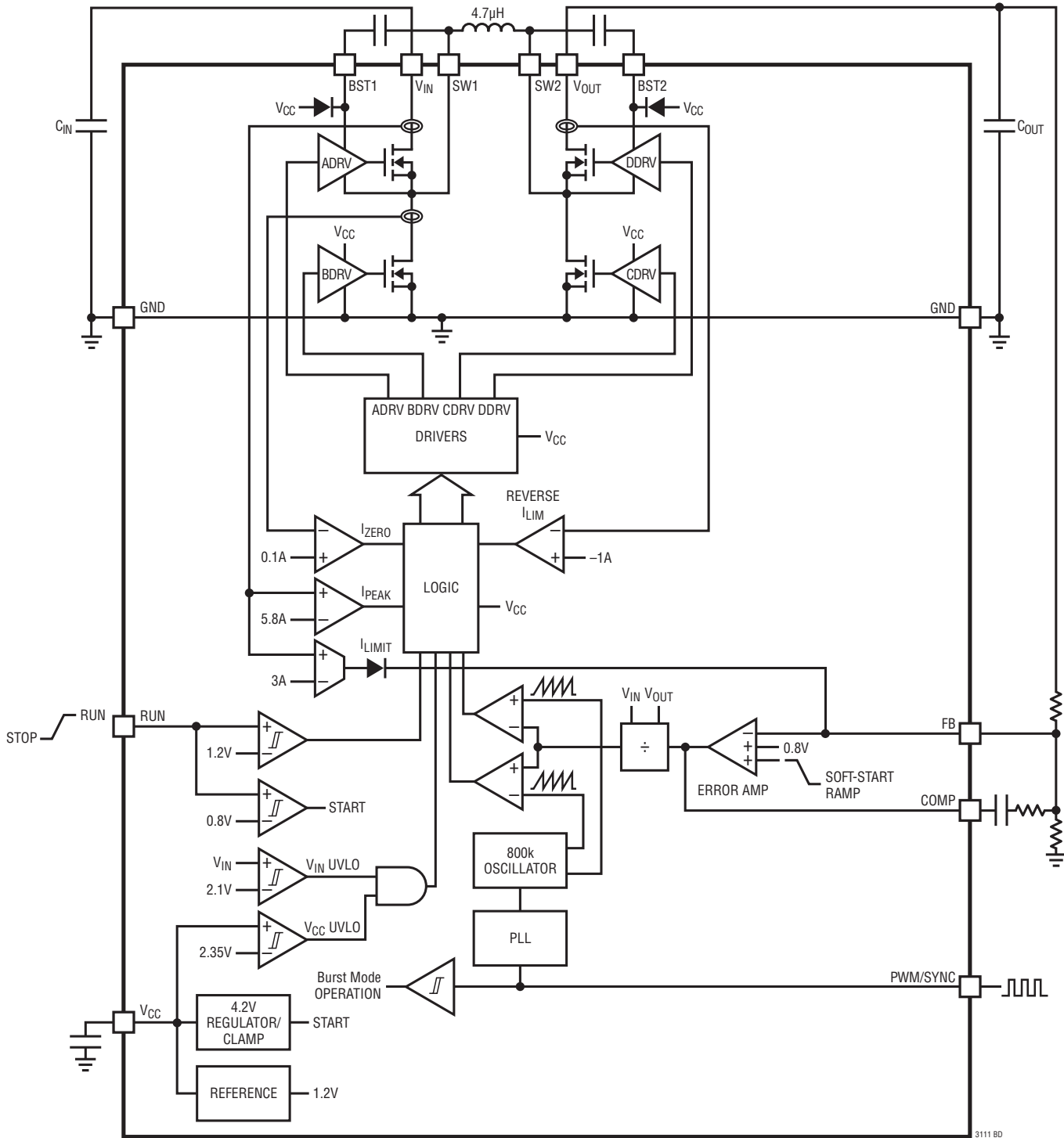
V_{CC} (ピン12/ピン14) : 安定化されたV_{CC}電源の外部コンデンサ接続。この電源は内部回路とスイッチ・ドライバを動作させるのに使われます。V_{CC}は標準で最大4.2VまでV_{IN}をトラックしますが、V_{IN}が4.2Vを超えるとこの電圧に留まります。このピンとGNDの間に1μFのセラミック・コンデンサを接続します。このピンは最大5.5Vの外部電源に接続することができます。詳細については、このデータシートの「動作」のセクションの「外部ソースによるV_{CC}への給電」を参照してください。

PWM/SYNC (ピン13/ピン15) : Burst Modeの制御および同期入力。負荷電流に関係なく、0.5V未満のDC電圧ではBurst Mode動作、1.5Vを超えると800kHzの固定周波数モードが指定されます。600kHzと1.5MHzの間のデジタル・パルス列をこのピンに与えると、内部発振器を無効にして動作周波数を設定します。パルス列の最小“H”時間と最小“L”時間は100nsを超えるようにします(Note 6)。LTC3111はBurst Mode動作で動作するとき電力能力を下げていることに注意してください。このピンを未接続のままにしないでください。

SGND (ピン14/ピン16) : 信号グラウンド。RUNの入力電圧分割器と出力電圧分割器をSGNDで終端します。

PGND (露出パッドのピン15/ピン8、9、露出パッドのピン17) : 電源グラウンド。露出パッドはPCBに半田付けし、できるだけ短く最小のインピーダンスの接続を介して電氣的にグラウンドに接続する必要があります。

簡略ブロック図



3111 BD

動作

はじめに

LTC3111は、様々なアプリケーション向けに最適化された、入力範囲と出力範囲が拡張された1.5A同期整流式昇降圧DC/DCコンバータです。LTC3111は、入力電圧に対して出力電圧を高く、低くまたは等しく安定化することができる独自のスイッチング・アルゴリズムを利用しています。COMP上のエラーアンプ出力により、スイッチの出力デューティ・サイクルが決まります。R_{DS(ON)}が小さくゲート電荷が少ない同期スイッチが、高効率でパルス幅変調制御を行います。また、Burst Mode動作を使用すると、軽負荷時に高い効率を実現します。

低ノイズの固定周波数動作

発振器、フェーズロック・ループ

内部発振器回路は通常の動作周波数を800kHzに設定します。PWM/SYNCピンに与えられるパルス列により、内部フェーズロック・ループ回路を介して、動作周波数を600kHz～1.5MHzにプログラムすることができます。正常な動作を保証するため、パルス列は、最小“H”状態または最小“L”状態が少なくとも100ns必要です(「電気的特性」の「Note 6」を参照)。

エラーアンプ

LTC3111は、出力電圧レギュレーションを維持する制御ループの周波数補償を行う高利得オペアンプを内蔵しています。このループを安定させるため、アプリケーション回路に外部補償ネットワークを実装する必要があります。ほとんどのアプリケーションには図1に示すようなタイプIIIの補償ネットワークを推奨します。それは、コンバータのトランジェント応答を最適化する柔軟性を与えると同時に、出力電圧のDC誤差を最小限に抑えるからです。

図1に示すように、エラーアンプには内部アナログ除算器が接続されています。この除算器は、コンバータが降圧モードのときは入力電圧の逆数によって、また昇圧モードのときは出力電圧によってループ利得を調整し、入力電圧の変化に対するループ利得の変動を最小限に抑えます。これにより、補償ネットワークの設計が簡素化され、入力電圧の全範囲でのトランジェント応答が最適化されます。LTC3111のアプリケーションでの補償ネットワークの設計の詳細については、このデータ

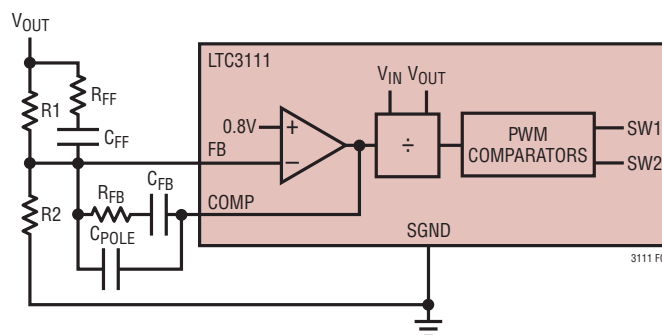


図1. エラーアンプと補償ネットワーク

シートの「アプリケーション情報」のセクションを参照してください。

電流制限動作

この昇降圧コンバータは2つの電流制限回路を備えています。入力電流制限回路は、スイッチAの電流が標準3Aを超えた場合に電流を帰還分割器ネットワークに注入します。この帰還ループは利得が大きいため、この注入された電流は、スイッチAを流れる平均電流がほぼ電流制限値まで減少するまでエラーアンプの出力が低下するよう強制します。この入力電流制限回路はエラーアンプをアクティブ状態に保つので、電流制限フォールト状態が解消するとスムーズに回復しオーバーシュートを最小限に抑えます。電流制限はスイッチAを流れる平均電流に基づいているので、電流制限時のピーク・インダクタ電流は過電流状態でのデューティ・サイクル(つまり入力電圧と出力電圧)に依存します。この電流制限機能が最も有効に働くには、FBからグランドへのテブナン抵抗が100kΩを超えるようにします。

入力電流制限回路の速度はコンバータ・ループの動特性によって制限されます。ハードな出力短絡では、入力電流制限回路が応答する前に、インダクタ電流が入力電流制限値を超えてかなり増加する可能性があります。このため、ピーク電流制限回路があり、スイッチAを流れる電流が入力電流制限値の約190%を超えると、スイッチAをオフします。これにより、短時間のハードな出力短絡に対する追加の保護が与えられます。

動作

出力電圧に短絡が生じると、入力電流制限が通常動作の電流制限の約2分の1に減少します。

逆電流制限

固定周波数動作の間、スイッチDの逆電流コンパレータはV_{OUT}ピンに入ってくる電流をモニタします。この電流が1A(標準)を超えると、スイッチDはスイッチング・サイクルの残りの時間オフします。この機能は、昇降圧コンバータの出力が安定化電圧より高い電圧に保たれる場合に、昇降圧コンバータを過度の逆電流から保護します。

内部ソフトスタート

LTC3111昇降圧コンバータは、公称持続時間が2msの独立した内部ソフトスタート回路を備えています。コンバータはソフトスタートの間レギュレーション状態を維持するので、この間に生じる出力負荷トランジェントにตอบสนองします。さらに、出力電圧の立ち上がり時間は、出力コンデンサのサイズや起動中の負荷電流にはほとんど左右されません。ソフトスタート回路はサーマル・シャットダウンの間にリセットされます。

熱に関する検討事項

LTC3111が最大出力電力を供給できるようにするには、パッケージ内部で発生した熱を放散できるだけの十分な熱経路を確保することが不可欠です。これは、デバイス底部にある大きなサーマル・パッドをうまく活用することで実現できます。プリント回路基板のビアを多数使って、できるだけ面積の大きな銅プレーンにデバイスの熱を逃がすことを推奨します。

コンバータが連続的に大きな電力を供給する必要があるときや、高い周囲温度で動作する必要があるときは、LTC3111の効率と最大出力電流能力は低下します。出力電流がどの程度低下するかは、基板のグラウンド・プレーンやヒートシンクの面積、周囲動作温度、アプリケーションの入力電圧/出力電圧などの要因に依存します。熱設計が良くないと過度の熱が生じ、性能や信頼性が損なわれることがあります。

「標準的性能特性」のセクションに記載されている温度上昇曲線を目安として使って、周囲温度を超える接合部温度の上

昇を予測することができます。これらの曲線は、図4に示されている4層FR4デモボードのプリント回路基板のレイアウトにLTC3111を実装して得られたものです。この曲線は室温で得られており、周囲温度が上昇すると、NチャネルMOSFETのR_{DS(ON)}が温度とともに増加するため、熱上昇率が大きくなります。LTC3111のダイ温度は、EグレードおよびIグレードでは125°C、HグレードおよびMPグレードでは150°Cの最大接合部温度定格より下に保つようにします。

接合部温度が高くなり過ぎると(約170°C)、入力電流制限が標準値から直線的に減少します。接合部温度が上昇を続けて約175°Cを超えると、LTC3111はデイスエーブルされます。全てのパワーデバイスがオフし、全てのスイッチ・ノードが高インピーダンス状態になります。コンバータのソフトスタート回路はサーマル・シャットダウンの間にリセットされ、過熱状態が解消するとスムーズに回復します。ダイの温度が約170°Cに下がると、LTC3111は再起動します。

低電圧ロックアウト

LTC3111昇降圧コンバータはV_{CC}電源が2.35V(標準)に達するまでデイスエーブルされ、全てのパワーデバイスはオフします。ソフトスタート回路は低電圧ロックアウトの間にリセットされ、入力電圧が低電圧ロックアウトしきい値を上回るとスムーズに再起動します。V_{IN}が上昇方向2.1V、下降方向1.9V(標準)を下回ると、2番目のUVLO回路が全てのパワーデバイスをデイスエーブルします。これにより、スタートアップ後にV_{CC}が代替ソースまたはV_{OUT}から給電されるアプリケーションで、V_{IN}の動作範囲を下げるすることができます。

インダクタの減衰

LTC3111がデイスエーブルされるか(RUN=0V)、Burst Mode動作でスリープに入ると(PWM/SYNC=0V)、アクティブ回路がSW1およびSW2とGNDの間の1kΩ(標準)のインピーダンスによってインダクタの電圧を減衰させて、リングングとEMIを軽減します。

動作

PWMモードの動作

PWM/SYNCピンが“H”に保たれていると、LTC3111昇降圧コンバータは電圧モード制御を使った固定周波数パルス幅変調(PWM)モードで動作します。最大出力電流はPWMモードでのみ利用可能です。独自のスイッチング・アルゴリズムにより、コンバータは、インダクタ電流の不連続を発生させることなく、降圧、昇降圧および昇圧の各モードの間を移行することができます。昇降圧コンバータのスイッチ・トポロジを図2に示します。

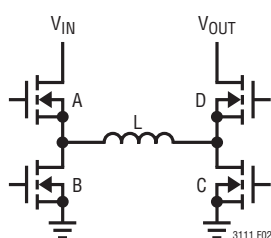


図2. 昇降圧用スイッチのトポロジ

入力電圧が出力電圧よりかなり高いと、昇降圧コンバータは降圧モードで動作します。スイッチDは最大デューティ・サイクルでオンし、スイッチCはスイッチDをドライブするのに使われるBST2コンデンサの電圧をリフレッシュするのに十分な時間だけオンします。スイッチAとスイッチBはパルス幅変調され、出力レギュレーション電圧を維持するのに必要なデューティ・サイクルを発生します。

入力電圧が出力電圧に近づくにつれ、スイッチング周期のうちスイッチAとスイッチDがオンする部分が長くなり、VINからVOUTへの直接電流経路を与えます。スイッチBとスイッチCは、適切なレギュレーションの確保またはBST1とBST2のコンデンサの充電、あるいはその両方に十分な時間だけオンします。内部制御回路が全ての動作モード(負荷電流によって変化する)の適切なデューティ・サイクルを決めます。

入力電圧が出力電圧をかなり下回ると、コンバータは昇圧モードでのみ動作します。スイッチAは最大デューティ・サイクルでオンし、スイッチBはスイッチAをドライブするのに使われるBST1コンデンサの電圧をリフレッシュするのに十分な時間だけオンします。スイッチCとスイッチDはパルス幅変調され、出力電圧を安定化するのに必要なデューティ・サイクルを発生します。

このスイッチング・アルゴリズムにより、動作モード間のシームレスな移行が可能となり、全ての動作モードで平均インダクタ電流、インダクタ電流リップル、およびループの伝達関数の不連続性が除去されます。これらの利点により、従来の4スイッチ昇降圧コンバータに比べて効率と安定性が向上します。

出力電圧のプログラミング

図1に示すように、出力電圧は抵抗R1およびR2で構成される外付け抵抗分割器によって設定されます。抵抗分割器の値は次式に従って出力のレギュレーション電圧を決定します。

$$V_{OUT} = 0.8V \cdot \left(1 + \frac{R1}{R2} \right)$$

出力電圧の設定に加えて、R1の値は補償ネットワークの動作を制御する手段にもなります。この抵抗の値を変更するときは、それが補償ネットワークに与える影響を理解する必要があります。

さらに、抵抗分割器のテブナン等価抵抗によって入力電流制限の利得が制御されます。このループ内で十分な利得を維持するために、テブナン抵抗を100kΩより大きくすることを推奨します。

RUNピンのコンパレータ

RUNピンは、デバイスをイネーブルするロジック・レベル入力として機能するほか、高精度内部コンパレータを備えているので、外付け抵抗分割器を追加することにより、個別の上昇時および下降時のオン/オフしきい値を設定するのに使用できます。RUNがロジックしきい値(標準0.8V)より上に駆動されると、LDOレギュレータがイネーブルされ、これによりデバイスの内部制御回路に電力が供給されます。RUNの電圧がさらに増加してRUNコンパレータの高精度アナログしきい値(標準1.2V)を超えると、昇降圧コンバータのすべての機能がイネーブルされ、起動シーケンスが開始されます。

RUNが高精度コンパレータのしきい値を下回ると、昇降圧コンバータはスイッチングを停止しますが、RUNがロジックしきい値を下回らない限り、LDOレギュレータと制御回路は給電されたままです。したがって、デバイスを完全にシャットダウンするには、RUNを0.3Vのワーストケースの最低ロジックしきい値よりも下げる必要があります。RUNは高電圧入力であり、

動作

入力電源が接続されている場合、 V_{IN} に直接接続してデバイスを継続的にイネーブルすることができます。RUNの電圧が15Vの動作範囲内である限り、RUNピンは V_{IN} または V_{OUT} を超えて駆動することができます。

図3に示すオプションの抵抗分割器を追加することにより、RUNピンを使用して、プログラム可能なオンしきい値とオフしきい値を設定できます。

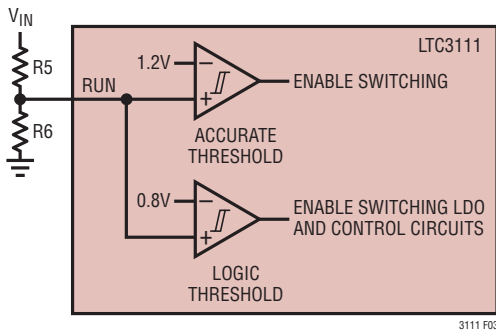


図3. RUNの高精度コンパレータ

この昇降圧コンバータは、RUNの電圧が1.2V（公称）に達するとイネーブルされます。したがって、 V_{IN} のオン電圧しきい値は、次の式から得られます。

$$V_{IN(RUN)} = 1.2V \cdot \left(1 + \frac{R5}{R6}\right)$$

コンバータがイネーブルされると、RUNコンパレータは約120mVの内部ヒステリシスを備えているため、オフしきい値はオンしきい値より約10%低くなります。言い換えると、デバイスがイネーブルされた後、RUNコンパレータの内部しきい値レベルは1.08Vのように見えます。

RUNコンパレータは比較的ノイズの影響を受けにくい部品ですが、PCBレイアウト、R5とR6の非常に大きな抵抗値、またはノイズを発生する部品への近接が原因で、ノイズ・ピクアップが不可避となり、デバイスのオンとオフが中断される問題が生じる場合があります。そのような場合、R6の両端にフィルタ・コンデンサを追加して、正しい動作を確保できます。

外部ソースによる V_{CC} への給電

LTC3111の V_{CC} レギュレータは最大5.5Vの外部ソースから給電またはバックフィードすることができます。4.2Vを超える電圧から V_{CC} にバックフィードする利点は、効率が向上することです。5V V_{OUT} のアプリケーションの場合、「標準的応用例」のセクションのアプリケーション回路に示すように、外付けの低電流ショットキ・ダイオードを使用して V_{OUT} から V_{CC} に簡単に給電することができます。

また、 V_{CC} へのバックフィードは、スイッチ・ピンのアンチクロス導通時間を減少させることにより、インダクタがゼロ電流を通過するとき生じる軽負荷PWMモードの出力電圧リップルを改善します。 V_{OUT} から V_{CC} に給電することの欠点は、「標準的性能特性」に示されているように、(V_{IN} から V_{CC} に給電するのに比べて) Burst Mode動作で低入力電圧のとき無負荷時の静止電流が増加することです。

Burst Mode動作

PWM/SYNCピンを“L”に維持すると、昇降圧コンバータは、軽負荷時の効率を改善しゼロ負荷時のスタンバイ電流を減らすように設計された可変周波数スイッチング・アルゴリズムを使って動作します。Burst Mode動作では、インダクタはピーク振幅が固定された電流パルスによって充電されるので、Burst Mode動作のときは最大出力電流の一部分だけを供給することができます。

これらの電流パルスは出力レギュレーション電圧を維持するのに必要な頻度で繰り返されます。Burst Mode動作で供給可能な最大出力電流(I_{MAX})は、次式で近似されるように入力電圧と出力電圧に依存します。

$$I_{MAX} = \frac{I_{PK}}{2} \cdot \eta \cdot \left(\frac{V_{IN}}{V_{IN} + V_{OUT}} \right) A$$

ここで、 I_{PK} はアンペアを単位とするBurst Modeのピーク電流制限（標準0.8A）で、 η は効率です。

昇降圧コンバータの負荷がBurst Modeの最大電流能力を超えると、出力レールがレギュレーションを失います。Burst Mode動作では、エラーアンプは低消費電力動作に設定され、補償ピン(COMP)をホールドするのに使われて、Burst Mode動作とPWMモード動作の間の移行時に生じる過渡を減らします。

アプリケーション情報

LTC3111の基本的なアプリケーション回路は、このデータシートの最初のページに記載されています。外部部品の選択は、PCBの面積、出力電圧、出力電流、リップル電圧、効率などのトレードオフにより、それぞれ特定のアプリケーションで必要とされるデバイスの性能に依存します。ここでは、外付け部品の選択とアプリケーション回路の設計に役立ついくつかの基本的ガイドラインと検討事項について説明します。

インダクタの選択

高効率を達成するには、昇降圧コンバータに低ESRのインダクタを利用します。さらに、昇降圧用のインダクタは、飽和電流定格がワーストケースの平均インダクタ電流にリップル電流の2分の1を加えた電流を超えている必要があります。降圧または昇圧モード動作のピーク・トゥ・ピーク・インダクタ電流リップルは次式で計算できます。

$$\Delta I_{L(P-P_BUCK)} = \frac{V_{OUT}}{L} \cdot \left(\frac{V_{IN} - V_{OUT}}{V_{IN}} \right) \cdot \left(\frac{1}{f} - t_{LOW} \right)$$

$$\Delta I_{L(P-P_BOOST)} = \frac{V_{IN}}{L} \cdot \left(\frac{V_{OUT} - V_{IN}}{V_{OUT}} \right) \cdot \left(\frac{1}{f} - t_{LOW} \right)$$

ここで、 f はHzを単位とするスイッチング周波数、 L はヘンリーを単位とするインダクタの値、 t_{LOW} は秒を単位とするスイッチ・ピンの最小“L”時間(標準160ns)です。

出力電流リップルへの影響以外に、インダクタの値は帰還ループの安定性にも影響を与えます。昇圧モードの場合、コンバータの伝達関数には、インダクタの値に反比例する周波数に右半平面のゼロが存在します。その結果、インダクタの値が大きいと、帰還ループの位相マージンを低下させるのに十分なほど低い周波数に、このゼロが移動することがあります。コンバータを昇圧領域で使用する場合は、15 μ H未満のインダクタ値を選択することを推奨します。800kHz動作では、5V_{OUT}には4.7 μ Hのインダクタ、12V_{OUT}には10 μ Hのインダクタを推奨します。

インダクタのDC抵抗は、低い入力電圧で昇降圧コンバータの効率および最大出力電流能力に影響を与えることがあります。降圧モードでは、出力電流は、インダクタ電流が電流制限値に達することによってのみ制限されます。ただし、昇圧モー

ドの場合、特に大きな昇圧比では、出力電流能力は電力段の総抵抗損失によっても制限されます。これらにはスイッチ抵抗、インダクタ抵抗およびPCBのトレース抵抗が含まれます。DC抵抗が大きいインダクタを使用すると、出力電流能力が、このデータシートの「標準的性能特性」のセクションのグラフに示されている値から低下することがあります。

インダクタのコア材と種類により、所定の電流定格でのインダクタのサイズと価格が異なります。シールドされた構造は、他の回路との干渉の可能性を最小限に抑えるので一般に適しています。インダクタの種類を選択は、価格、サイズ、および特定のアプリケーションのEMIに対する要件に依存します。LTC3111昇降圧コンバータの多くのアプリケーションに最適なインダクタの例を表1に示します。各ファミリ内では(つまり、一定のサイズでは)、一般にインダクタンスの増加とともにDC抵抗は増加し、最大電流は減少します。

表1. 昇降圧用の代表的な表面実装インダクタ

製品番号	値(μ H)	DCR (m Ω)	最大DC電流 (A)	サイズ (mm) W x L x H
Coilcraft				
LPS6225	4.7	65	3.2	6.2 x 6.2 x 2.5
LPS6235	6.8	75	2.8	6.2 x 6.2 x 3.5
Cooper-Bussmann				
FP3-8R2-R	8.2	74	3.4	7.3 x 6.7 x 3.0
CD1-150-R	15	50	3.6	10.5 x 10.4 x 4.0
スミダ電機				
CDRH8D28/HP	10	78	3.0	8.3 x 8.3 x 3.0
CDRH8D28NP	4.7	24.7	3.4	8.3 x 8.3 x 3.0
東光				
B1047AS-6R8N	6.8	36	2.9	7.6 x 7.6 x 5.0
B1179BS-150M	15	56	2.7	12.0 x 12.0 x 6.0
Würth				
7447789004	4.7	33	2.9	7.3 x 7.3 x 3.2
744311470	4.7	19.5	6	6.9 x 6.9 x 3.8

出力コンデンサの選択

出力電圧リップルを最小限に抑えるため、昇降圧コンバータの出力には低ESRの出力コンデンサを使用します。X5RとX7Rの誘電体の積層セラミック・コンデンサはESRが小さく、実装面積の小さいものが入手できるので最適です。十分な大きな値のコンデンサを選択して出力電圧リップルを許容レベル

アプリケーション情報

に下げます。所与の出力電圧リップルに対して必要な最小出力コンデンサは(コンデンサの ESR および ESL を無視すると)次の式を使って計算できます。

$$\Delta V_{P-P(BUCK)} = \frac{I_{LOAD} \cdot t_{LOW}}{C_{OUT}}$$

$$\Delta V_{P-P(BOOST)} = \frac{I_{LOAD}}{f \cdot C_{OUT}} \cdot \left(\frac{V_{OUT} - V_{IN} + t_{LOW} \cdot f \cdot V_{IN}}{V_{OUT}} \right)$$

ここで、f は Hz を単位とする周波数、C_{OUT} は μF を単位とする出力容量、I_{LOAD} はアンペアを単位とする出力電流、t_{LOW} は秒を単位とするスイッチ・ピンの最小“L”時間(標準 160ns)です。

出力コンデンサの両端に生じる出力リップルに加えて、出力コンデンサの内部抵抗の両端にも出力リップルが生じます。ESR によって発生する出力電圧リップルは、出力コンデンサの直列抵抗に比例し、次の式で与えられます。

$$\Delta V_{P-P(BUCK)} = \frac{I_{LOAD} \cdot R_{ESR}}{1 - t_{LOW} \cdot f} \cong I_{LOAD} \cdot R_{ESR}$$

$$\Delta V_{P-P(BOOST)} = \frac{I_{LOAD} \cdot R_{ESR} \cdot V_{OUT}}{V_{IN} (1 - t_{LOW} \cdot f)} \cong \frac{I_{LOAD} \cdot R_{ESR} \cdot V_{OUT}}{V_{IN}}$$

ここで、R_{ESR} は出力コンデンサの直列抵抗であり、他の全ての項は既に定義済みです。

入力コンデンサの選択

少なくとも 10μF の容量を持つ低 ESR のセラミック・コンデンサを、できるだけ V_{IN} ピンの近くに取り付けることを推奨します。さらに、ピンからグランド・プレーンへのリターン・トレースをできるだけ短くします。コンバータからバッテリーまたは電源への浮遊抵抗を最小限に抑えることが重要です。LTC3111 をバッテリーまたは電源に接続するケーブル配線が必要な場合は、ケーブルのインダクタンスによって発生するリングングを減衰させるために、高 ESR のコンデンサまたは低 ESR コンデンサ付き直列抵抗を、低 ESR のコンデンサと並列に接続しなければならない場合があります。

コンデンサ・メーカーに関する情報

LTC3111 に使われる入力バイパス・コンデンサと出力コンデンサは両方とも低 ESR のもので、スイッチング・コンバータが発生する大きな AC 電流を扱うように設計されている必要があります。これはデバイスの適切な動作を維持し、入力/出力リップルを減らすのに重要です。最近の低電圧セラミック・コンデンサの多くは、DC バイアス電圧が上昇するにつれ、容量が定格値から大きく減少します。たとえば、小型表面実装セラミック・コンデンサがその定格電圧近くで動作するとき、その定格容量の 50% 以上を失うことは珍しくありません。そのため、場合によっては、最大動作電圧で意図する容量を実現させるため、大きな値の容量や必要以上にケース・サイズの大きいコンデンサを使用する必要があります。詳細については、コンデンサ・メーカーの「容量と DC バイアス電圧」の曲線を参照してください。

表 2 に示すコンデンサは、LTC3111 のアプリケーション回路に最適な小型表面実装セラミック・コンデンサの例です。温度に対する容量低下を最小限に抑えるため、示されている全てのコンデンサは X5R または X7R の誘電体のものです。

表 2. 代表的なバイパス・コンデンサおよび出力コンデンサ

製品番号	値 (μF)	電圧 (V)	サイズ (mm) L × W × H (実装面積)
AVX 12103D226MAT2A	22	25	3.2 × 2.5 × 2.79 X5R セラミック
Kemet C220X226K3RACTU	22	25	5.7 × 5.0 × 2.4 X7R セラミック
A700D226M016ATE030	22	16	7.3 × 4.3 × 2.8 Al Poly, 25mΩ
村田製作所 GRM32ER71E226KE15L	22	25	3.2 × 2.5 × 2.5 X7R セラミック
Panasonic ECJ-4YB1E226M	22	25	3.2 × 2.5 × 2.5 X5R セラミック
三洋 25SVPF47M	47	25	6.6 × 6.6 × 5.9 OS-CON, 30mΩ
Vishay 94SVPD476X0035F12	47	35	10.3 × 10.3 × 12.6 OS-CON, 30mΩ

アプリケーション情報

PCBレイアウトに関する検討事項

LTC3111は大きな電流を高い周波数でスイッチングします。ノイズのない安定した効率の良いアプリケーション回路にするには、PCBのレイアウトに特に注意する必要があります。図4に代表的なPCBのレイアウトを示し、いくつかの主要な検討事項を示します。主なガイドラインを以下に説明します。

1. 全ての循環する高電流経路をできるだけ短くします。これは図中の円で囲まれた全ての部品への配線をできるだけ短くかつ幅広くすることによって実現できます。コンデンサのグランドはできるだけ短い配線を通し、ビアを使ってグランド・プレーンに接続します。 V_{IN} のバイパス・コンデンサはできるだけデバイスの近くに配置し、グランドへの経路をできるだけ短くします。

2. 露出パッドはLTC3111の電力グランド接続です。多数のビアでバックパッドを直接グランド・プレーンに接続します。さらに、バックパッドに接続されるメタルを最大にすると熱環境が改善され、デバイスの電力処理能力も改善されます。
3. 円で囲まれた部品とそれらの接続は全て完全なグランド・プレーン上に配置し、ループの断面積を最小限に抑えます。これにより、EMIが最小限に抑えられ、誘導性の電圧降下が減ります。
4. 全ての円で囲まれた部品への接続をできるだけ幅広くして直列抵抗を減らします。これにより、効率が改善され、昇降圧コンバータの出力電流能力が最大化されます。

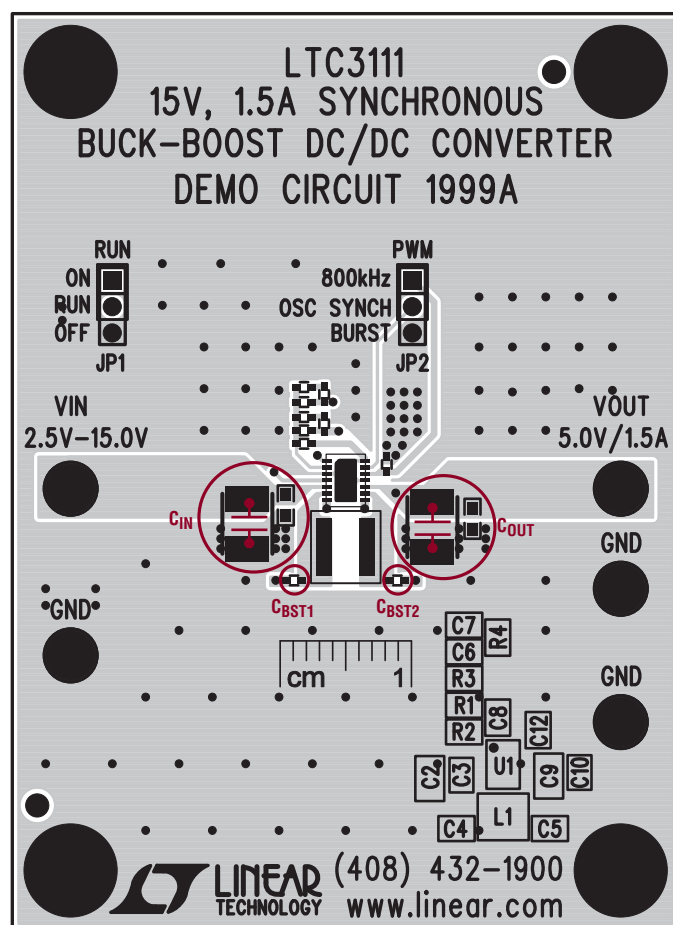


図4a. PCBの例のトップ/ファブリケーション層

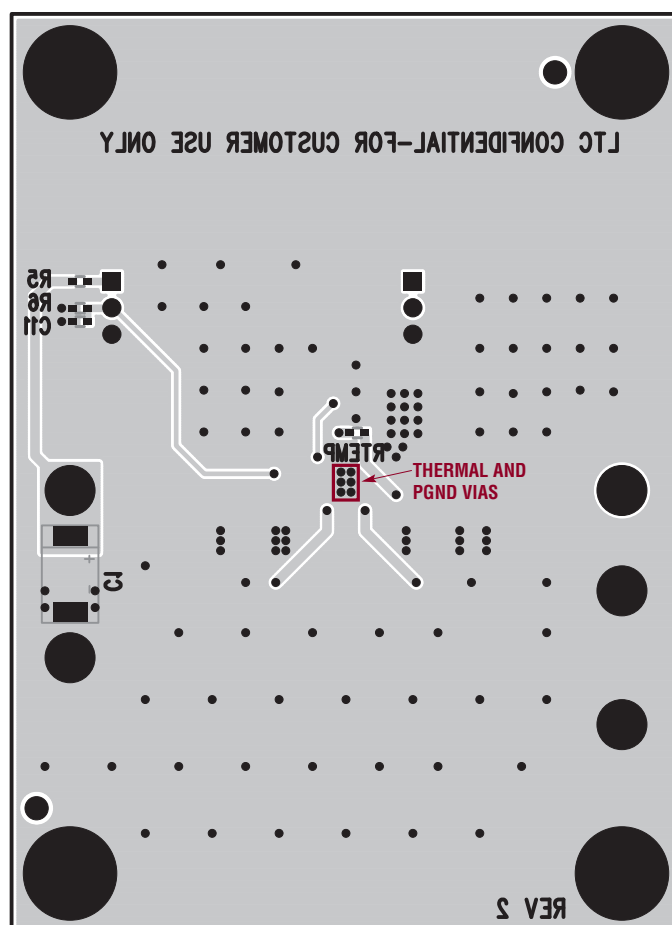


図4b. PCBの例のボトム/ファブリケーション層

アプリケーション情報

5. 大きな循環電流が出力電圧検出を妨げないように、デバイスの近くに電力接続から離して配置したビアを使って、各抵抗分割器のグラウンドをグラウンド・プレーンに戻します。
6. 抵抗分割器から帰還ピン (FB ピン) への接続はできるだけ短くし、スイッチ・ピンの接続からできるだけ離します。
7. 利用可能であれば内部の銅層で交差接続を行います。交差接続をグラウンド・プレーン上に配置する必要がある場合は、グラウンド・プレーン上のトレースをできるだけ短くして、グラウンド・プレーンへの影響を最小限に抑えます。

降圧モードの小信号モデル

LTC3111は電圧モード制御ループを使って出力電圧のレギュレーションを維持します。外部補償されたエラーアンプはCOMPピンをドライブして、パワースイッチの適切なデューティ・サイクルを発生します。外部補償ネットワークを使用することにより、広い範囲の出力電圧、スイッチング周波数、およびLTC3111がサポートする外付け部品の値に対する閉ループ特性を柔軟に最適化できます。

昇降圧コンバータの小信号伝達関数は降圧モードと昇圧モードの動作で異なるので、両方の動作領域で確実に安定するように注意する必要があります。高い入力電圧から低い出力電圧に降圧する場合、コンバータは降圧モードで動作し、エラーアンプの出力COMPからコンバータの出力電圧への小信号伝達関数は次式で与えられます。

$$\left. \frac{V_0}{V_{\text{COMP}}} \right|_{\text{BUCK}} = G_{\text{BUCK}} \frac{1 + \frac{s}{2 \cdot \pi \cdot f_z}}{1 + \frac{s}{2 \cdot \pi \cdot f_0 \cdot Q} + \left(\frac{s}{2 \cdot \pi \cdot f_0} \right)^2}$$

利得の項 G_{BUCK} は、次の式で与えられるアナログ除算器の利得、パルス幅変調器の利得、および電力段の利得の3つの異なる要素からなります。ここで、 V_{IN} はコンバータの入力電圧、 f はスイッチング周波数、 R は負荷抵抗、 t_{LOW} はスイッチ・ピンの最小“L”時間 (標準で160ns) です。パラメータ R_S は電

力段の平均直列抵抗を表しており、平均パワースイッチ抵抗の2倍とインダクタのDC抵抗の和で近似することができます。

$$G_{\text{BUCK}} = G_{\text{DIVIDER}} \cdot G_{\text{PWM}} \cdot G_{\text{POWER}}$$

$$G_{\text{DIVIDER}} = \frac{18}{V_{\text{IN}}}$$

$$G_{\text{PWM}} = 2.5 \cdot (1 - t_{\text{LOW}} \cdot f)$$

$$G_{\text{POWER}} = \frac{V_{\text{IN}} \cdot R}{(1 - t_{\text{LOW}} \cdot f) \cdot (R + R_S)}$$

アナログ除算器の利得によって電力段の入力電圧への依存が解消される点に注意してください。その結果、降圧モードの利得は次式で与えられる定数によって近似されます。

$$G_{\text{BUCK}} = 45 \cdot \frac{R}{R + R_S} \cong 45 = 33\text{dB}$$

降圧モードの伝達関数は、出力コンデンサのESRによって生じる単一のゼロを有します。ゼロ周波数 f_z は次式で与えられます。ここで、 R_C と C_0 はそれぞれ出力フィルタ・コンデンサのESRと値です。

$$f_z = \frac{1}{2 \cdot \pi \cdot R_C \cdot C_0}$$

ほとんどのアプリケーションでは、出力電圧リップルを許容レベルに下げするため、ESRが非常に小さい出力コンデンサが使用されます。コンデンサのESRのこのように小さい値は非常に高い周波数のゼロを生じるので、このゼロは帰還ループの補償に大きな影響を与えるには一般に周波数が高すぎます。降圧モードの伝達関数の分母は電力段のLCフィルタによって生じる1対の共振ポールを示しています。電力段の共振周波数 f_0 は次式で与えられます。ここで、 L はインダクタの値です。

$$f_0 = \frac{1}{2 \cdot \pi} \cdot \sqrt{\frac{R + R_S}{L \cdot C_0 (R + R_C)}} \cong \frac{1}{2 \cdot \pi \cdot \sqrt{L \cdot C_0}}$$

アプリケーション情報

クオリティ・ファクタ Q は電圧ループの補償に大きく影響します。高い Q ファクタによって共振周波数の近くで位相が急激に遅延するからです。クオリティ・ファクタは電力段の減衰量に対して反比例の関係にあり、電力段の平均直列抵抗 R_S によって大きく影響されます。 R_S の値が小さいと Q が増加して共振周波数の近くで位相が急激に遅延するので、位相ブーストを強めるか、または適切な位相マージンを維持するために帯域幅を狭める必要があります。

$$Q = \frac{\sqrt{L \cdot C_0 (R + R_C) \cdot (R + R_S)}}{R \cdot R_C \cdot C_0 + L + C_0 \cdot R_S \cdot (R + R_C)}$$

$$\cong \frac{\sqrt{L \cdot C_0}}{L + C_0 \cdot R_S}$$

昇圧モードの小信号モデル

低い入力電圧から高い出力電圧に昇圧する場合、昇降圧コンバータは昇圧モードで動作し、制御電圧 V_{COMP} から出力電圧への小信号伝達関数は次式で与えられます。

$$\left. \frac{V_0}{V_{COMP}} \right|_{\text{BOOST}} = G_{\text{BOOST}} \frac{\left(1 + \frac{s}{2 \cdot \pi \cdot f_Z}\right) \cdot \left(1 - \frac{s}{2 \cdot \pi \cdot f_{\text{RHPZ}}}\right)}{1 + \frac{s}{2 \cdot \pi \cdot f_0 \cdot Q} + \left(\frac{s}{2 \cdot \pi \cdot f_0}\right)^2}$$

昇圧モード動作では、降圧モードと同様に、1対の共振ポールと出力コンデンサのESRによって生じる1個のゼロによって伝達関数の特性が決まります。ただし、これらに加えて右半平面のゼロがあり、高い周波数では利得が増加し、位相が遅延します。したがって、十分な位相マージンを維持するため、昇圧モード動作のクロスオーバー周波数は一般に降圧モードの場合より低く設定する必要があります。

昇圧モードの利得 G_{BOOST} は、アナログ除算器、パルス幅変調器、電力段の3つの要素からなります。PWMの利得は降圧モード動作と同様ですが、昇圧モードのアナログ除算器と電力段の利得は次式で与えられます。

$$G_{\text{DIVIDER}} = \frac{18}{V_{\text{OUT}}}$$

$$G_{\text{POWER}} = \frac{V_{\text{OUT}}^2}{(1 - t_{\text{LOW}} \cdot f) \cdot V_{\text{IN}}}$$

個々の項を結合することにより、昇圧モードの総利得は次式にまとめることができます。降圧モードの場合とは異なり、昇圧モードの利得は入力電圧と出力電圧両方の関数であることに注意してください。

$$G_{\text{BOOST}} = 45 \cdot \frac{V_{\text{OUT}}}{V_{\text{IN}}}$$

昇圧モード動作では、右半平面のゼロの周波数 f_{RHPZ} は次式で与えられます。右半平面のゼロの周波数は高負荷および大きなインダクタでは減少します。

$$f_{\text{RHPZ}} = \frac{R \cdot (1 - t_{\text{LOW}} \cdot f)^2 \cdot V_{\text{IN}}^2}{2 \cdot \pi \cdot L \cdot V_{\text{OUT}}^2}$$

昇圧モードでは、次式で示されているように、電力段の共振周波数は入力電圧と出力電圧に依存します。

$$f_0 = \frac{1}{2 \cdot \pi} \cdot \sqrt{\frac{R_S + \frac{R \cdot V_{\text{IN}}^2}{V_{\text{OUT}}^2}}{L \cdot C_0 \cdot (R + R_C)}} \cong \frac{1}{2 \cdot \pi} \cdot \frac{V_{\text{IN}}}{V_{\text{OUT}}} \cdot \sqrt{\frac{1}{L \cdot C_0}}$$

最後に、昇圧モード動作の電力段のクオリティ・ファクタの大きさは次式で与えられます。

$$Q = \frac{\sqrt{L \cdot C_0 \cdot R \cdot \left(R_S + \frac{R \cdot V_{\text{IN}}^2}{V_{\text{OUT}}^2}\right)}}{L + C_0 \cdot R_S \cdot R}$$

アプリケーション情報

電圧ループの補償

図5のボード線図に示すように、エラーアンプの出力COMPから出力電圧への伝達関数の特性は、1組の共振ポールと出力コンデンサのESRによって生じる可能性のある1個のゼロによって決まることを、LTC3111の小信号モデルは明らかにしています。昇圧モード動作では、右半平面に追加のゼロがあり、高い周波数では位相遅延を生じて利得が増加します。一般に、ループのクロスオーバー周波数が十分低くて右半平面のゼロによる位相の遅延が最小限に抑えられるように、補償ネットワークは設計されます。降圧モードの低周波数利得は一定ですが、昇圧モードでは V_{IN} と V_{OUT} の両方に伴って変化します。

充電など最適化された出力電圧の過渡応答を必要としないアプリケーションでは、図6に示すようなシンプルなタイプIの補償ネットワークを使って電圧ループを安定化することができます。十分な位相マージンを確保するため、制御ループのクロスオーバー周波数が共振周波数より十分低くなるようにエラーアンプの利得を十分小さくする必要があります。

ほとんどのアプリケーションでは、タイプIで補償されたループが狭帯域なので、十分なトランジェント応答性能が得られません。広い帯域幅の帰還ループを実現し、トランジェント応答を最適化し、出力コンデンサのサイズを最小限に抑えるには、図7に示すようなタイプIIIの補償ネットワークが必要です。

タイプIIIの補償ネットワークのボード線図を図8に示します。タイプIIIの補償ネットワークは原点近くのポールを与え、DCで非常に高いループ利得を生じ、レギュレーション電圧の定常状態の誤差を最小限に抑えます。 f_{ZERO1} と f_{ZERO2} に位置する2個のゼロは十分な位相ブーストを与えるので、ループのクロスオーバー周波数を電力段の共振周波数 f_0 より上に設定することができます。タイプIIIの補償ネットワークは2番目と3番目のポールも生じます。周波数 f_{POLE2} に位置する2番目のポールはエラーアンプの利得をゼロ勾配に減少させて、ループのクロスオーバーが高すぎる周波数に拡張するのを防ぎます。周波数 f_{POLE3} に位置する3番目のポールは高周波スイッチング・ノイズを減衰させます。

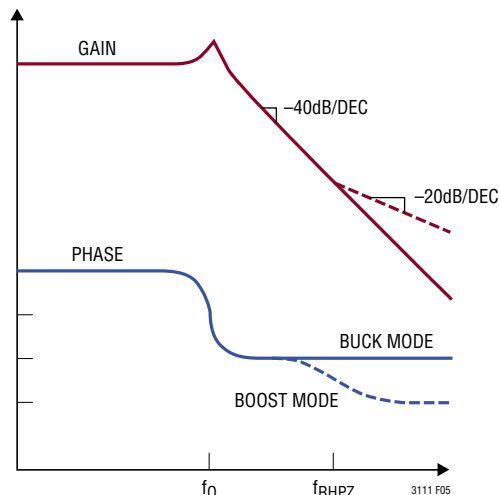


図5. 昇降圧コンバータのボード線図

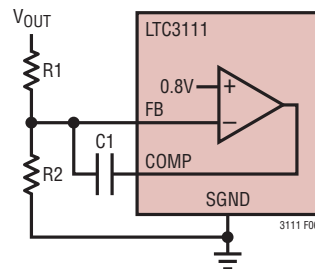


図6. タイプIの補償を備えたエラーアンプ

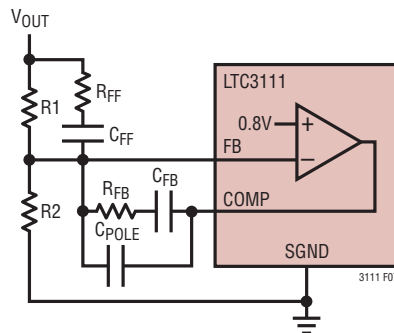


図7. タイプIIIの補償を備えたエラーアンプ

アプリケーション情報

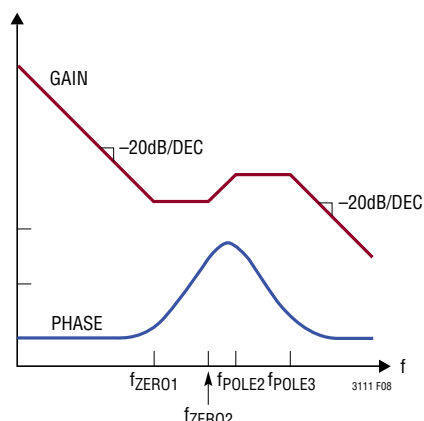


図8. タイプIIIの補償のボード線図

補償されたタイプIIIのエラーアンプの、抵抗分割器の入力からエラーアンプの出力COMPへの伝達関数は次のとおりです。

$$\frac{V_{\text{COMP}}}{V_0} = G_{\text{COMP}} \cdot \frac{\left(1 + \frac{s}{2\pi \cdot f_{\text{ZER01}}}\right) \cdot \left(1 + \frac{s}{2\pi \cdot f_{\text{ZER02}}}\right)}{s \cdot \left(1 + \frac{s}{2\pi \cdot f_{\text{POLE2}}}\right) \cdot \left(1 + \frac{s}{2\pi \cdot f_{\text{POLE3}}}\right)}$$

補償利得は次式で与えられます。C_{FB}は一般にC_{POLE}よりはるかに値が大きいので、ほとんどの場合、簡単な近似値で十分高精度です。

$$G_{\text{COMP}} \cong \frac{1}{R1 \cdot (C_{\text{FB}} + C_{\text{POLE}})} \cong \frac{1}{R1 \cdot C_{\text{FB}}}$$

タイプIIIの補償ネットワークのポールとゼロの周波数は以下の式を使って計算することができます。ここで、すべての周波数の単位はHz、抵抗の単位はオーム、容量の単位はファラッドです。

$$f_{\text{ZER01}} = \frac{1}{2\pi \cdot R_{\text{FB}} \cdot C_{\text{FB}}}$$

$$f_{\text{ZER02}} = \frac{1}{2\pi \cdot (R1 + R_{\text{FF}}) \cdot C_{\text{FF}}} \cong \frac{1}{2\pi \cdot R1 \cdot C_{\text{FF}}}$$

$$f_{\text{POLE2}} = \frac{1}{2\pi \cdot \frac{C_{\text{FB}} \cdot C_{\text{POLE}} \cdot R_{\text{FB}}}{C_{\text{FB}} + C_{\text{POLE}}}} \cong \frac{1}{2\pi \cdot R_{\text{FB}} \cdot C_{\text{POLE}}}$$

$$f_{\text{POLE3}} = \frac{1}{2\pi \cdot R_{\text{FF}} \cdot C_{\text{FF}}}$$

ほとんどのアプリケーションでは、ループのクロスオーバー周波数が電力段の共振周波数を上回っても、昇圧モードの右半平面のゼロを十分下回るように補償ネットワークが設計され、追加の位相遅延を最小限に抑えます。クロスオーバー周波数が決定されると、位相マージンを最大にするため、補償ネットワークによって与えられる位相ブーストはそのポイントを中心とします。ゼロと高次のポールの周波数が大きく離れていると、大きなピーク位相ブーストが与えられますが、エラーアンプの利得も増加して、ループのクロスオーバー周波数を押し上げることがあります。

アプリケーション情報

電力段のQはどれだけ急速に電力段の 180° の位相遅延が生じるかを決定するので、このQは補償ネットワークの設計に大きく影響する可能性があります。直列抵抗 R_S の値が非常に小さいとQが大きくなり、急峻な位相遅延が生じます。このような場合、共振周波数より上で電力段の位相は急速に -180° に遅延し、総位相マージンは補償ネットワークによって与える必要があります。ただし、電力段の損失が大きい(R_S が大きい)と、Qファクタは小さくなり、位相遅延は徐々に生じます。その結果、電力段の位相はクロスオーバー周波数で -180° にそれほど近づかず、補償ネットワークに要求される位相ブーストは小さくなります。

LTC3111のエラーアンプは、スイッチング・ノイズを除去してそれが制御ループに干渉するのを防ぐため、固定最大帯域幅になるように設計されています。周波数領域の観点からは、図9に示されているように、これは追加のシングル・ポールと見ることができます。このポールの公称周波数は400kHzです。約60kHzより下の標準的ループのクロスオーバー周波数の場合、この追加ポールが寄与する位相は微小です。ただし、クロスオーバー周波数の高いループでは、この追加の位相遅延を考慮に入れて補償ネットワークを設計します。

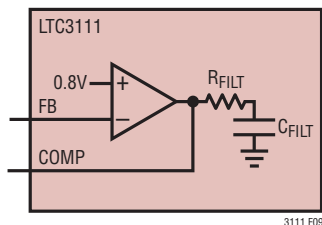


図9. 内部ループ・フィルタ

ループ補償の例

このセクションでは、LTC3111の標準的なアプリケーション回路の補償ネットワークの設計を例を使って説明します。この例では、3.5V～15Vの範囲の入力電力源から500mAの負荷に給電する能力のある5V安定化出力電圧を発生します。スイッチング損失を減らすため、この例では800kHzのスイッチング

周波数が選択されています。このアプリケーションでは、最大インダクタ電流リップルは最大入力電圧で発生します。ワーストケースのインダクタ電流リップルをピーク・トゥ・ピークで1A未満に制限するため、4.7 μ Hのインダクタの値が選択されています。値が22 μ Fの低ESR出力コンデンサが指定され、(ワーストケースの昇圧比と最大負荷電流で生じる)約20mVのワーストケースの出力電圧リップルを生じます。まとめると、このLTC3111のアプリケーションの電力段の主な仕様は以下のとおりです。

$$f = 0.8\text{MHz}, t_{\text{LOW}} = 160\text{ns}$$

$$V_{\text{IN}} = 3.5\text{V} \sim 15\text{V}$$

$$V_{\text{OUT}} = 5\text{V}, R = 10\Omega$$

$$C_{\text{OUT}} = 22\mu\text{F}, R_{\text{C}} = 10\text{m}\Omega$$

$$L = 4.7\mu\text{H}, R_{\text{L}} = 25\text{m}\Omega$$

$$R_{\text{S}} = 200\text{m}\Omega$$

電力段のパラメータが規定されたので、補償ネットワークを設計することができます。ほとんどのアプリケーションでは、最も補償の困難な箇所は最大の昇圧比および最大の負荷電流での昇圧モード動作です。この条件では、周波数が最小の右半平面のゼロが発生し、そのため位相が最も遅延するからです。したがって、妥当な方法として、このワーストケースの箇所では補償ネットワークを設計し、他の動作条件全体で十分な位相マージンが存在することを検証します。この応用例($V_{\text{IN}} = 3.5\text{V}$ 、最大500mAの負荷電流)では、右半平面のゼロは136kHzに位置し、これが制御ループの帯域幅を決定する支配的要素になります。

補償ネットワークの設計の最初のステップとして、補償されるループの目標クロスオーバー周波数を決定します。妥当な出発点として、補償ネットワークは約 60° のピーク位相ブーストを発生するとします。したがって、 60° の位相マージンを得るため、ループのクロスオーバー周波数 f_{C} を、そこで昇降圧コンバータの位相が -180° に達する周波数として選択します。その結果、ループのクロスオーバー周波数では、以下に示すように、

アプリケーション情報

合計された位相は単にエラーアンプによって与えられる 60° の位相になります。

$$\begin{aligned} \text{位相マージン} &= \phi_{\text{BUCK-BOOST}} + \phi_{\text{ERRORAMPLIFIER}} + 180^\circ \\ &= -180^\circ + 60^\circ + 180^\circ = 60^\circ \end{aligned}$$

同様に、 45° の位相マージンが必要であれば、目標とするクロスオーバー周波数は、そこで昇降圧コンバータの位相が -195° に達する周波数を選択して、クロスオーバー周波数での合計位相が望みの 45° の位相マージンになるようにします。

この例では、パラメータのばらつきや動作条件の変動にわたって適切な性能が得られるように、 60° の位相マージンで設計します。その結果、目標クロスオーバー周波数 f_c はそこで昇降圧コンバータの位相が -180° に達するポイントになります。この周波数を解析的に求めることは、電力段の共振の Q ファクタに大きく影響されるため、一般に困難です。そのため、図 10 に示すように、昇降圧コンバータのボード線図から求めるのが最善です。このボード線図は前に規定した電力段のパラメータを使った LTC3111 昇降圧コンバータのものであり、LTspice® ソフトウェアを使って小信号モデルの式から作成しました。この場合、位相は 40kHz で -180° に達するので、 $f_c = 40\text{kHz}$ が補償ループの目標クロスオーバー周波数になります。

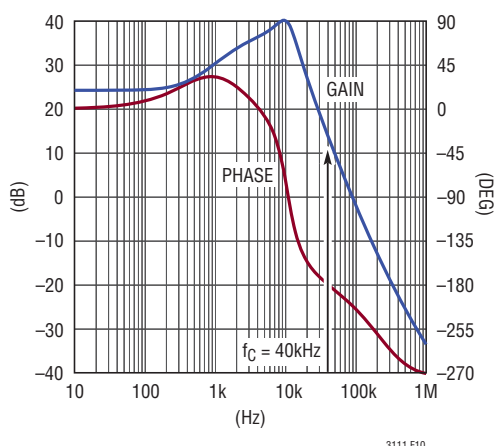


図 10. コンバータのボード線図、 $V_{IN} = 3.5\text{V}$ 、 $V_{OUT} = 5\text{V}$ 、 $R = 10\Omega$

図 10 のボード線図から、目標クロスオーバー周波数での電力段の利得は 13.5dB です。したがって、この周波数を補償されたループのクロスオーバー周波数にするため、 f_c での全ループ利得を 0dB に調整する必要があります。これを達成するため、補償ネットワークの利得を、クロスオーバー周波数で -13.5dB に設計する必要があります。

設計プロセスのこの時点で、補償ネットワークに対して設定された3つの制約があります。利得は $f_c = 40\text{kHz}$ で -13.5dB 、ピーク位相ブーストは 60° 、位相ブーストの中心は $f_c = 40\text{kHz}$ でなければなりません。これらの目標を満たす補償ネットワークを設計する1つの方法として、このデータシートの表紙に示されている標準的補償ネットワークの補償エラーアンプのボード線図を LTspice でシミュレーションします。次に、要求される制約を満たすまで、利得、ポール周波数およびゼロ周波数を繰り返し調整することができます。代わりに、解析的手法を使って、望みの位相ブースト、中心周波数および利得を備えた補償ネットワークを設計することができます。タイプ III の補償ネットワークは自由度が大きいため、この手順は一般に容易ではありません。ただし、両方の補償のゼロが同じ周波数 f_z で生じ、両方の高次ポール (f_{POLE2} と f_{POLE3}) が共通の周波数 f_p で生じると仮定することにより、設計プロセスを簡素化することができます。ほとんどの場合、これは妥当な仮定です。ゼロは一般に 1kHz と 10kHz の間に位置し、ポールは一般にはるかに高い周波数で互いに近くに位置するからです。これを仮定すると、補償エラーアンプによって与えられる最大位相ブーストは、次式で示されるように、単にポールとゼロの間隔によって決まります。

$$\phi_{\text{MAX}} = 4 \cdot \arctan \left(\sqrt{\frac{f_p}{f_z}} \right) - 270^\circ$$

アプリケーション情報

妥当な選択として、ポールの周波数 f_p がゼロの周波数 f_z の50倍になるように選択します。これにより、前に仮定したように、約 60° のピーク位相ブーストが与えられます。次に、ピーク位相が目標クロスオーバー周波数で生じるように位相ブーストの中心を定める必要があります。最大位相ブーストの周波数 f_{CENTER} は、次のようにポール周波数とゼロ周波数の相乗平均になります。

$$f_{\text{CENTER}} = \sqrt{f_p \cdot f_z} = \sqrt{50} \cdot f_z \cong 7 \cdot f_z$$

したがって、ポールとゼロ周波数の間に50倍の開きがある場合に位相ブーストの中心を定めるには、以下の式で与えられているように、ゼロをクロスオーバー周波数の $1/7$ に位置させ、ポールをクロスオーバー周波数の7倍に位置させます。

$$f_z = \frac{f_c}{7} = \frac{40\text{kHz}}{7} = 5.71\text{kHz}$$

$$f_p = 7 \cdot f_c = 7 \cdot 40\text{kHz} = 280\text{kHz}$$

ポールとゼロのこの配置により、クロスオーバー周波数 f_c を中心とした 60° のピーク位相ブーストが生じます。次に、望みの目標クロスオーバー周波数を実現するため、最大位相ブースト・ポイントでの補償ネットワークの利得 G_{CENTER} を -13.5dB に設定する必要があります。位相利得のポイントでの補償されたエラーアンプの利得は次式で与えられます。

$$G_{\text{CENTER}} = 10 \cdot \log \left[\frac{2 \cdot \pi \cdot f_p}{(2 \cdot \pi \cdot f_z)^3 \cdot (R1 \cdot C_{\text{FB}})^2} \right] \text{dB}$$

ポール周波数とゼロ周波数の間の50倍の開きを仮定すると、上式は次式に簡略化されます。

$$G_{\text{CENTER}} = 20 \cdot \log \left(\frac{50}{2 \cdot \pi \cdot f_c \cdot R1 \cdot C_{\text{FB}}} \right) \text{dB}$$

この式は補償部品の値の決定に必要な1組の制約をすべて満たします。特に、2つのゼロ (f_{ZERO1} と f_{ZERO2}) は 5.71kHz の近くに位置させます。2つのポール (f_{POLE2} と f_{POLE3}) は 280kHz の近くに位置させ、クロスオーバー周波数の利得 $G_{\text{CENTER}} = -13.5\text{dB}$ となるように利得を設定します。

補償部品の値を定める最初のステップとして、抵抗分割器を流れる暗電流を許容できる程度に小さくする $R1$ の値を選択します。妥当な選択値は $R1 = 1\text{M}\Omega$ です。次に、クロスオーバー周波数でのエラーアンプの利得を -13.5dB に設定するため、 C_{FB} の値を次のように求めることができます。

$$G_{\text{CENTER}} = -13.5\text{dB} = 20 \cdot \log \left[\frac{50}{2 \cdot \pi \cdot 40\text{kHz} \cdot 1\text{M}\Omega \cdot C_{\text{FB}}} \right]$$

$$C_{\text{FB}} = \frac{50}{2 \cdot \pi \cdot 40\text{kHz} \cdot 1\text{M}\Omega \cdot 10^{\frac{-13.5}{20}}} \cong 1000\text{pF}$$

前のセクションに与えられているポールとゼロの周波数の式を使って、補償ポールを 280kHz に、ゼロを 5.71kHz に設定することができます。最初のゼロの周波数 f_{ZERO1} を 5.71kHz に設定すると、 R_{FB} は次の値になります。

$$R_{\text{FB}} = \frac{1}{2 \cdot \pi \cdot 5.71\text{kHz} \cdot 1000\text{pF}} \cong 28.0\text{k}\Omega$$

アプリケーション情報

これにより、自由なパラメータ C_{POLE} が次のように、周波数 f_{POLE1} を 280kHz の共通ポール周波数に設定します。

$$C_{POLE} = \frac{1}{2 \cdot \pi \cdot 280\text{kHz} \cdot 28\text{k}\Omega} \cong 22\text{pF}$$

次に、 C_{FF} を選択して、2 番目のゼロ f_{ZERO2} を 5.71kHz の共通ゼロ周波数に設定することができます。

$$C_{FF} = \frac{1}{2 \cdot \pi \cdot 5.71\text{kHz} \cdot 1\text{M}\Omega} \cong 27\text{pF}$$

最後に、抵抗値 R_{FF} を選択して 2 番目のポールを 280kHz に配置することができます。

$$R_{FF} = \frac{1}{2 \cdot \pi \cdot 280\text{kHz} \cdot 27\text{pF}} \cong 20\text{k}\Omega$$

補償ネットワークのポール周波数、ゼロ周波数および利得が確定したので、次のステップでは、補償されたエラーアンプのボード線図を作成して利得と位相の特性を確認します。設計された補償部品の値を使ったエラーアンプのボード線図を図 11 に示します。ボード線図から、ピーク位相が 40kHz に生じ、そのポイントの位相ブーストが 57° であることが確認できます。さらに、ピーク位相周波数での利得は -14dB で、設計目標に近い値です。

設計プロセスの最後のステップとして、設計された補償ネットワーク全体のボード線図を計算し、その位相マージンとクロスオーバー周波数を確認します。この例のループ全体のボード線図を図 12 に示します。ループのクロスオーバー周波数は 40kHz で、位相マージンは約 59° です。

ループ全体のボード線図を全動作条件および部品の値のばらつきに対してチェックして、すべての場合に十分な位相マージンが存在することを確認します。時間領域のシミュレーションによって、また実際の回路でのコンバータのトランジェント応答によって、ループの安定性も確認します。

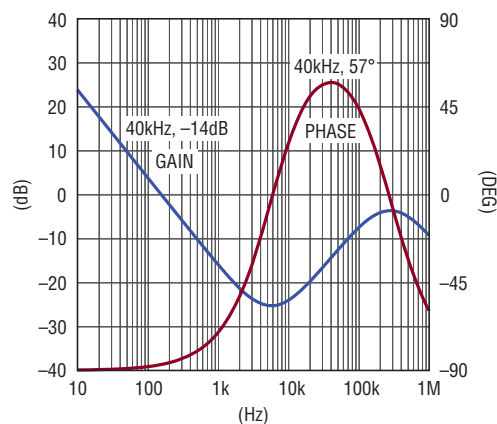


図 11. 補償エラーアンプのボード線図

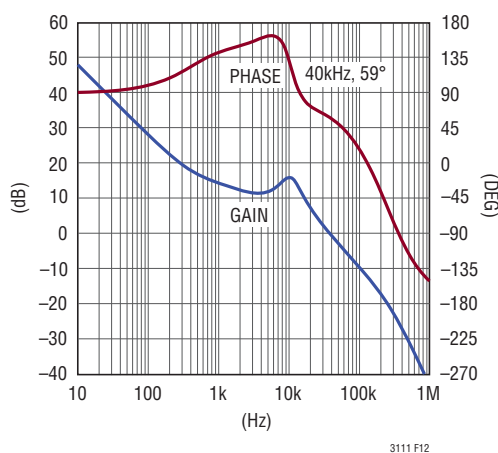
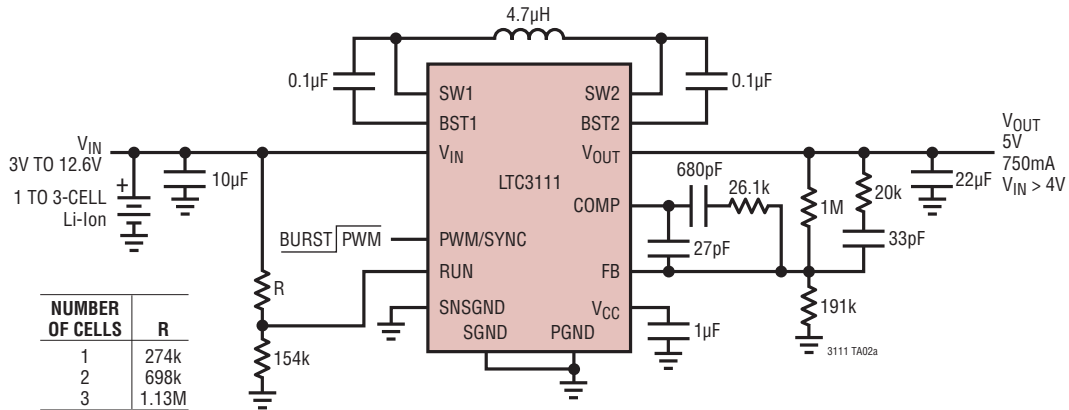


図 12. ループ全体のボード線図

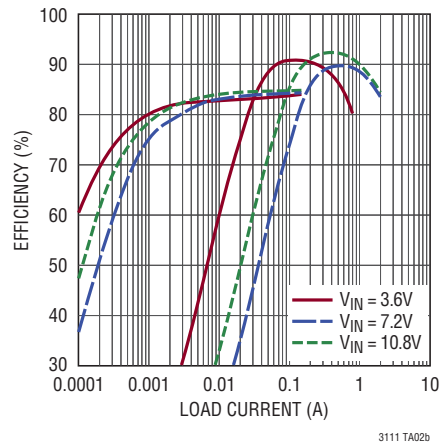
LTC3111

標準的応用例

1セル、2セルまたは3セル・リチウムイオン・バッテリーから5V

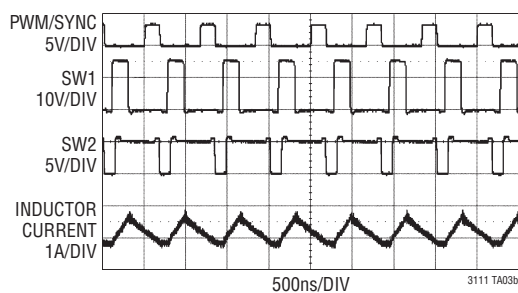
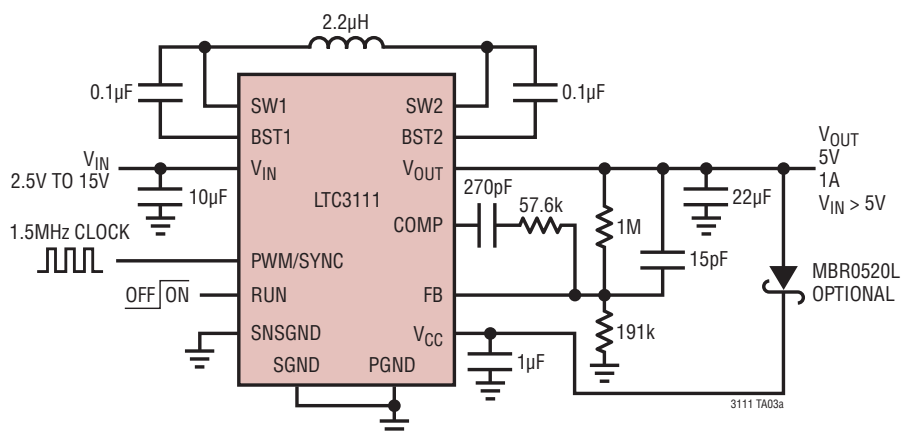


広いVINから5VOUTの効率

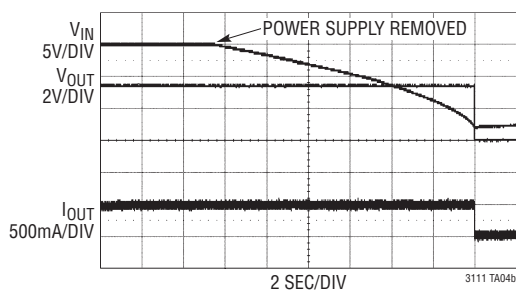
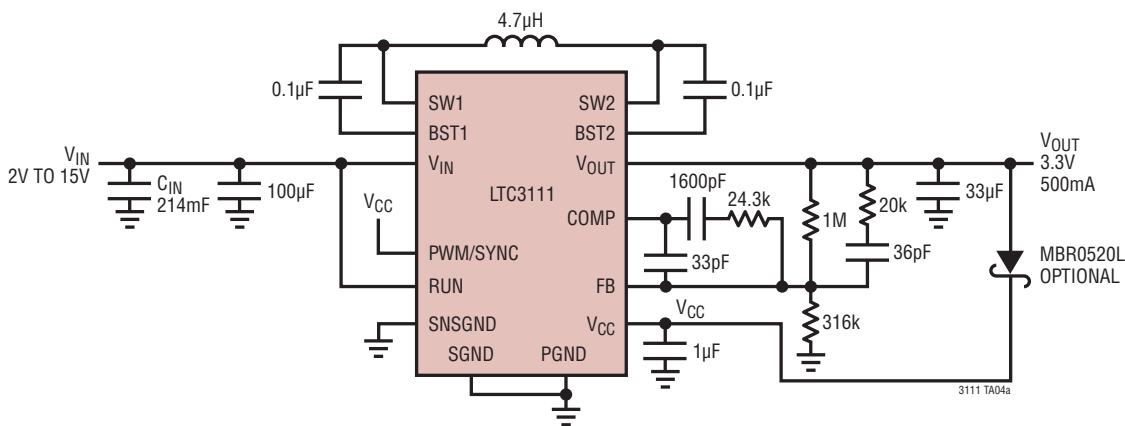


標準的応用例

1.5MHzクロックに同期したLTC3111、5V/1A出力

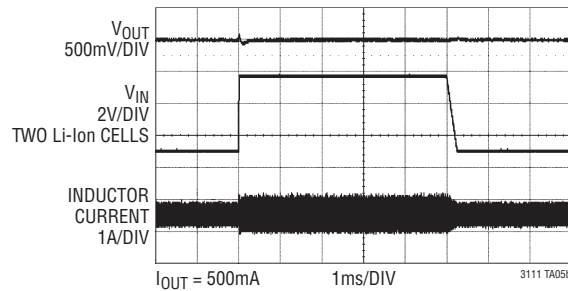
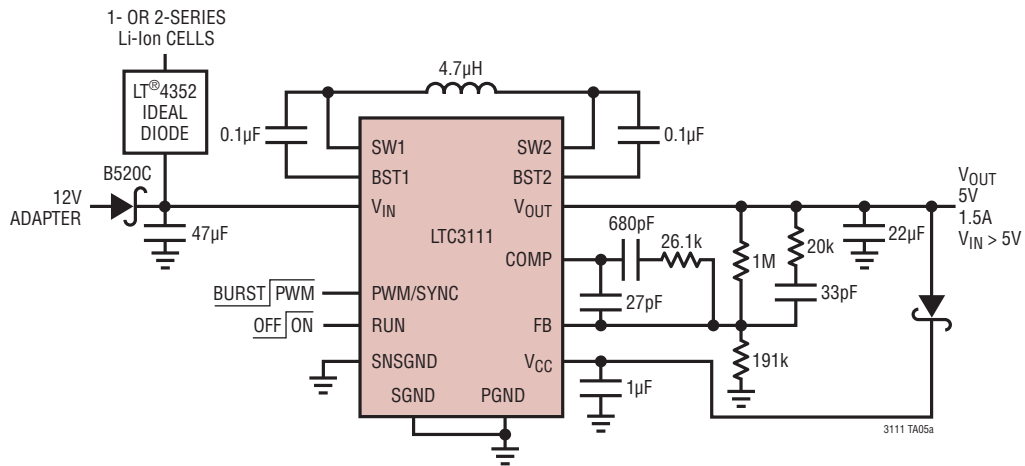


500mA負荷でV_{IN} = 2Vまで高電圧コンデンサ・バンクから動作する3.3Vバックアップ電源

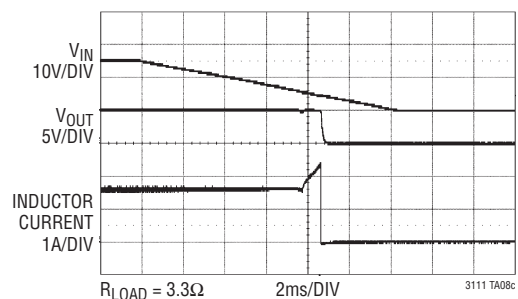
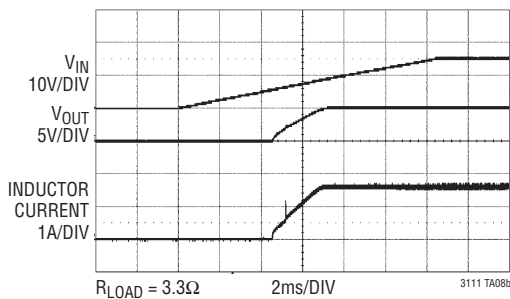
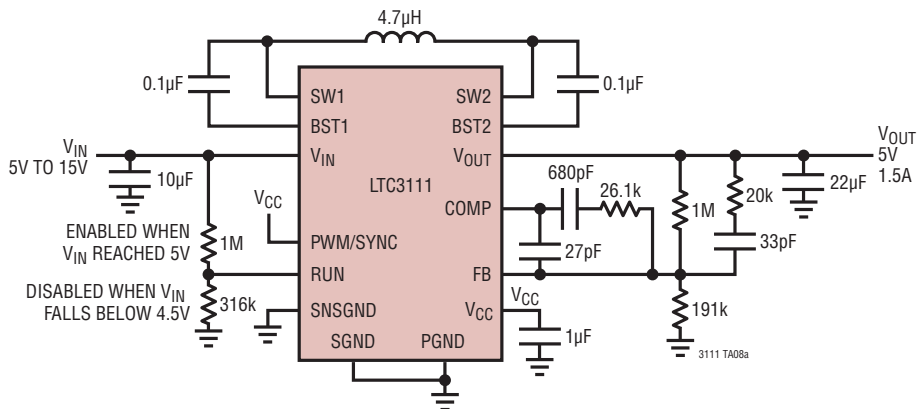


標準的応用例

1セルまたは2セル・リチウムイオン・バッテリーから12Vアダプタ・ソースへのステップ応答、 $V_{OUT} = 5V$



個別の入力低電圧ロックアウトしきい値

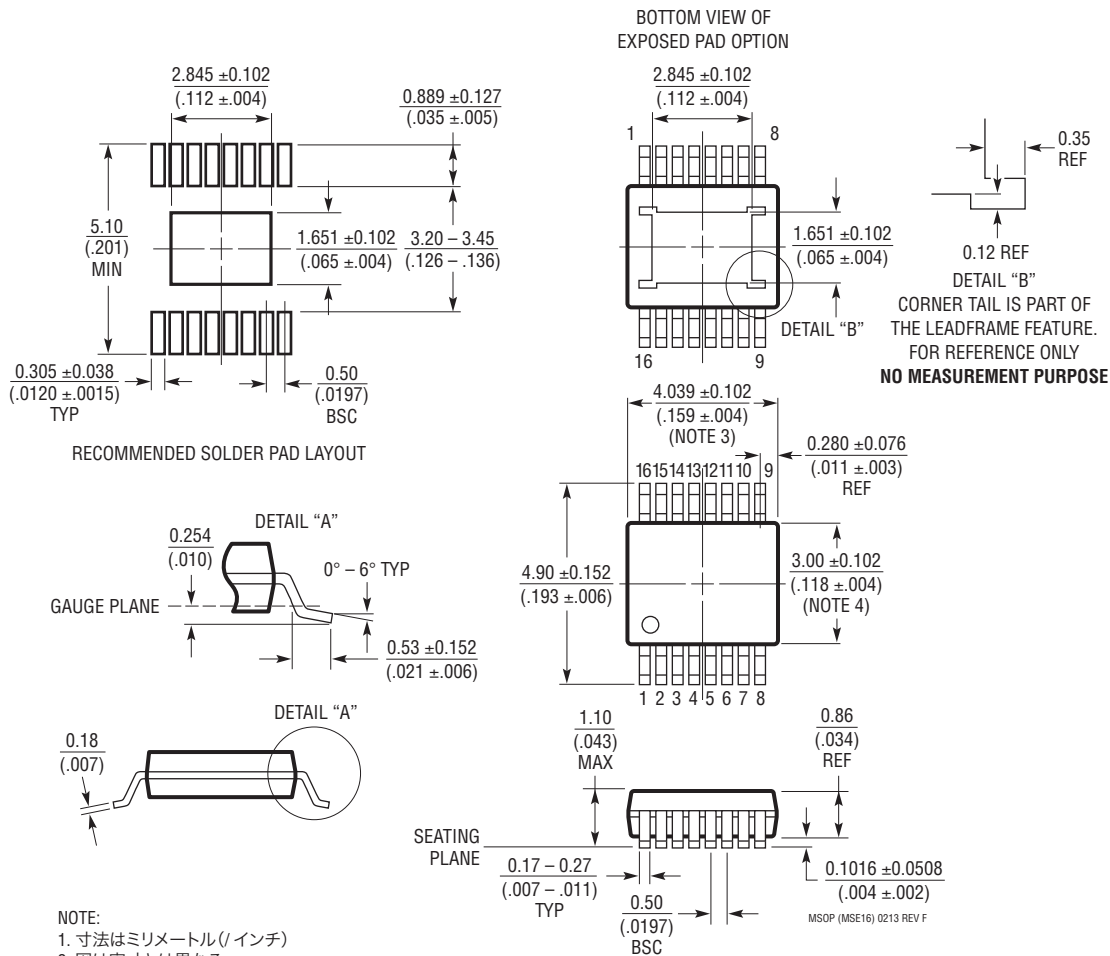


3111fa

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

MSE Package 16-Lead Plastic MSOP, Exposed Die Pad (Reference LTC DWG # 05-08-1667 Rev F)



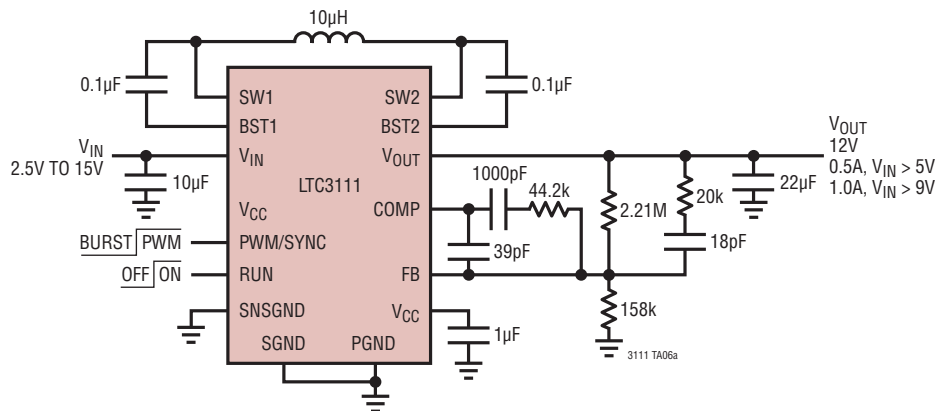
改訂履歴

REV	日付	概要	ページ番号
A	1/14	グラフを明確化。	1、4、5、6

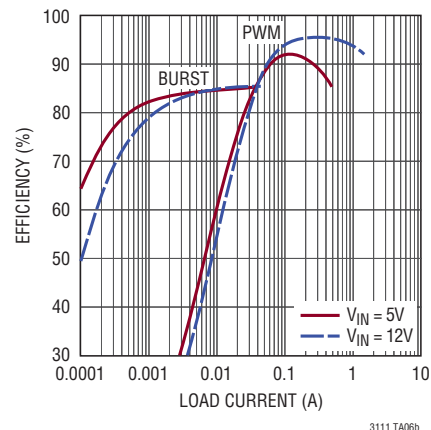
LTC3111

標準的応用例

広い入力電源範囲から安定化された12V出力



広いVINから12VOUTの効率



関連製品

製品番号	説明	注釈
LTC3533	2A (I _{OUT})、2MHz同期整流式昇降圧DC/DCコンバータ	V _{IN} : 1.8V ~ 5.5V、V _{OUT} : 1.8V ~ 5.25V、I _Q = 40µA、I _{SD} < 1µA、DFNパッケージ
LTC3113	3A (I _{OUT})、低ノイズの2MHz昇降圧DC/DCコンバータ	V _{IN} : 1.8V ~ 5.5V、V _{OUT} : 1.8V ~ 5.5V、I _Q = 40µA、I _{SD} < 1µA、DFNおよびTSSOPパッケージ
LTC3534	7V、500mA (I _{OUT})、同期整流式昇降圧DC/DCコンバータ	V _{IN} : 2.4V ~ 7V、V _{OUT} : 1.8V ~ 7V、I _Q = 25µA、I _{SD} < 1µA、DFNおよびGNパッケージ
LTC3129/ LTC3129-1	静止電流が1.3µAの15V、200mA (I _{OUT})、同期整流式昇降圧DC/DCコンバータ	V _{IN} : 2.42V ~ 15V、V _{OUT} : 1.4V ~ 15.75V、I _Q = 1.3µA、I _{SD} < 100nA、QFNおよびMSOPパッケージ
LTC3112	15V、2.5A (I _{OUT})、同期整流式昇降圧DC/DCコンバータ	V _{IN} : 2.7V ~ 15V、V _{OUT} = 5V、I _Q = 50µA、I _{SD} < 1µA、DFNおよびTSSOPパッケージ
LTC3785	10V、高効率、同期整流式No R _{SENSE} ™昇降圧コントローラ	V _{IN} : 2.7V ~ 10V、V _{OUT} : 2.7V ~ 10V、I _Q = 86µA、I _{SD} < 15µA、QFNパッケージ
LTC3115-1/ LTC3115-2	40V、2A (I _{OUT})、同期整流式昇降圧DC/DCコンバータ	V _{IN} : 2.7V ~ 40V、V _{OUT} = 2.7V ~ 40V、I _Q = 30µA、I _{SD} < 1µA、DFNおよびTSSOPパッケージ
LTC3789	高効率、同期整流式4スイッチ昇降圧コンバータ	V _{IN} : 4V ~ 38V、V _{OUT} : 0.8V ~ 38V、I _Q = 3mA、I _{SD} < 60µA、QFNおよびSSOPパッケージ
LTC3122	出力切断機能を備えた15V、2.5A (I _{OUT})、同期整流式昇降圧DC/DCコンバータ	V _{IN} : 1.8V ~ 5.5V、V _{OUT} : 2.2V ~ 15V、I _Q = 25µA、I _{SD} < 1µA、DFNおよびMSOPパッケージ

3111fa