ご注意：この日本語版ドキュメントは、参考資料としてご使用の上、最新情報につきましては、必ず英語版オリジナルをご参照いただきますようお願いします。

PIC12F6XX/16F6XX メモリのプログラミング仕様

このドキュメントには、次のデバイスに関するプログラミング仕様が含まれています。

- PIC12F635
- PIC12F683
- PIC16F631
- PIC16F636
- PIC16F639
- PIC16F677
- PIC16F684
- PIC16F685
- PIC16F687
- PIC16F688
- PIC16F689
- PIC16F690

1.0 PIC12F6XX/16F6XX デバイスのプログラミング

PIC12F6XX/16F6XX デバイスは、シリアル方式でプログラミングされます。シリアル モードを使用すると、PIC12F6XX/16F6XX デバイスがユーザ システム内にある場合でも、そのプログラミングが可能です。このプログラミング仕様は、すべてのパッケージに封入された PIC12F6XX/16F6XX デバイスに適用されます。

1.1 ハードウェアの要件

PIC12F6XX/16F6XX デバイスには、VDD (5.0V) 用の電源と、VPP (12.0V) 用の電源が必要です。

1.2 プログラム / 検証 モード

PIC12F6XX/16F6XX デバイスに対するプログラム / 検証 モードを使用すれば、ユーザ プログラム メモリ、データ メモリ、ユーザ ID ロケーション、キャリブレーション ワードおよびコンフィギュレーション ワードのプログラミングが可能です。

プログラミングと検証は、メモリのどの領域に対しても行えます。そのメモリ領域以外とは独立して行えます。これにより、プログラム メモリ領域とデータ メモリ領域を独立にプログラムできます。従って、保護されていないデータ メモリには再度プログラミングが行うことができ、保護されているプログラム メモリの内容が失われることはありません。

表 1-1: プログラム / 検証モードにおけるピンの機能

Pin Name	During Programming		
	Function	Pin Type	Pin Description
GP1/RA1	ICSPCLK	I	Clock input – Schmitt Trigger input
GP0/RA0	ICSPDAT	I/O	Data input/output – Schmitt Trigger input
$\overline{\text{MCLR}}$	Program/Verify mode	P(1)	Program Mode Select
VDD	VDD	P	Power Supply
VSS	VSS	P	Ground

記号の説明 : I = 入力、O = 出力、P = 電源

注 1: PIC12F6XX/16F6XX デバイスでは、プログラミング用の高電圧は内部で生成されます。プログラム / 検証モードを行うには、$\overline{\text{MCLR}}$ 入力に高電圧を印加する必要があります。$\overline{\text{MCLR}}$ 入力はレベル ソースとして使用されていますので、$\overline{\text{MCLR}}$ はそんなに多くの電流を必要としません。

© 2008 Microchip Technology Inc.

図 1-1: PIC12F635/683 の 8 ピン PDIP、SOIC、DFN-S パッケージに対するピン配置図

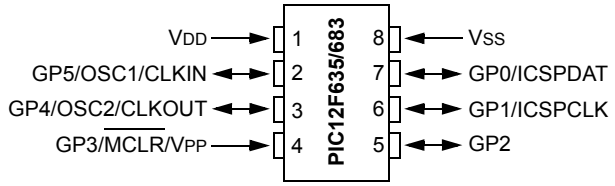


図 1-2: PIC16F636/684/688 の 14 ピン PDIP、SOIC、TSSOP パッケージに対するピン配置図

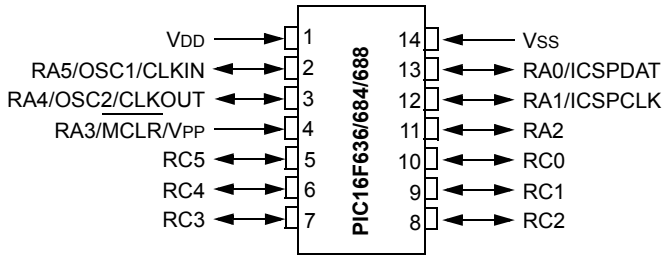
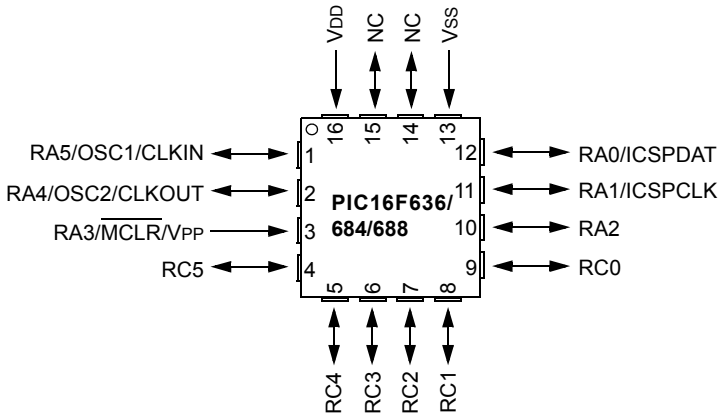
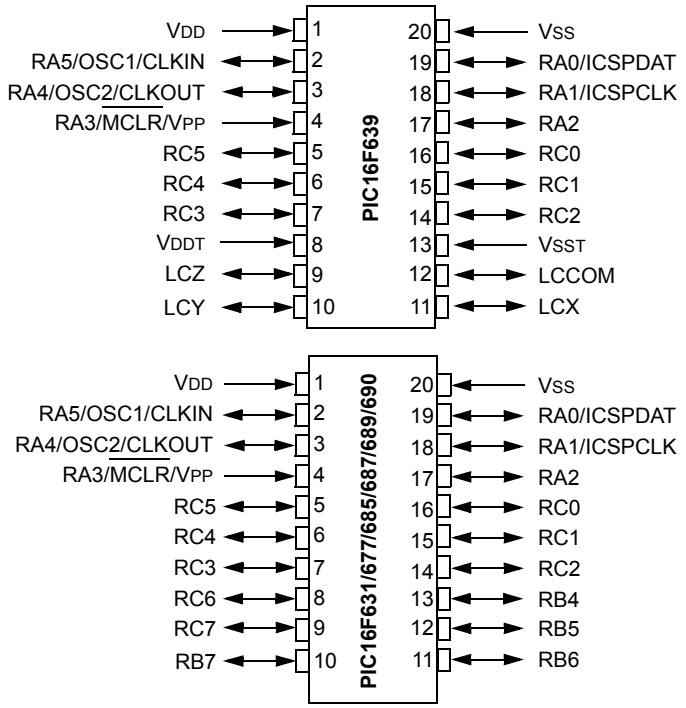


図 1-3: PIC16F636/684/688 の 16 ピン QFN パッケージに対するピン配置図



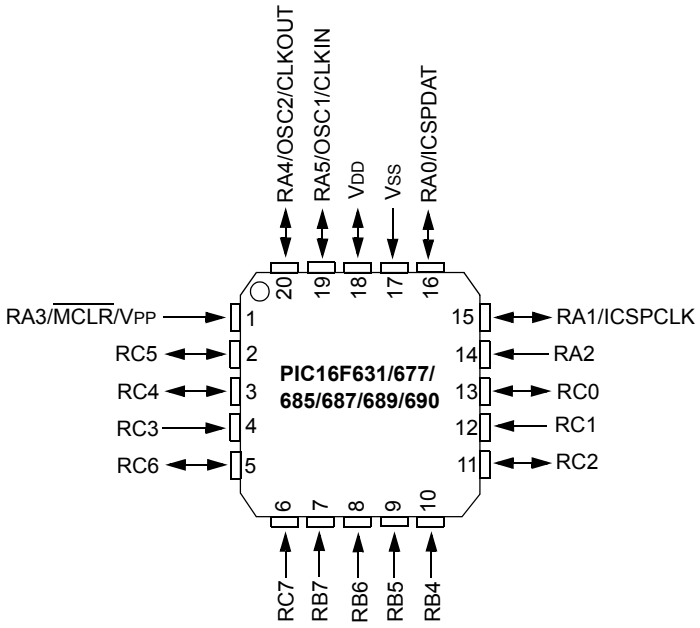
© 2008 Microchip Technology Inc.

図 1-4: 20 ピン PDIP、SOIC(1)、SSOP パッケージに対するピン配置図



注 1: PIC16F631、PIC16F677、PIC16F685、PIC16F687、PIC16F689 および PIC16F690 についてのみ適用。

図 1-5: PIC16F631/677/685/687/689/690 の 20 ピン QFN パッケージに対するピン配置図



2.0 メモリの説明

2.1 プログラム メモリ マップ

ユーザ メモリ空間は 0x0000 ～ 0x1FFF までです。プログラム / 検証モードでは、プログラム メモリ空間は、0x0000 ～ 0x3FFF まで広がります。最初の半分 (0x0000 ～ 0x1FFF) はユーザ プログラム メモリで、後の半分 (0x2000 ～ 0x3FFF) はコンフィギュレーション メモリとなります。プログラム カウンタ (PC) は、0x0000 から 0x1FFF までインクリメントすると次は 0x0000 に戻ります。0x2000 から 0x3FFF までインクリメントした場合に次は、0x0000 ではなく 0x2000 に戻ります。コンフィギュレーション メモリ内に一度入ると、PC の最高位ビットは「1」に保持されますので、常にコンフィギュレーション メモリを指し示すことになります。ユーザ プログラム メモリに戻る唯一の方法は、**3.0 項「プログラム / 検証モード」**で説明されているように、パーツをリセットしてプログラム / 検証モードに再度入ることです。

PIC12F6XX/16F6XX (PIC12F635/636/639 は含まれません) デバイスのコンフィギュレーション メモリ空間、0x2000 ～ 0x2008 は物理的にインプリメントされています。しかし、使用できるのは、0x2000 ～ 0x2003、0x2007 と 0x2008 のみで、その他は留保されています。

PIC12F635/636/639 デバイスのコンフィギュレーション メモリ空間では、0x2000 ～ 0x2009 が物理的にインプリメントされています。しかし、使用できるロケーションは、0x2000 ～ 0x2003 と 0x2006 ～ 0x2009 のみで、その他は留保されています。

2.2 ユーザ ID ロケーション

ユーザは、識別情報 (ユーザ ID) を 4 つの指定したロケーションに格納することができます。ユーザ ID ロケーションは、0x2000 ～ 0x2003 にマッピングされています。ユーザはそれぞれのユーザ ID ロケーションの最下位ビット (LSb) の 7 ビットのみを使用するようにしてください。コード保護がイネーブルされた後でも、ユーザ ID ロケーションは通常通り読み出すことができます。ID ロケーションには、「`xx xxxx xbbb bbbb`」のように書き込んでください。ここで、「`bbb bbbb`」はユーザの ID 情報です。

14 ビットがプログラムされるのですが、MPLAB® IDE で表示できるのは LSb の 7 ビットのみです。`xxxx` は「ドント ケア」ビットで、MPLAB® IDE では読み出すことはできません。

2.3 キャリブレーション ワード

PIC16F631/677/685/687/689/690 (PIC12F635/636/639 は含みません) デバイスでは、8 MHz の内部発信器 (INTOSC)、パワーオン リセット (POR) およびブラウンアウト リセット (BOR) の各モジュールは、工場内で調整されています。これらの値は、キャリブレーション ワード (0x2008) に格納されています。詳細については、それぞれのデバイスのデータ シートをご覧ください。

PIC12F635/636/639 デバイスでは、8 MHz の内部発信器 (INTOSC)、パワーオン リセット (POR) およびブラウンアウト リセット (BOR) の各モジュールは、工場内で調整され、キャリブレーション ワード (0x2008) に格納されています。ウェークアップ リセット (WUR) と低電圧検出 (LVD) の各モジュールは、工場内で調整され、キャリブレーション ワード (0x2009) に格納されています。詳細については、それぞれのデバイスのデータ シートをご覧ください。

キャリブレーション ワードは、特定の手続きが実行されない限り、消去動作には関与しません。従って、キャリブレーション ワードに影響することなく、デバイスの消去を行うことができます。これらの値は、デバイス消去後に読み出したり復元したりする必要がないので、消去の手続きを簡素化します。種々の消去シーケンスの詳細は、**3.1.5.12 項「Row Erase Program Memory コマンド」**をご覧ください。

表 1: メモリ容量

Device	EEDATA	Program Flash
PIC12F635	128 x 8	1k x 14
PIC12F683	256 x 8	2k x 14
PIC16F631	128 x 8	1k x 14
PIC16F636	256 x 8	2k x 14
PIC16F639	256 x 8	2k x 14
PIC16F677	256 x 8	2k x 14
PIC16F684	256 x 8	2k x 14
PIC16F685	256 x 8	4k x 14
PIC16F687	256 x 8	2k x 14
PIC16F688	256 x 8	4k x 14
PIC16F689	256 x 8	4k x 14
PIC16F690	256 x 8	4k x 14

© 2008 Microchip Technology Inc.

図 2-1: PIC16F631 のプログラム メモリ マッピング

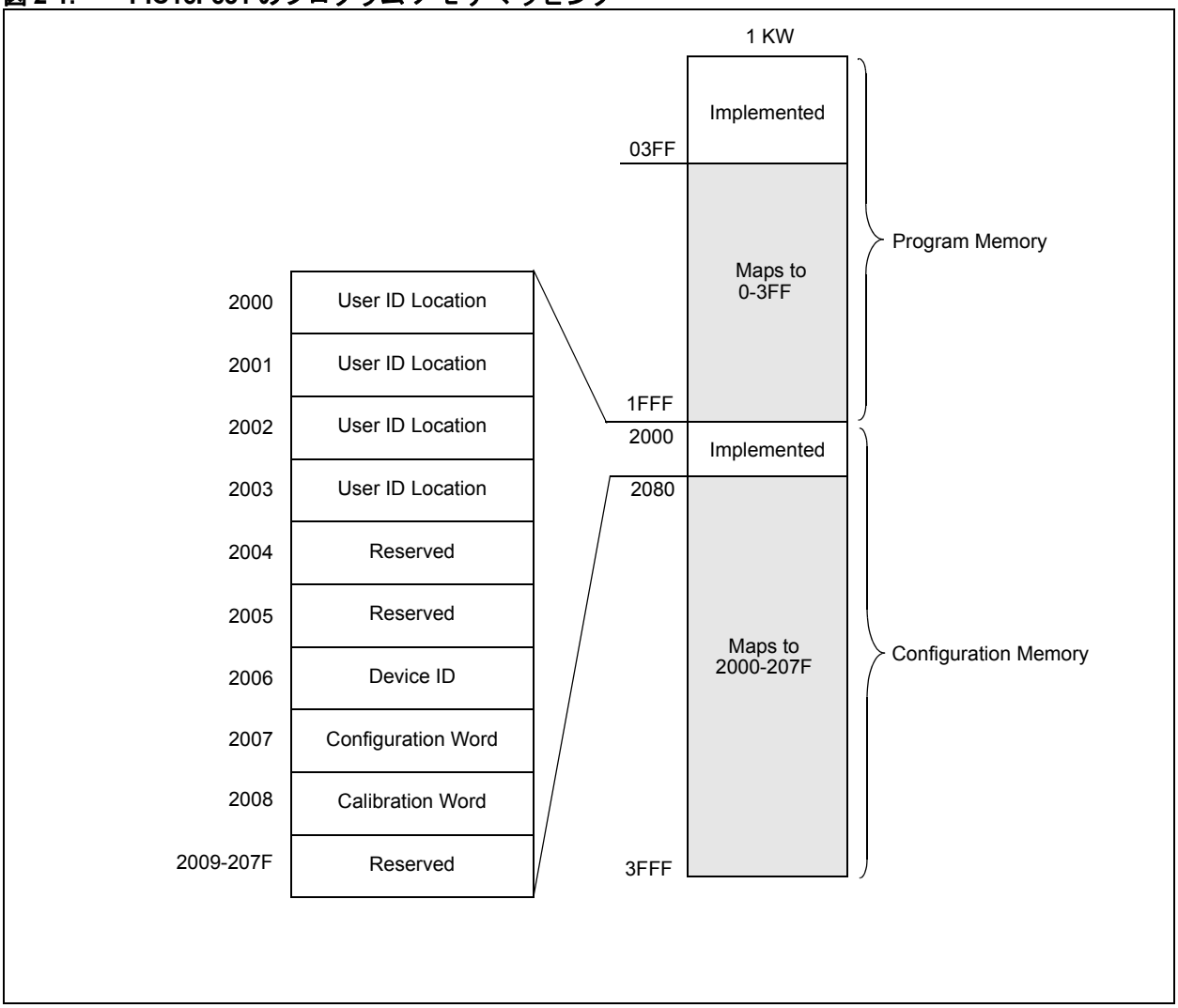
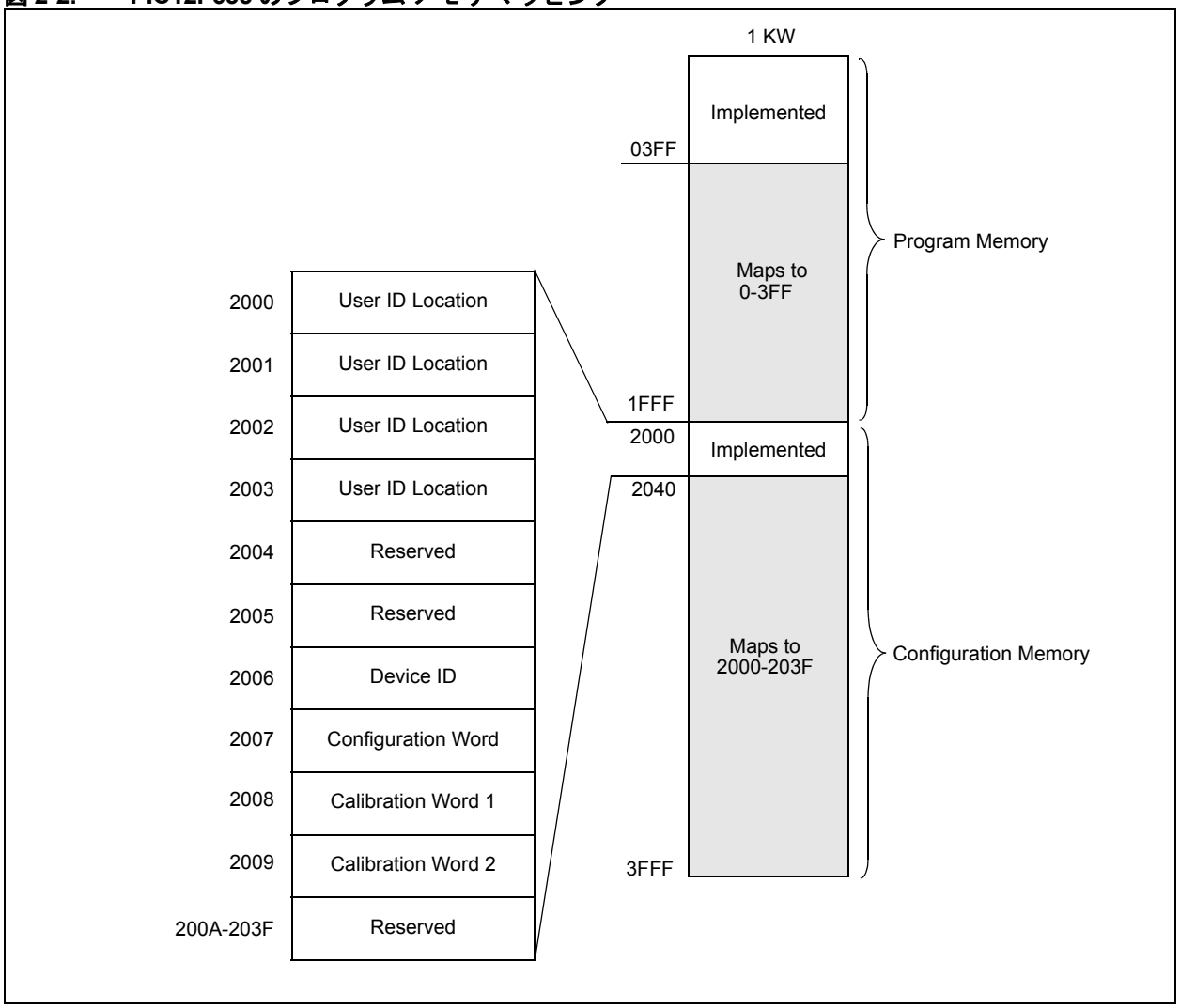


図 2-2: PIC12F635 のプログラム メモリ マッピング



© 2008 Microchip Technology Inc.

図 2-3: PIC16F636/639 のプログラム メモリ マッピング

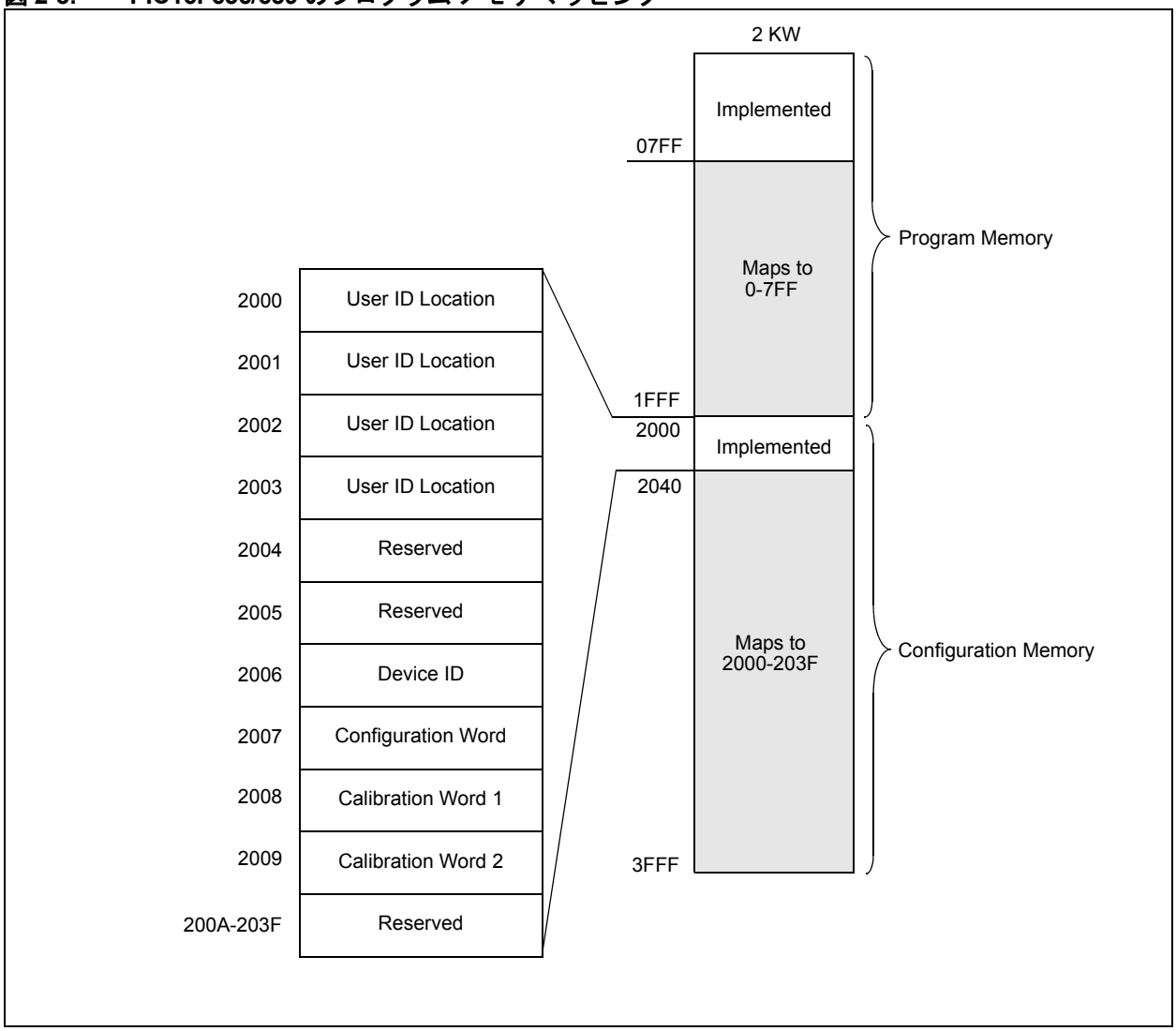
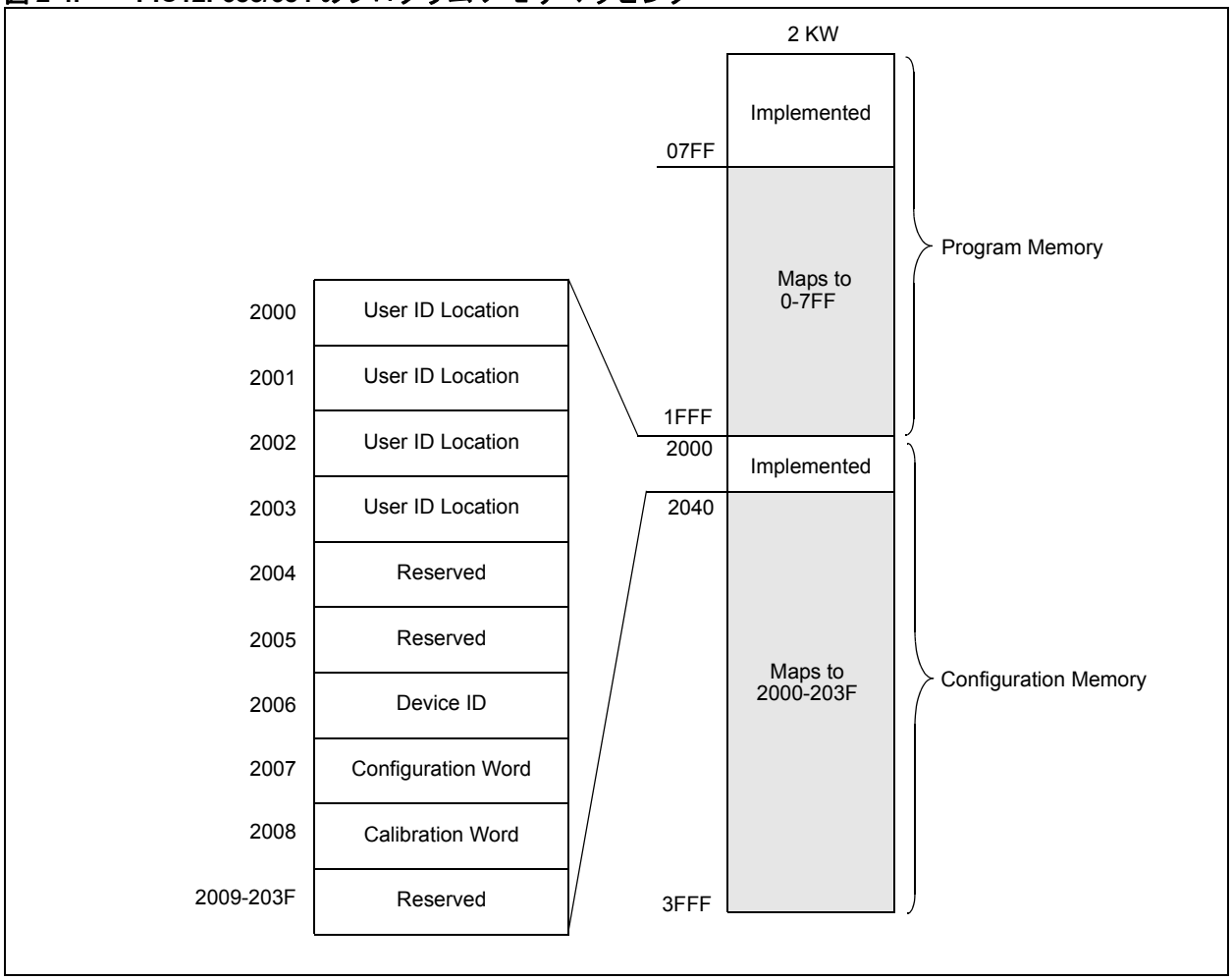


図 2-4: PIC12F683/684 のプログラム メモリ マッピング



© 2008 Microchip Technology Inc.

図 2-5: PIC16F677/687 のプログラム メモリ マッピング

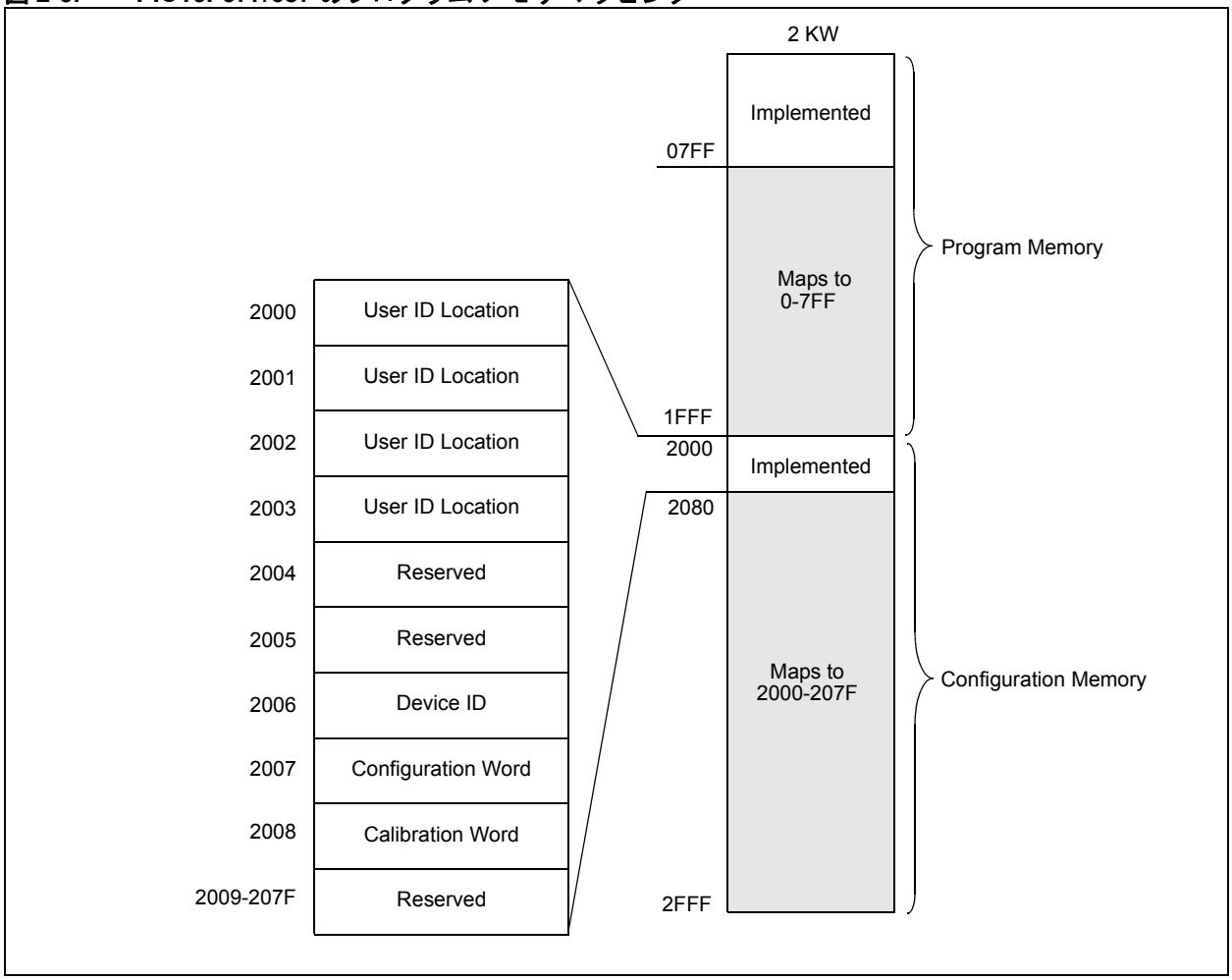
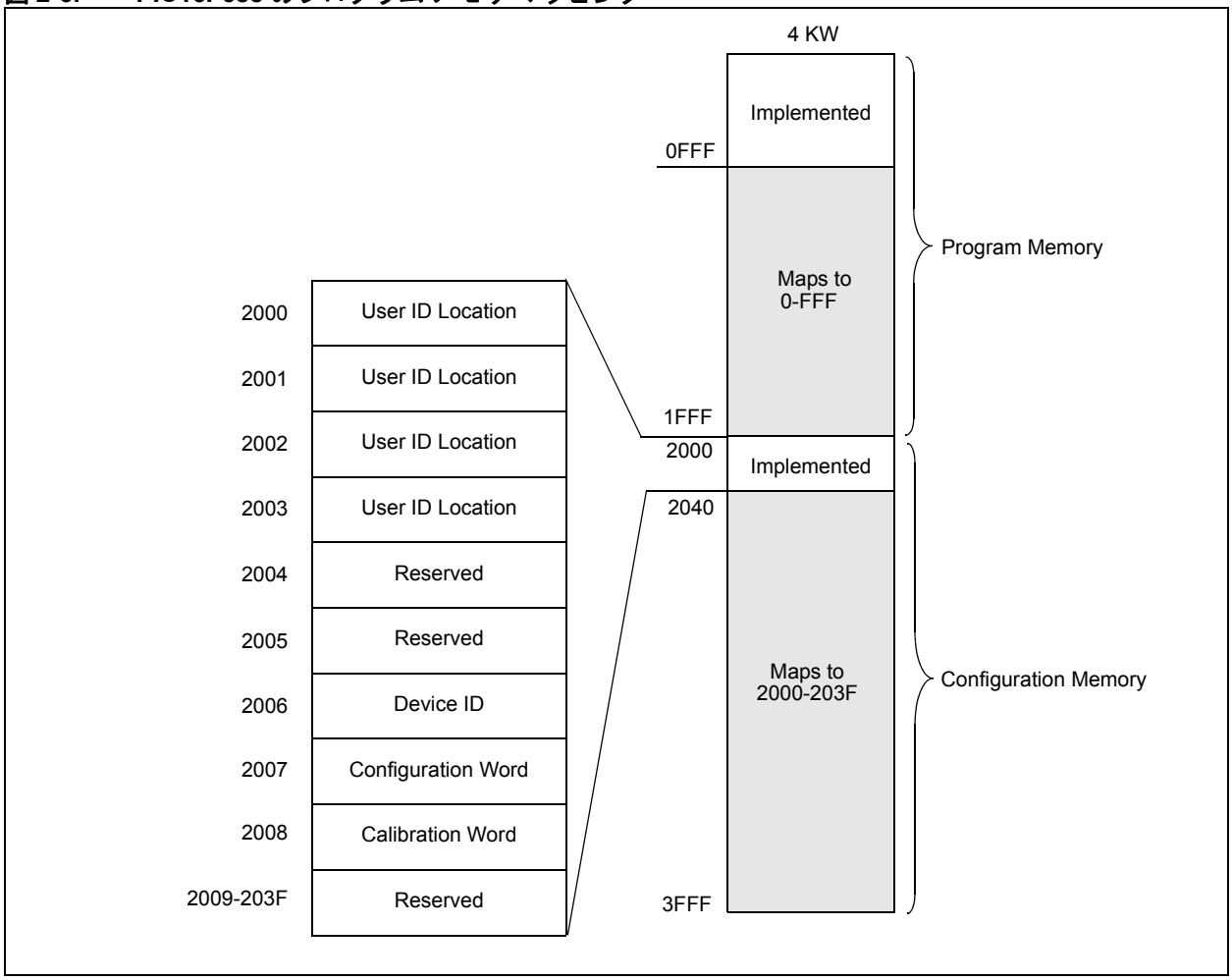
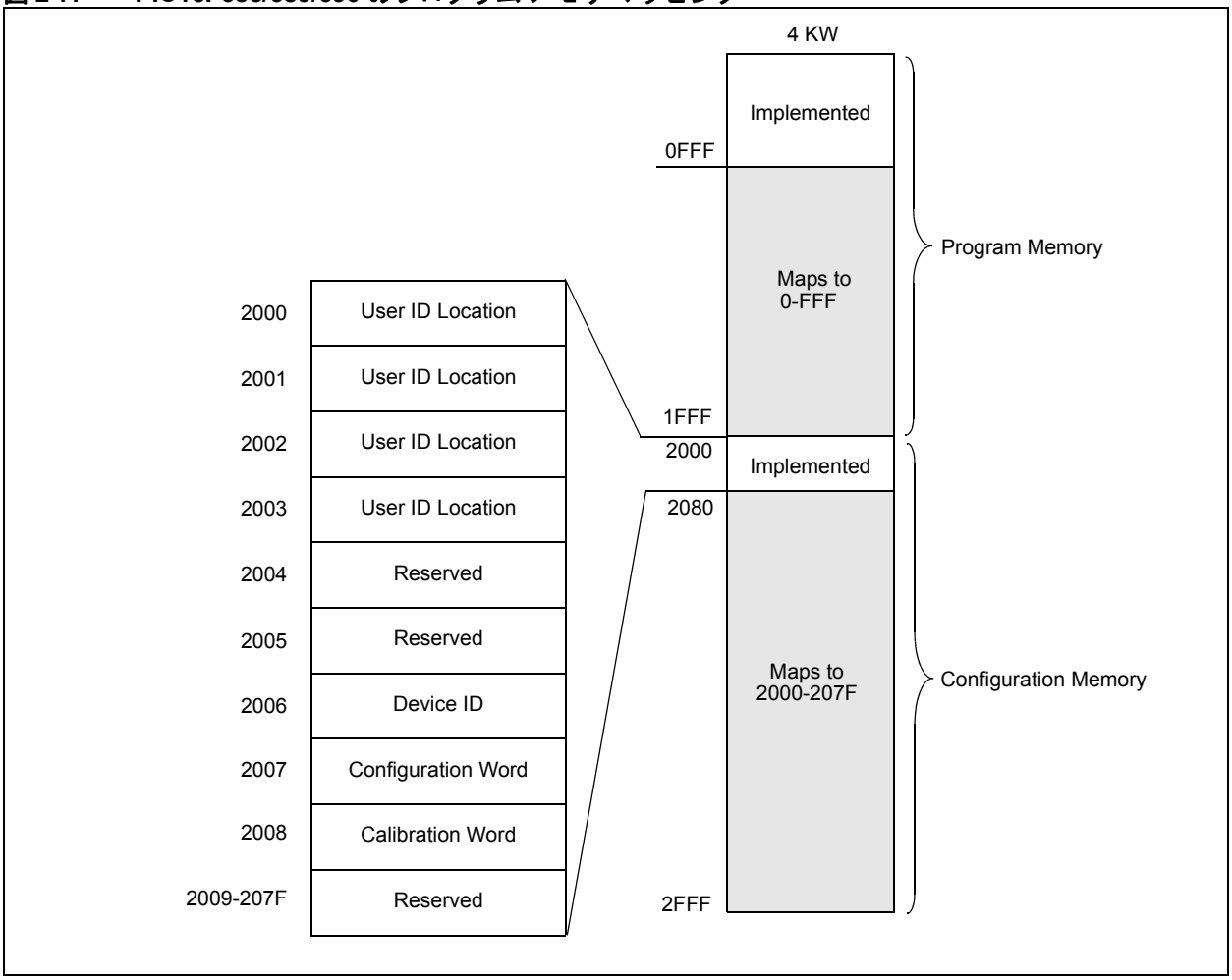


図 2-6: PIC16F688 のプログラム メモリ マッピング



© 2008 Microchip Technology Inc.

図 2-7: PIC16F685/689/690 のプログラム メモリ マッピング



3.0 プログラム / 検証モード

プログラム / 検証モードに入るには、2 つの方法があります。「VPP が最初」で入るには、ICSPDAT と ICSPCLK を low に保持しておいて、$\overline{\text{MCLR}}$ ピンを VIL から VIHH (high 電圧) に立ち上げ、その後 VDD とデータを印加します。この方法は、いずれのコンフィギュレーション ワード選択にも使用できますが、INTOSC オプションと 内部 $\overline{\text{MCLR}}$ オプションが選択されているときに**使用しなければなりません** (FOSC<2:0> = 100 または 101 そして MCLRE = 0 の場合)。「VPP が最初」のエントリ方法を使用すれば、プログラム 検証モードに入る前のコード実行を防止できます。図 3-1 のタイミング図を参照してください。

第 2 のエントリ方法、「VDD が最初」で入るには、VDD を印加してから、ICSPDAT と ICSPCLK を low に保持しておいて、$\overline{\text{MCLR}}$ ピンを VIL から VIHH (high 電圧) に立ち上げ、その後にデータを続けます。この方法は、いずれのコンフィギュレーション ワード選択にも使用できますが、INTOSC オプションと内部 $\overline{\text{MCLR}}$ オプションが**選択されていない**場合に限られます (FOSC<2:0> = 100 または 101 そして MCLRE = 0 でない場合)。この手法は、VDD がすでに印加されているときに、デバイスをプログラムするのに有用です。その理由は、プログラム / 検証モードに入る際に、VDD の供給を停止する必要がないからです。図 3-2 のタイミング図を参照してください。

一度このモードに入ると、プログラム メモリ、データ メモリおよびコンフィギュレーション メモリは、シリアルにアクセスしてプログラムが可能となります。このモードでは、ICSPDAT と ICSPCLK はシュミット トリガー入力となります。フューズ設定にかかわらず、RA4 はトライステートになります。

デバイスをプログラム / 検証モードに入れるシーケンスにより、他のすべてのロジックはリセット ステートになります ($\overline{\text{MCLR}}$ ピンが最初に VIL にされた状態)。従って、すべての I/O はリセット ステート (ハイインピーダンス入力) になりプログラム カウンタ (PC) はクリアされます。

プログラム / 検証モードから抜けた後に、INTOSC と内部 $\overline{\text{MCLR}}$ によってデバイスがコンフィギュレーションされるのを防止するために、VDD の電源を VPP の前に切る必要があります。タイミングについては、図 3-3 を参照してください。

図 3-1: 「VPP が最初」のプログラム / 検証モード エントリ

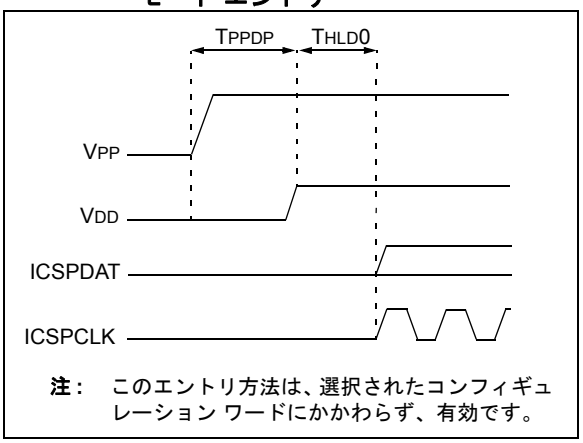


図 3-2: 「VDD が最初」のプログラム / 検証モード エントリ

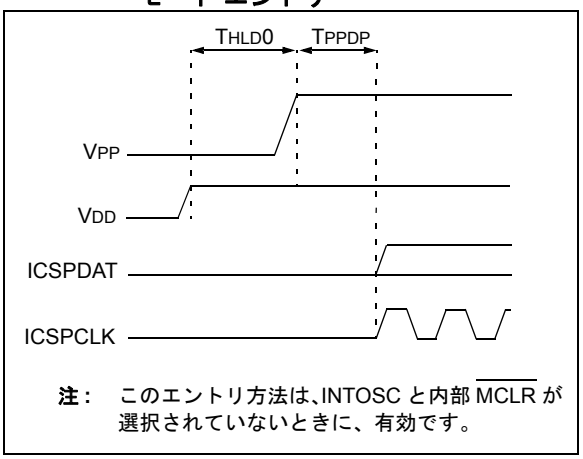
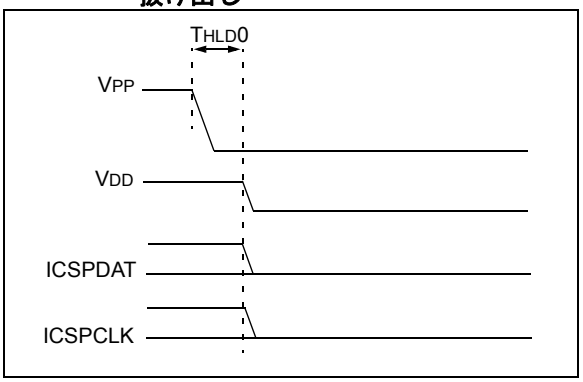


図 3-3: プログラム / 検証モードからの抜け出し



3.1 プログラム / 消去のアルゴリズム

PIC12F6XX/16F6XX のプログラム メモリには 2 つの方法で書き込むことができます。最も速い方法は、一度に 4 ワード書き込みます。しかし、1 ワードの書き込みも、以前の 8 ピンと 14 ピンのフラッシュ デバイスとの互換を取るために、サポートされてい

© 2008 Microchip Technology Inc.

ます。4 ワード書き込みアルゴリズムは、プログラム メモリをプログラムするときにのみ使用されます。1 ワード書き込みアルゴリズムは、利用できるすべてのメモリ ロケーションに書き込むことができます (すなわち、プログラム メモリ、コンフィギュレーション メモリおよびデータ メモリ)。

アレイに書き込んだ後に、PC をリセットすれば、書き込んだ内容を読み出して検証できます。PC はインクリメントするだけで、デクリメントはできませんので、書き込みに続いてそれを直ちに検証することは不可能です。

デバイスを Reset (リセット) すれば、PC はクリアされ、アドレスは「0」にセットされます。Increment Address コマンドは、PC をインクリメントします。Load Configuration コマンドは、PC を 0x2000 にセットします。利用できるコマンドを表 3-1 に示します。

3.1.1 4 ワード プログラミング

このアルゴリズムで書き込めるのは、プログラム メモリのみです。データ メモリとコンフィギュレーション メモリ (>0x2000) では、1 ワード プログラミング アルゴリズムを使用しなければなりません (**3.1.2 項「1 ワード プログラミング」**を参照)。

このアルゴリズムは、プログラム メモリの 4 つの連続したアドレスに書き込みを行います。この 4 つのアドレスは、4 ワード ブロック、すなわち 4 を法とする 0、1、2、3 を指し示すように設定しなければなりません。たとえばプログラミング アドレス 4 ～ 7 は一緒に正しくプログラムできます。プログラミング アドレスを 2 ～ 5 に設定すると、予期しない結果になります。

プログラム メモリの 4 ワードを一度にプログラミングするシーケンスは次のとおりです。

1. Load Data For Program Memory コマンドを使用して、現在のプログラム メモリ アドレスに 1 ワードをロードする。
2. Increment Address コマンドを発行する。
3. Load Data For Program Memory コマンドを使用して、現在のプログラム メモリ アドレスに 1 ワードをロードする。
4. ステップ 2 とステップ 3 を 2 回繰り返す。
5. 内部同期か外部同期のいずれかで、Begin Programming コマンドを発行する。
6. TPROG1 (内部同期) か TPROG2 (外部同期) 時間だけ待つ。
7. 外部同期の場合は、End Programming コマンドを発行する。
8. Increment Address コマンドを発行する。
9. プログラム メモリへの書き込みに必要なだけ、このシーケンスを繰り返す。

詳細情報は、図 3-17 を参照してください。

3.1.2 1 ワード プログラミング

その他の 8 ピンおよび 14 ピン Flash PICmicro® デバイスとの互換性を保つために、プログラム メモリでは一度に 1 ワードの書き込みも行えます。コンフィギュレーション メモリ (>0x2000) とデータ メモリには、一度に 1 ワード (あるいは 1 バイト) 書き込みを使用しなければなりません。

> **注 :** デバイス ID (0x2006)、コンフィギュレーション ワード (0x2007) やキャリブレーション ワード (0x2008 ～ 0x2009) をプログラミングした後は、4 つの書き込みラッチをリセットしなければなりません。**3.1.3 項「書き込みラッチのリセット」**を参照してください。

プログラム メモリに一度に 1 ワードのプログラミングを行うシーケンスは次のとおりです。

1. Load Data For Program Memory コマンドを使用して、現在のプログラム メモリ アドレスに 1 ワードをロードする。
2. 内部同期か外部同期のいずれかで、Begin Programming コマンドを発行する。
3. TPROG1 (内部同期) か TPROG2 (外部同期) 時間だけ待つ。
4. 外部同期の場合は、End Programming コマンドを発行する。
5. Increment Address コマンドを発行する。
6. プログラム メモリ、データ メモリあるいはコンフィギュレーション メモリへの書き込みに必要なだけ、このシーケンスを繰り返す。

詳細情報は、図 3-16 を参照してください。

3.1.3 書き込みラッチのリセット

デバイス ID (0x2006)、コンフィギュレーション ワード (0x2007) およびキャリブレーション ワード (0x2008 ～ 0x2009) はコンフィギュレーション メモリにマッピングされていますが、そこに物理的に在駐しているわけではありません。その結果として、これらの場所にプログラミングを行っても、書き込みラッチはリセットされませんので、プログラマがリセットする必要があります。これには 2 つの方法があります。4 つのすべてのラッチに「1」をロードするか、プログラム / 検証モードを抜けるか、のいずれかです。

書き込みラッチを手動でリセットするシーケンスは次のとおりです。

1. Load Date For Program Memory コマンドか Load Data For Configuration Memory コマンドを使用して、すべてが「1」のデータ ワードをロードする。
2. Increment Address コマンドを発行する。
3. すべて 4 つの書き込みラッチをリセットするには、このシーケンスを 3 度繰り返す。

3.1.4 消去アルゴリズム

PIC12F6XX/16F6XX を消去する場合、その消去メモリ ロケーションはプログラム カウンタ (PC)、$\overline{CP}$ 値、$\overline{CPD}$ 値および実行される消去コマンドによって決まります。所望のメモリ ロケーションを消去するには次のシーケンスを使用します。それぞれのシーケンスで、コンフィギュレーション ワードの $\overline{CPD}$ ビットが (クリアに) プログラムされていれば、データ メモリは消去されます。

プログラム メモリとコンフィギュレーション ワード (0x2007) を消去するには、次のシーケンスを実行します。キャリブレーション ワード (0x2008 ～ 0x2009) とユーザ ID (0x2000 ～ 0x2003) は**消去されない**ことに注意してください。

1. Bulk Erase Program Memory コマンドを実行する。
2. 消去完了まで、TERA 時間だけ待つ。

ユーザ ID (0x2000 ～ 0x2003)、コンフィギュレーション ワード (0x2007) およびプログラム メモリを消去するには、次のシーケンスを使用します。キャリブレーション ワード (0x2008 ～ 0x2009) は**消去されない**ことに注意してください。

1. プログラム カウンタ (PC) を 0x2000 に設定し、ダミー データを添えて Load Configuration コマンドを実行する。
2. Bulk Erase Program Memory コマンドを実行する。
3. 消去完了まで、TERA 時間だけ待つ。

ユーザ ID (0x2000 ～ 0x2003)、コンフィギュレーション ワード (0x2007)、キャリブレーション ワード (0x2008) およびプログラム メモリを消去するには、次のシーケンスを使用します。キャリブレーション ワード (0x2008) も**消去される**ことに注意してください。

1. プログラム カウンタ (PC) を 0x2000 に設定し、ダミー データを添えて Load Configuration コマンドを実行する。
2. Increment Address コマンドを 8 回実行して、PC をキャリブレーション ワードの 0x2008 番地に進める。
3. Bulk Erase Program Memory コマンドを実行する。
4. 消去完了まで、TERA 時間だけ待つ。

ユーザ ID (0x2000 ～ 0x2003)、コンフィギュレーション ワード (0x2007)、キャリブレーション ワード (0x2008 ～ 0x2009) およびプログラム メモリを消去するには、次のシーケンスを使用します。キャリブレーション ワード (0x2008 ～ 0x2009) も消去されることに注意してください。

1. プログラム カウンタ (PC) を 0x2000 に設定し、ダミー データを添えて Load Configuration コマンドを実行する。
2. Increment Address コマンドを 9 回実行して、PC をキャリブレーション ワードの 0x2009 番地に進める。
3. Bulk Erase Program Memory コマンドを実行する。
4. 消去完了まで、TERA 時間だけ待つ。

データ メモリを消去するには、次のシーケンスを使用します。

1. Bulk Erase Program Memory コマンドを実行する。
2. 消去完了まで、TERA 時間だけ待つ。

3.1.5 シリアルのプログラム / 検証動作

シリアル動作では、ICSPCLK ピンはクロック入力として使用され、ICSPDAT ピンはコマンド ビットの入力およびデータの入出力として使用されます。1 つのコマンドを入力するには、ICSPCLK を 6 サイクル行います。それぞれのコマンド ビットは、クロックの立ち下がりエッジでラッチされます。その際、コマンドの LSb (最下位ビット) が最初に入力されます。ICSPDAT ピンへのデータ入力には、クロックの立ち下がりエッジに対して、最小のセットアップ時間とホールド時間が必要です (表 6-1 を参照)。データが付随するコマンド (リードとロード) では、コマンドとデータの間に最小でも 1 µs の遅延時間が必要です。この遅延の後、クロック ピンは 16 サイクル行われます。その際、最初のサイクルはスタート ビットで、最後のサイクルがストップ ビットになります。

リード動作の間、第 2 サイクルの立ち上がりエッジで、LSb が ICSPDAT ピンに送信されます。ロード動作では、第 2 サイクルの立ち下がりエッジで LSb がラッチされます。連続したコマンド間でも、最小でも 1 µs の遅延時間が必要です。その際、End Programming コマンドは例外で、100 µs の TDIS 時間が必要です。

すべてのコマンドとデータ ワードでは、LSb が最初に送信されます。データは ICSPCLK の立ち上がりエッジで送信され、立ち下がりエッジでラッチされます。コマンドのデコードとデータ ピン コンフィギュレーションの反転を行うために、コマンドとデータ ワード間に最小でも 1 µs の分離時間が必要です。

利用できるコマンドを表 3-1 に示します。

© 2008 Microchip Technology Inc.

表 3-1: PIC12F6XX/16F6XX に対するコマンドのマッピング

Command	Mapping (MSb … LSb)						Data
Load Configuration	x	x	0	0	0	0	0, data (14), 0
Load Data for Program Memory	x	x	0	0	1	0	0, data (14), 0
Load Data for Data Memory	x	x	0	0	1	1	0, data (8), zero (6), 0
Read Data from Program Memory	x	x	0	1	0	0	0, data (14), 0
Read Data from Data Memory	x	x	0	1	0	1	0, data (8), zero (6), 0
Increment Address	x	x	0	1	1	0	
Begin Programming	x	0	1	0	0	0	Internally Timed
Begin Programming	x	1	1	0	0	0	Externally Timed
End Programming	x	0	1	0	1	0	
Bulk Erase Program Memory	x	x	1	0	0	1	Internally Timed
Bulk Erase Data Memory	x	x	1	0	1	1	Internally Timed
Row Erase Program Memory	x	1	0	0	0	1	Internally Timed

3.1.5.1 Load Configuration コマンド

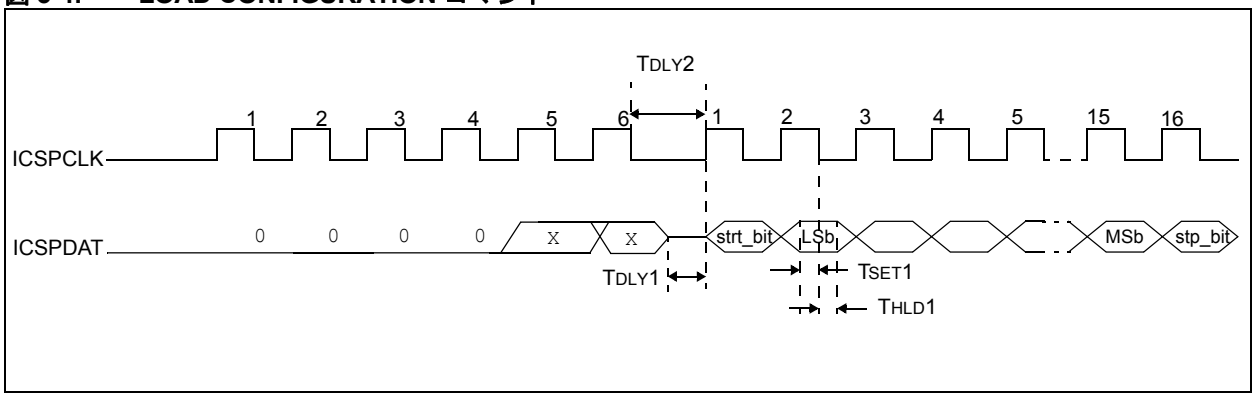
Load Configuration コマンドは、コンフィギュレーション ワード(0x2007)、ユーザID (0x2000 ～ 0x2003) およびキャリブレーション ワード(0x2008 ～ 0x2009) にアクセスするのに使用されます。このコマンドは、プログラム カウンタ (PC) をアドレス 0x2000 に設定して、1 ワード データのデータ ラッチをロードします。

コンフィギュレーション メモリにアクセスするには、Load Configuration コマンドを送ります。コンフィギュレーション メモリ内の個々のワードにアクセスするには、Increment Address コマンドを送って、プログラム メモリに対する Load Data コマンドか Read Data コマンドを発行します。

6 ビットのコマンドを入力したら、スタート ビット、データの 14 ビット、ストップ ビットのために ICSPCLK ピンをさらに 16 回サイクルさせます (図 3-4 を参照)。

コンフィギュレーション メモリに入った後に、プログラム メモリに戻る唯一の方法は、$\overline{MCLR}$ を low (V_{IL})にしてプログラム / 検証モードから抜けることです。

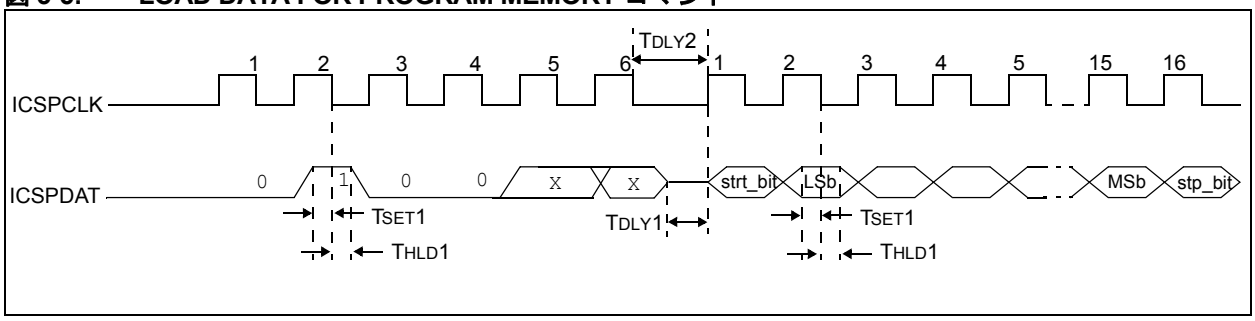
図 3-4: LOAD CONFIGURATION コマンド



3.1.5.2 Load Data For Program Memory コマンド

以前に説明しましたように、このコマンドを受け取ると、チップは 16 個のクロック サイクルを印加して、14 ビットの「データ ワード」をロードします。図 3-5 に、Load Data For Program Memory コマンドに対するタイミング図を示します。

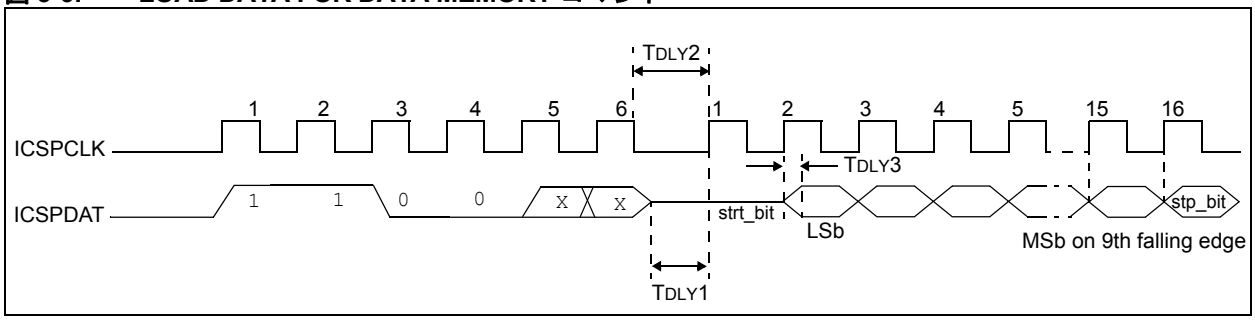
図 3-5: LOAD DATA FOR PROGRAM MEMORY コマンド



3.1.5.3 Load Data For Data Memory コマンド

このコマンドを受け取ると、チップは 16 のクロック サイクルを印加して、14 ビットの「データ ワード」をロードします。しかしながら、データ メモリは 8 ビット幅なので、スタート ビット後の最初の 8 ビットのみがデータ メモリにプログラムされます。内部回路を適切にリセットするために、フルの 16 クロック サイクルが必要となります。データ メモリには、256 バイト含まれています。

図 3-6: LOAD DATA FOR DATA MEMORY コマンド



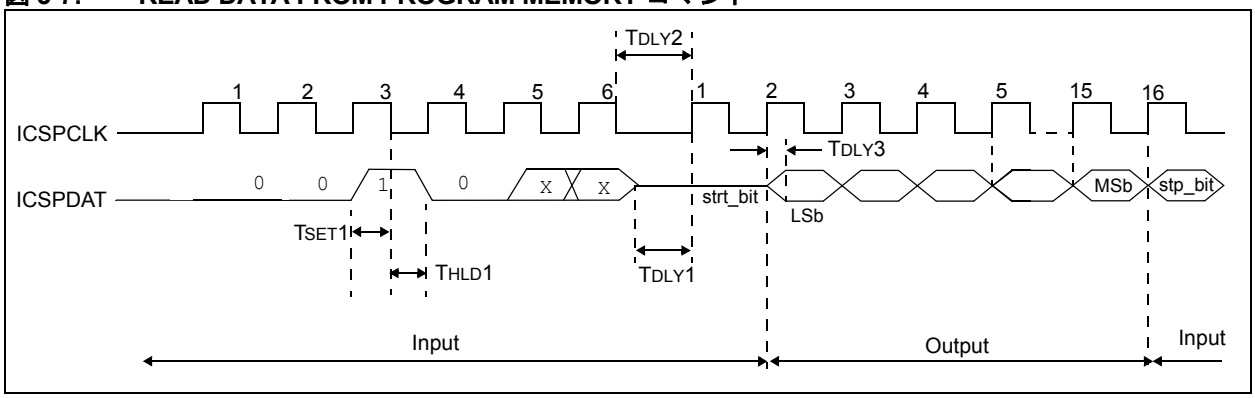
© 2008 Microchip Technology Inc.

3.1.5.4 Read Data From Program Memory コマンド

このコマンドを受け取ると、チップは現在アクセスしているプログラム メモリ (ユーザ メモリあるいはコンフィギュレーション メモリ) からのデータ ビットを送信します。この送信は、クロック入力の 2 番目の立ち上がりエッジで開始されます。データ ピンは、クロックの 2 番目の立ち上がりエッジで出力モードに入ります。これが入力モード (ハイインピーダンス) に戻るのは、16 番目の立ち上がりエッジの後です。

プログラム メモリがコード保護されている場合は ($\overline{CP}$ = 0)、データとしてゼロが読み出されます。

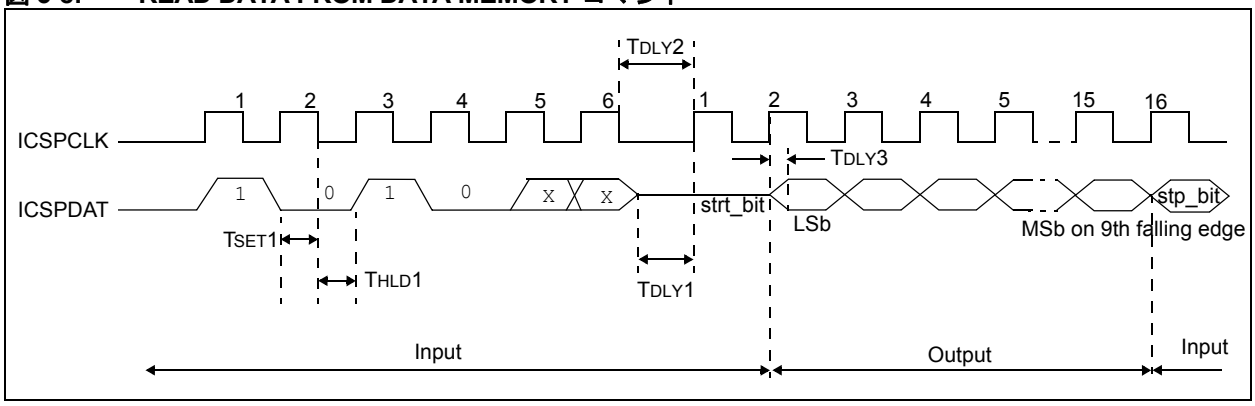
図 3-7: READ DATA FROM PROGRAM MEMORY コマンド



3.1.5.5 Read Data From Data Memory コマンド

このコマンドを受け取ると、チップはデータ メモリからのデータ ビットを送信します。この送信は、クロック入力の2番目の立ち上がりエッジで開始されます。ICSPDAT ピンは、クロックの 2 番目の立ち上がりエッジで出力モードに入ります。これが入力モード (ハイインピーダンス) に戻るのは、16 番目の立ち上がりエッジの後です。以前に述べましたように、データ メモリは 8 ビット幅ですので、最初に出力される 8 ビットのみが実際のデータです。データ メモリがコード保護されている場合は、データはゼロとして読み出されます。図 3-8 に、このコマンドのタイミング図を示します。

図 3-8: READ DATA FROM DATA MEMORY コマンド

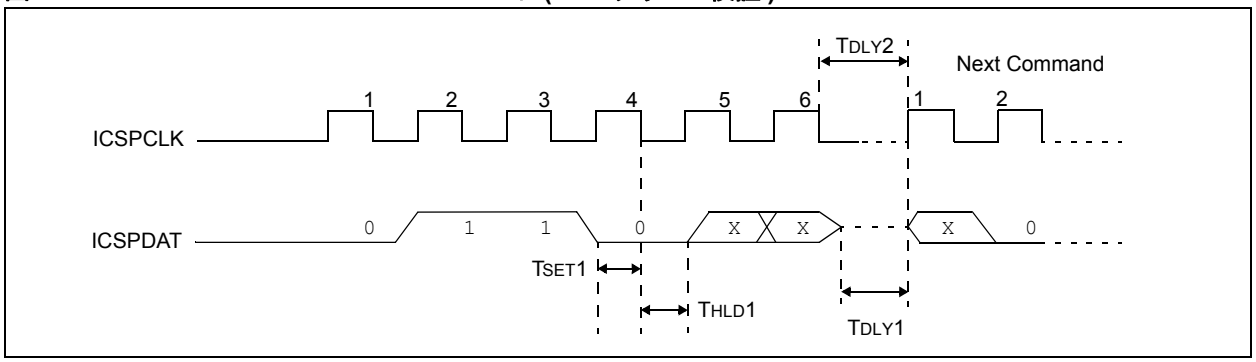


3.1.5.6 Increment Address コマンド

このコマンドが受け取られると、PC がインクリメントされます。図 3-9 に、このコマンドタイミング図を示します。

アドレス カウンタ (この場合、プログラム カウンタ : PC) をデクリメントすることはできません。このカウンタをリセットするには、プログラム / 検証モードから一度抜け出して、このモードに再度入る必要があります。

図 3-9: INCREMENT ADDRESS コマンド (プログラム / 検証)

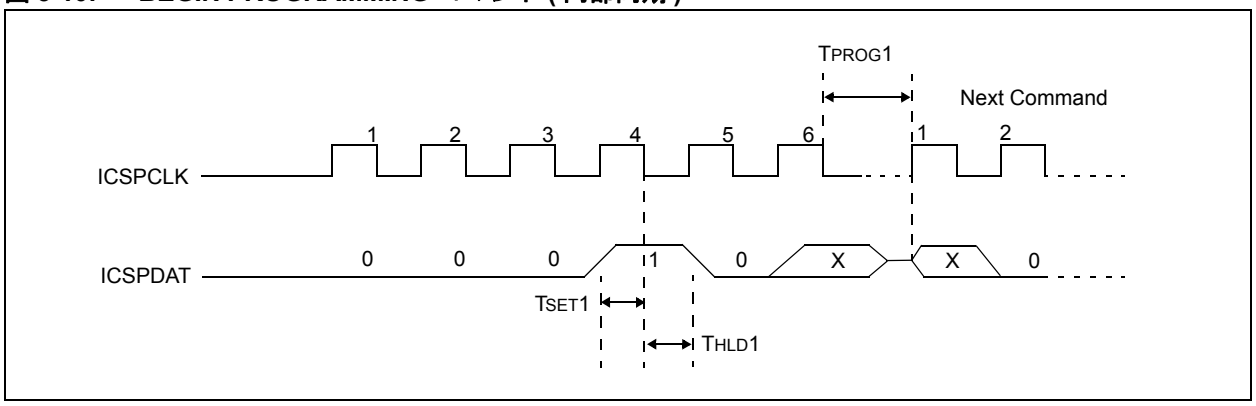


3.1.5.7 Begin Programming (内部同期) コマンド

それぞれの Begin Programming コマンドの発行前には、1 つの Load コマンドを実行する必要があります。対象メモリ (ユーザ プログラム メモリ、コンフィギュレーション メモリあるいはデータ メモリ) のプログラミングは、このコマンドを受け取ってデコードした後に開始されます。内部のタイミング メカニズムが書き込みを実行します。ユーザはプログラミングを完了させるために、十分なプログラム サイクル時間をとる必要があります。End Programming コマンドは必要ありません。

対象としてアドレスされたロケーションは、プログラミングの前に消去されることはありません。

図 3-10: BEGIN PROGRAMMING コマンド (内部同期)



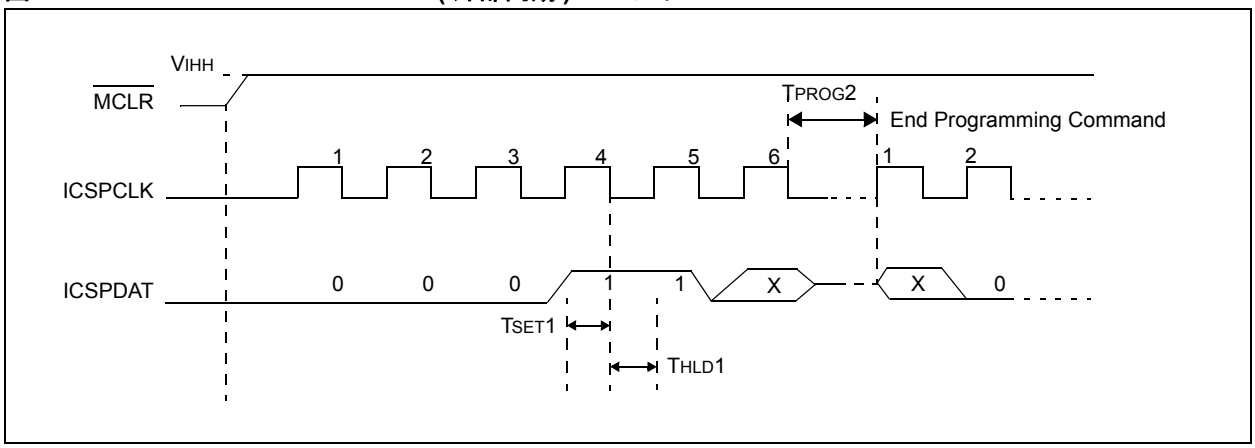
© 2008 Microchip Technology Inc.

3.1.5.8 Begin Programming (外部同期) コマンド

それぞれの Begin Programming コマンドの発行前には、1 つのロード コマンドを実行する必要があります。対象メモリ (プログラム メモリ、コンフィギュレーション メモリあるいはデータ メモリ) のプログラミングは、このコマンドを受け取ってデコードした後に開始されます。プログラミングには、TPROG2 時間必要で、End Programming コマンドを使用して終了します。

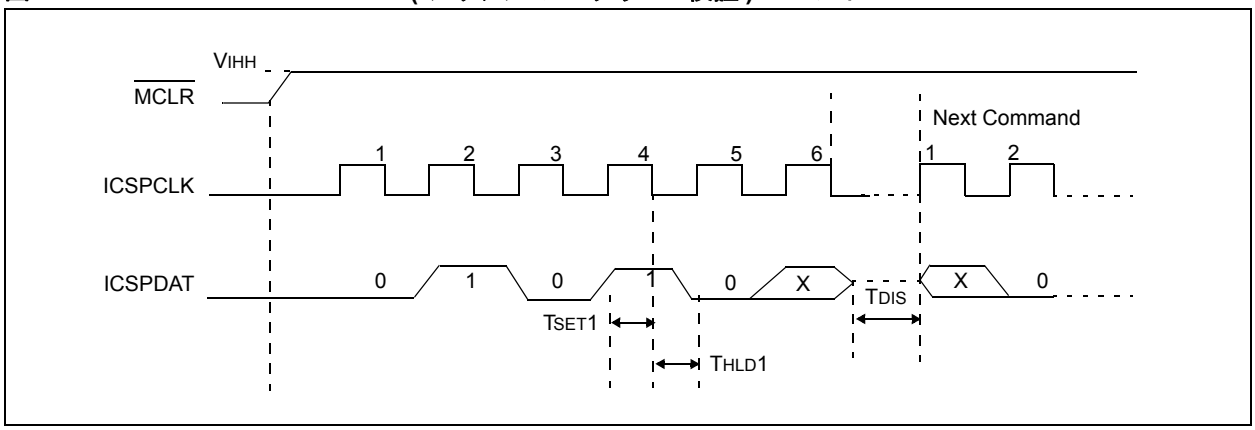
対象となるアドレス ロケーションは、プログラミングの前には消去されません。

図 3-11: BEGIN PROGRAMMING (外部同期) コマンド



3.1.5.9 End Programming コマンド

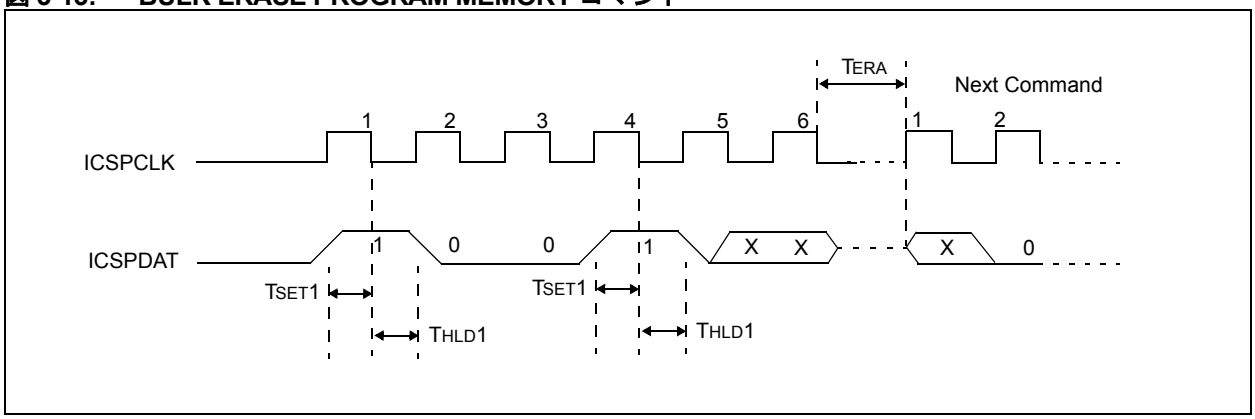
図 3-12: END PROGRAMMING (シリアル プログラム / 検証) コマンド



3.1.5.10 Bulk Erase Program Memory コマンド

このコマンドを実行すると、プログラム メモリ全体とコンフィギュレーション ワード (0x2007) が消去されます。コンフィギュレーション ワードの $\overline{\text{CPD}}$ ビットがプログラム (クリア) されていれば、データ メモリも消去されます。消去シーケンスについては、**3.1.4 項「消去アルゴリズム」**をご覧ください。

図 3-13: BULK ERASE PROGRAM MEMORY コマンド



3.1.5.11 Bulk Erase Data Memory コマンド

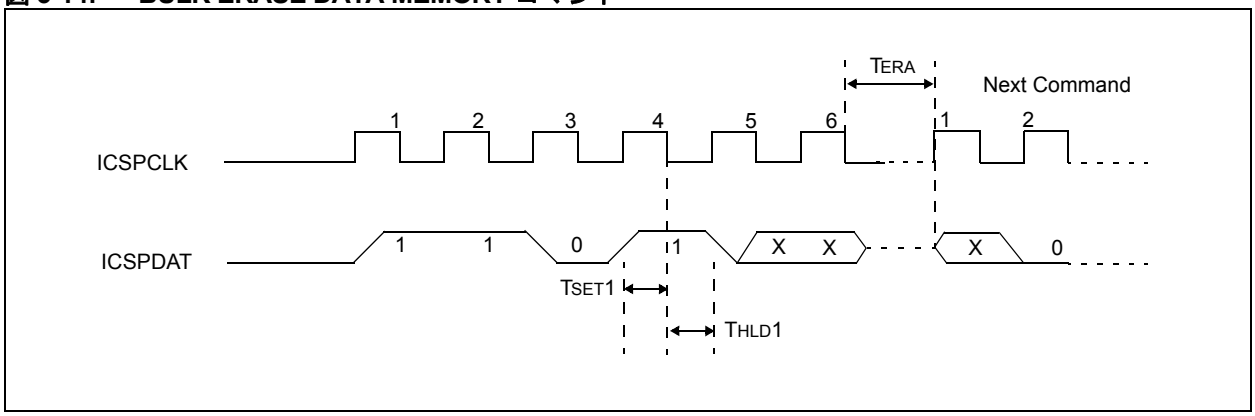
データ メモリの消去を行うには、次のシーケンスを実行する必要があります。

1. Bulk Erase Data Memory コマンドを実行する。
2. bulk 消去を完了するために、TERA 時間待つ。

コードが保護されていれば ($\overline{\text{CPD}}$ = 0)、データ メモリは消去されません。

> **注 :** すべての bulk 消去動作は、PIC12F6XX/16F6XX に対しては VDD 電圧が 4.5V ～ 5.5V で、PIC12F6XX/16F6XX-ICD に対しては VDD 電圧が 2.0V ～ 5.5V で実行されなければなりません。

図 3-14: BULK ERASE DATA MEMORY コマンド



© 2008 Microchip Technology Inc.

3.1.5.12 Row Erase Program Memory コマンド

このコマンドは、PC<11:4> で指し示されたプログラム メモリの 16 ワード行を消去します。プログラム メモリ アレイが保護されている ($\overline{CP}$ = 0) か PC がコンフィギュレーション メモリ (>0x2000) を指し示している場合は、このコマンドは無視されます。

Row Erase Program Memory を行うには、次のシーケンスを実行しなければなりません。

1. Row Erase Program Memory コマンドを実行する。
2. 行消去を完了させるために、TERA 時間待つ。

図 3-15: ROW ERASE PROGRAM MEMORY コマンド

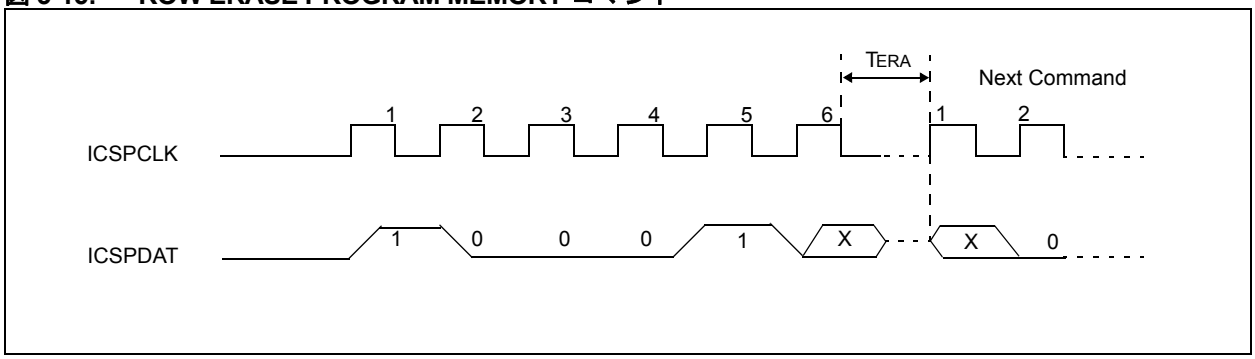
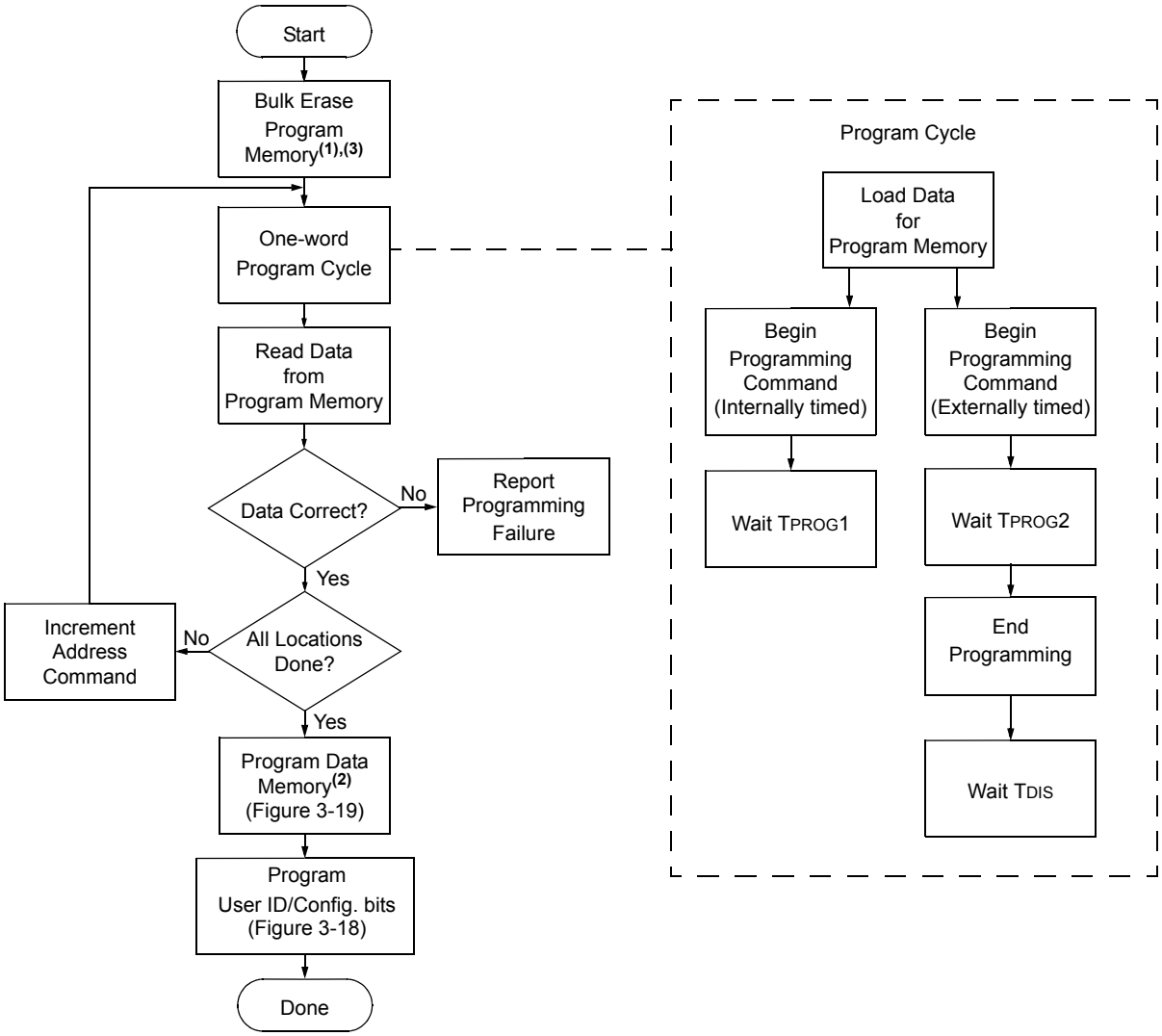


図 3-16: 1 ワード プログラミングのフローチャート



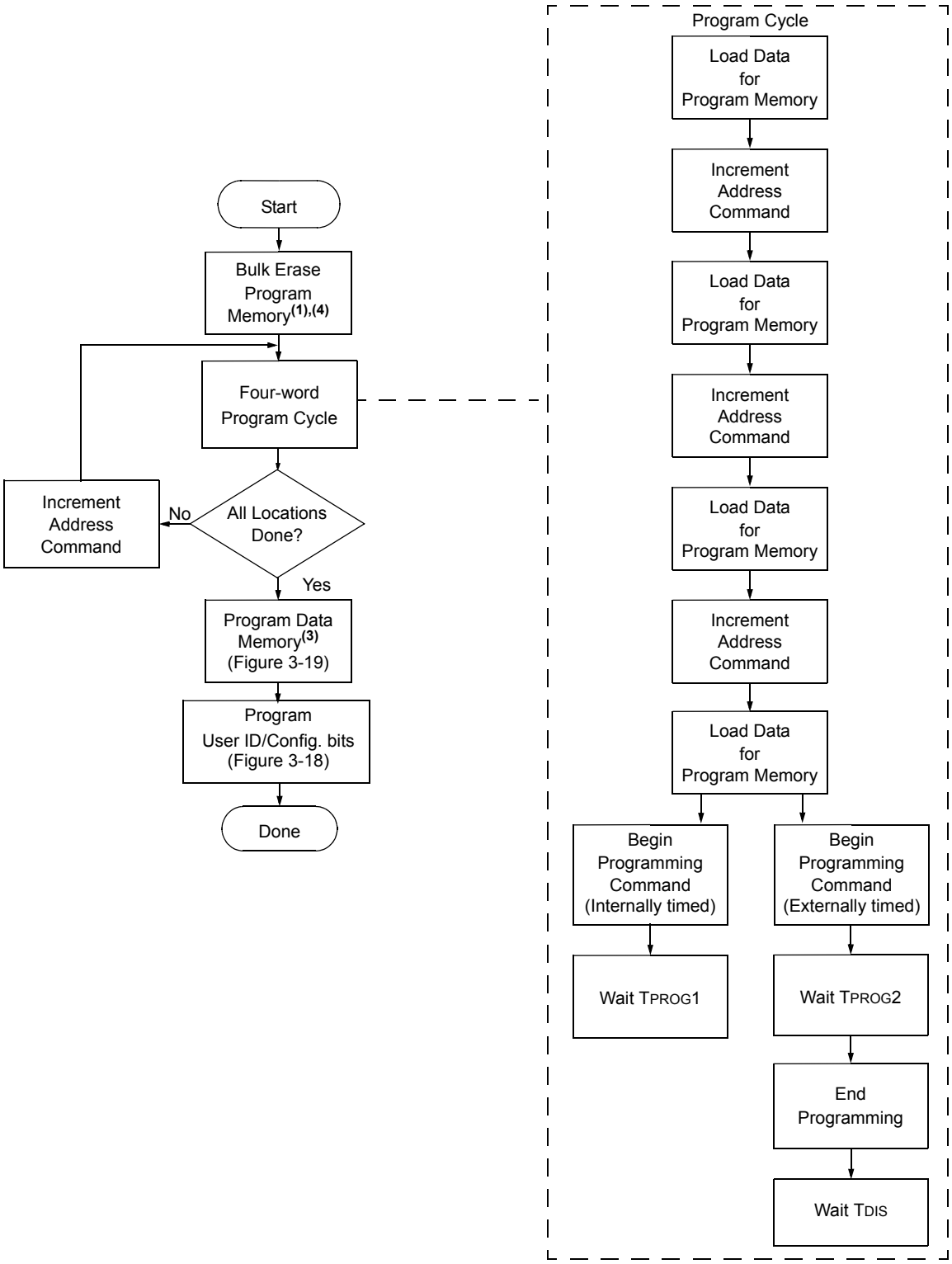
注 1: デバイスがすでに消去されているか、以前にプログラムされていない場合には、このステップはオプションとなります。

2: データ メモリを更新する必要がない場合は、このステップはオプションです。

3: デバイスがコード保護されているかデバイスを完全消去する場合は、図 3-20 によるデバイスの bulk 消去を実行します。

© 2008 Microchip Technology Inc.

図 3-17: 4 ワード プログラミングのフローチャート



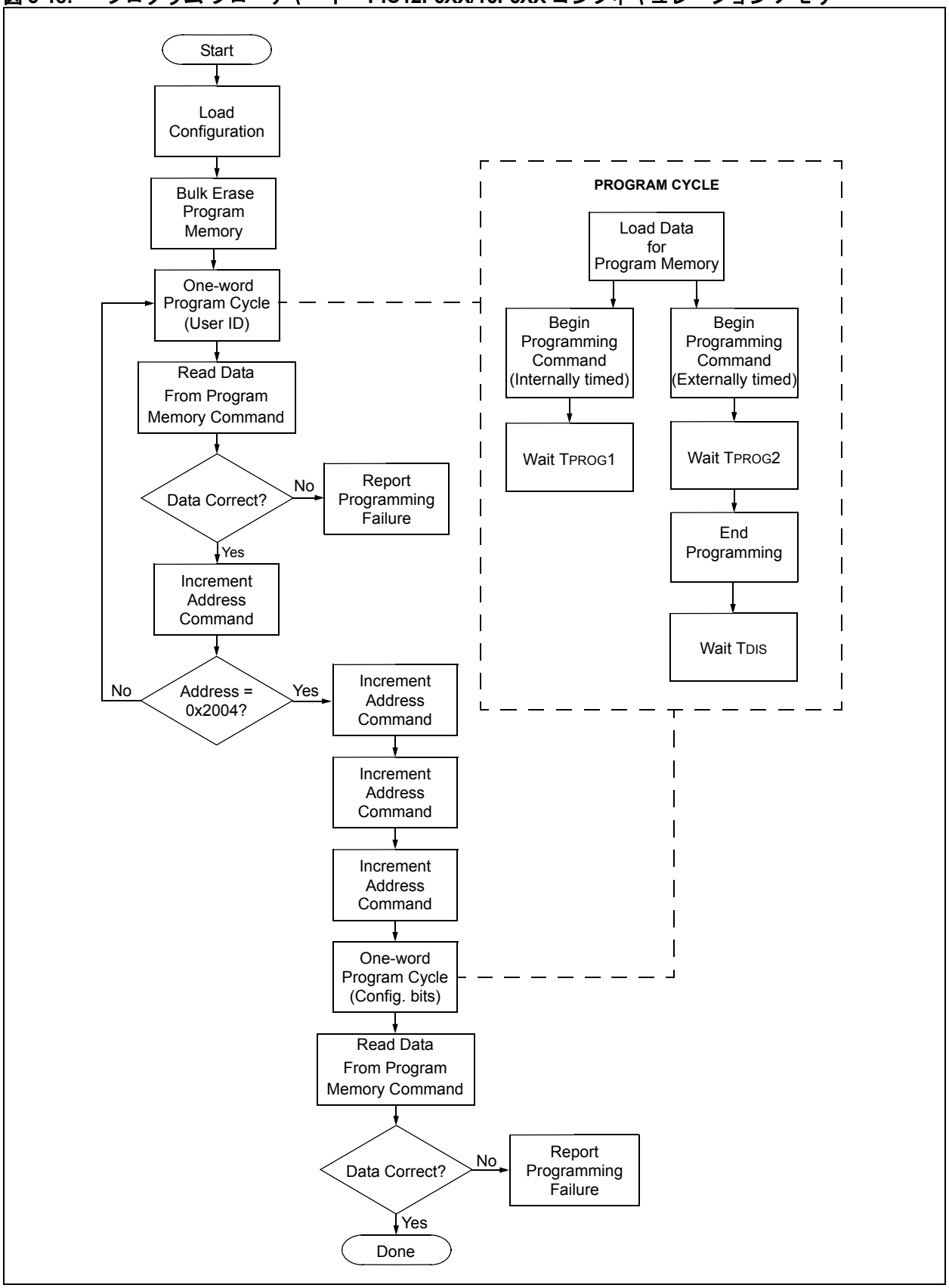
注 1: デバイスがすでに消去されているか、以前にプログラムされていない場合には、このステップはオプションとなります。

2: 4 ワード モードの検証は、プログラミングの後に、メモリ全体を読み戻すことで行われます。

3: データ メモリを更新する必要がない場合は、このステップはオプションです。

4: デバイスがコード保護されているかデバイスを完全消去する場合は、図 3-20 によるデバイスの bulk 消去を実行します。

図 3-18: プログラム フローチャート – PIC12F6XX/16F6XX コンフィギュレーション メモリ



© 2008 Microchip Technology Inc.

図 3-19: プログラム フローチャート – PIC12F6XX/16F6XX データ メモリ

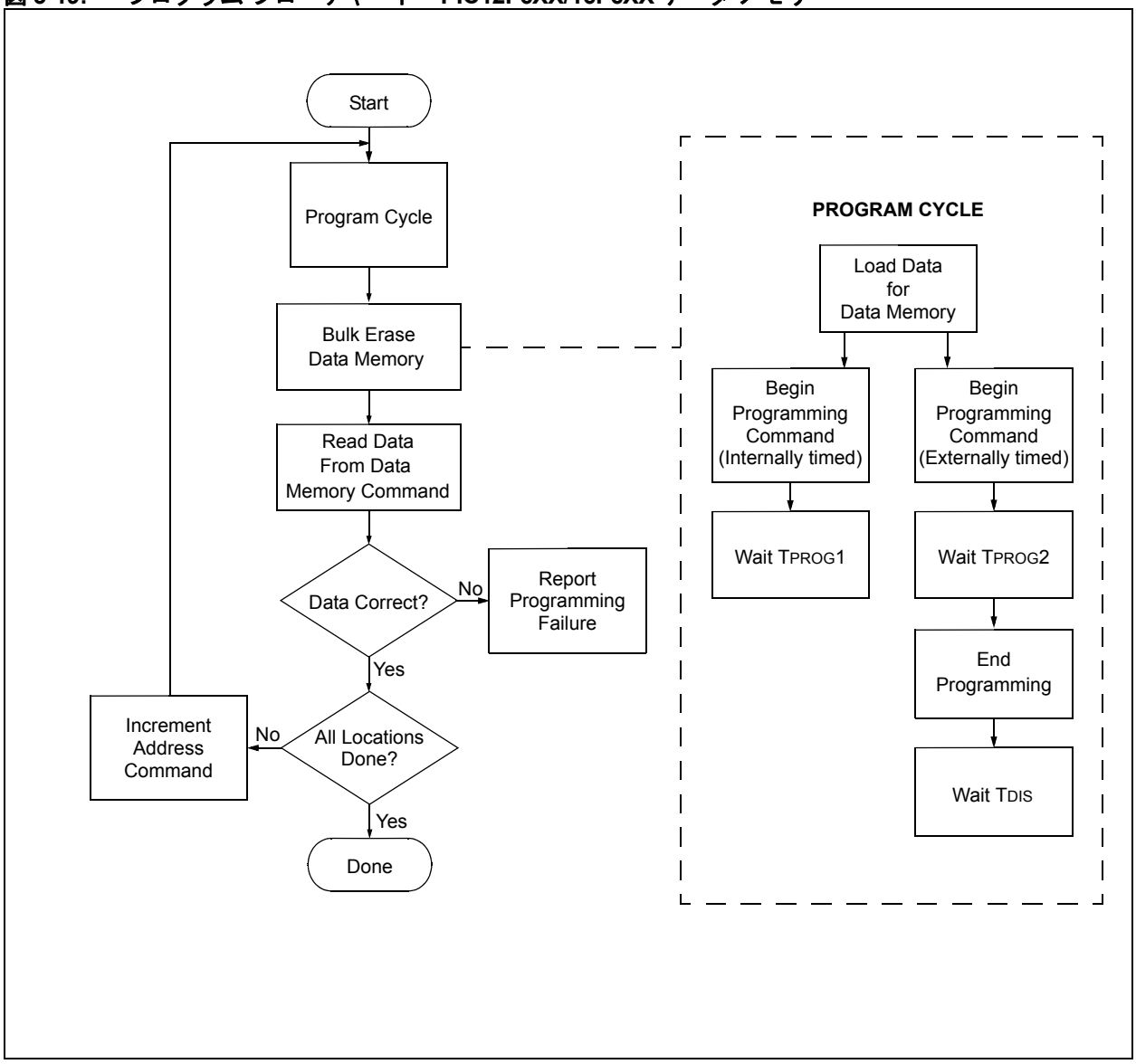
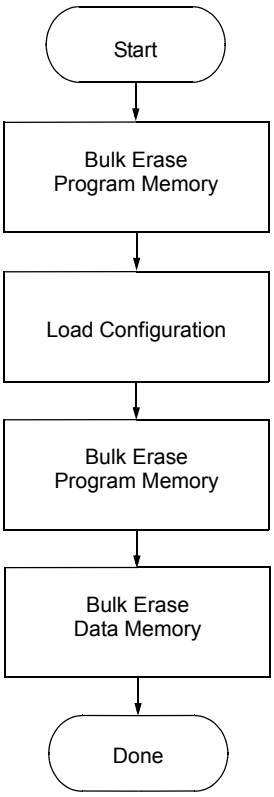


図 3-20: プログラム フローチャート – フラッシュ デバイスの消去 (1)



注 1: このシーケンスは、アドレスが 0x2008 や 0x2009 のキャリブレーション ワードを消去しません。

© 2008 Microchip Technology Inc.

4.0 コンフィギュレーション ワード

PIC12F6XX/16F6XX には、いくつかのコンフィギュレーション ビットがあります。種々のデバイス コンフィギュレーションを選択するために、これらのビットはプログラムする (「0」として読み出されます) か、変更しない (「1」として読み出されます) でおきます。

レジスタ 4-1: CONFIG(1): コンフィギュレーション ワード (アドレス : 0x2007) – PIC12F635/PIC16F636/PIC16F639

U-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1
—	$\overline{\text{WURE}}$	FCMEN	IESO	BOREN1	BOREN0	$\overline{\text{CPD}}$
bit 13						bit7

R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1
$\overline{\text{CP}}$	MCLRE	$\overline{\text{PWRTE}}$	WDTE	FOSC2	F0SC1	F0SC0
bit 6						bit 0

Legend:			
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as ‘0’	
-n = Value at POR	‘1’ = Bit is set	‘0’ = Bit is cleared	x = Bit is unknown

bit 13 **Unimplemented:** Read as ‘1’

bit 12 **$\overline{\text{WURE}}$:** Wake-up Reset Enable bit
1 = Standard wake-up and continue enabled
0 = Wake-up and Reset enabled

bit 11 **FCMEN:** Fail-Safe Clock Monitor Enable bit
1 = Fail-Safe Clock Monitor enabled
0 = Fail-Safe Clock Monitor disabled

bit 10 **IESO:** Internal-External Switch Over bit
1 = Internal External Switchover mode enabled
0 = Internal External Switchover mode disabled

bit 8-9 **BOREN<1:0>:** Brown-out Reset Enable bits
11 = BOR enabled and SBOREN bit disabled
10 = BOR enabled while running and disabled in Sleep. SBOREN bit disabled.
01 = SBOREN in the PCON register controls BOR function
00 = BOR and SBOREN disabled

bit 7 **$\overline{\text{CPD}}$**: Data Code Protection bit(2)
1 = Data memory is not protected
0 = Data memory is external read-protected

bit 6 **$\overline{\text{CP}}$**: Code Protection bit(3)
1 = Program memory is not code-protected
0 = Program memory is external read and write-protected

bit 5 **MCLRE**: $\overline{\text{MCLR}}$ Pin Function Select bit(5)
1 = $\overline{\text{MCLR}}$ pin is $\overline{\text{MCLR}}$ function and weak internal pull-up is enabled
0 = $\overline{\text{MCLR}}$ pin is alternate function, $\overline{\text{MCLR}}$ function is internally disabled

bit 4 **$\overline{\text{PWRTE}}$**: Power-up Timer Enable bit(4)
1 = PWRT disabled
0 = PWRT enabled

bit 3 **WDTE**: Watchdog Timer Enable bit
1 = WDT enabled
0 = WDT disabled and can be enabled using SWDTEN in the WDTCON register

bit 2-0 **FOSC<2:0>**: Oscillator Selection bits
000 = LP oscillator: Low-power crystal on RA5(GP5)/OSC1/CLKIN and RA4(GP4)/OSC2/CLKOUT
001 = XT oscillator: Crystal/resonator on RA5(GP5)/OSC1/CLKIN and RA4(GP4)/OSC2/CLKOUT
010 = HS oscillator: High-speed crystal/resonator on RA5(GP5)/OSC1/CLKIN and RA4(GP4)/OSC2/CLKOUT
011 = EC: I/O function on RA4(GP4)/OSC2/CLKOUT, CLKIN on RA5(GP5)/OSC1/CLKIN
100 = INTOSCIO oscillator: I/O function on RA4(GP4)/OSC2/CLKOUT, I/O function on RA5(GP5)/OSC1/CLKIN
101 = INTOSC oscillator: CLKOUT function on RA4(GP4)/OSC2/CLKOUT, I/O function on RA5(GP5)/OSC1/CLKIN
110 = EXTRCIO oscillator: I/O function on RA4(GP4)/OSC2/CLKOUT, RC on RA5(GP5)OSC1/CLKIN
111 = EXTRC oscillator: CLKOUT function on RA4(GP4)/OSC2/CLKOUT, RC on RA5(GP5)/OSC1/CLKIN

注 1: このコンフィギュレーション ワード レジスタは、PIC12F635/PIC16F636/PIC16F639 デバイスのみに適用されます。
2: コード保護が解除されている場合は、データ メモリ全体が消去されます。
3: コード保護が解除されている場合は、プログラム メモリ全体が消去されます。
4: Brown-out Detect をイネーブルしても、Power-up Timer が自動的にイネーブルされることはありません。
5: INTOSC や RC モードで $\overline{\text{MCLR}}$ がアサートされると、内部クロック発信器はディスエーブルされます。

レジスタ 4-2: CONFIG(1): コンフィギュレーション ワード (アドレス : 0x2007) – PIC12F683、PIC16F631/677/684/685/687/688/689/690

U-1	U-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1
—	—	FCMEN	IESO	BOREN1	BOREN0	$\overline{\text{CPD}}$
bit 13						bit7

R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1
$\overline{\text{CP}}$	MCLRE	$\overline{\text{PWRTE}}$	WDTE	FOSC2	F0SC1	F0SC0
bit 6						bit 0

Legend:			
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as ‘0’	
-n = Value at POR	‘1’ = Bit is set	‘0’ = Bit is cleared	x = Bit is unknown

bit 13-12 **Unimplemented:** Read as ‘1’

bit 11 **FCMEN:** Fail-Safe Clock Monitor Enable bit
1 = Fail-Safe Clock Monitor enabled
0 = Fail-Safe Clock Monitor disabled

bit 10 **IESO:** Internal-External Switch Over bit
1 = Internal External Switchover mode enabled
0 = Internal External Switchover mode disabled

bit 9-8 **BOREN<1:0>:** Brown-out Reset Enable bits(4)
11 = BOR enabled and SBOREN bit disabled
10 = BOR enabled while running and disabled in Sleep. SBOREN bit disabled.
01 = SBOREN in the PCON register controls BOR function
00 = BOR and SBOREN disabled

bit 7 **$\overline{\text{CPD}}$**: Code Protection Data bit(2)
1 = Data memory is not protected
0 = Data memory is external read-protected

bit 6 **$\overline{\text{CP}}$**: Code Protection bit(3)
1 = Program memory is not code-protected
0 = Program memory is external read and write-protected

bit 5 **MCLRE**: $\overline{\text{MCLR}}$ Pin Function Select(5) bit
1 = $\overline{\text{MCLR}}$ pin is $\overline{\text{MCLR}}$ function and weak internal pull-up is enabled
0 = $\overline{\text{MCLR}}$ pin is alternate function, $\overline{\text{MCLR}}$ function is internally disabled

bit 4 **$\overline{\text{PWRTE}}$**: Power-up Timer Enable bit(4)
1 = PWRT disabled
0 = PWRT enabled

bit 3 **WDTE**: Watchdog Timer Enable bit
1 = WDT enabled
0 = WDT disabled and can be enabled using SWDTEN in the WDTCON register

bit 2-0 **FOSC<2:0>**: Oscillator Selection bits
000 = LP oscillator: Low-power crystal on RA5(GP5)/OSC1/CLKIN and RA4(GP4)/OSC2/CLKOUT
001 = XT oscillator: Crystal/resonator on RA5(GP5)/OSC1/CLKIN and RA4(GP4)/OSC2/CLKOUT
010 = HS oscillator: High-speed crystal/resonator on RA5(GP5)/OSC1/CLKIN and RA4(GP4)/OSC2/CLKOUT
011 = EC: I/O function on RA4(GP4)/OSC2/CLKOUT, CLKIN on RA5(GP5)/OSC1/CLKIN
100 = INTOSCIO oscillator: I/O function on RA4(GP4)/OSC2/CLKOUT, I/O function on RA5(GP5)/OSC1/CLKIN
101 = INTOSC oscillator: CLKOUT function on RA4(GP4)/OSC2/CLKOUT, I/O function on RA5(GP5)/OSC1/CLKIN
110 = EXTRCIO oscillator: I/O function on RA4(GP4)/OSC2/CLKOUT, RC on RA5(GP5)OSC1/CLKIN
111 = EXTRC oscillator: CLKOUT function on RA4(GP4)/OSC2/CLKOUT, RC on RA5(GP5)/OSC1/CLKIN

注 1: このコンフィギュレーション ワード レジスタは、PIC16F631/677/685/687/689/690 (PIC12F635/PIC16F636/PIC16F639 は含みません) のみに適用されます。
2: コード保護が解除されているときは、データ メモリ全体が消去されます。
3: コード保護が解除されているときは、プログラム メモリ全体が消去されます。
4: Brown-out Detect をイネーブルしても、Power-up Timer が自動的にイネーブルされることはありません。
5: INTOSC や RC モードで $\overline{\text{MCLR}}$ がアサートされると、内部クロック発信器はディスエーブルされます。
6: PIC16F685/PIC16F687/PIC16F689/PIC16F690 に対しては、このピンは RA4/AN3/T1G/OSC2/CLKOUT です。

© 2008 Microchip Technology Inc.

レジスタ 4-3: CALIB(1): キャリブレーション ワード (アドレス : 0x2008) – PIC12F683/684/688(2)、(3)

U-1	P/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1
—	FCAL6	FCAL5	FCAL4	FCAL3	FCAL2	FCAL1
bit 13						bit7

R/P-1	U-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1
FCAL0	—	POR1	POR0	BOR2	BOR1	BOR0
bit 6						bit 0

Legend:			
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as ‘0’	
-n = Value at POR	‘1’ = Bit is set	‘0’ = Bit is cleared	x = Bit is unknown

bit 13 **Unimplemented:** Read as ‘0’

bit 12-6 **FCAL<6:0>:** Internal Oscillator Calibration bits
0111111 = Maximum frequency
•
•
0000001
0000000 = Center frequency
1111111
•
•
1000000 = Minimum frequency

bit 5 **Unimplemented:** Read as ‘0’

bit 4-3 **POR<1:0>:** POR Calibration bits
00 = Lowest POR voltage
11 = Highest POR voltage

bit 2-0 **BOR<2:0>:** BOR Calibration bits
000 = Reserved
001 = Lowest BOR voltage
111 = Highest BOR voltage

注 **1:** このキャリブレーション ワード レジスタは、PIC12F683/PIC16F684/PIC16F688 デバイスのみに適用されます。
2: 図 3-20 に示した手続きを踏む場合は、このロケーションは bulk 消去動作には関係ありません。
3: キャリブレーション ビットは、工場で調整するために留保されています。これらの値は全範囲で変更される可能性がありますから、特定の値を指定したり調整可能範囲を変更したりすることはできません。

レジスタ 4-4: CALIB(1): キャリブレーション ワード (アドレス : 0x2008) – PIC16F631/677/685/687/689/690(2)、(3)、(4)

U-1	P/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1
—	FCAL6	FCAL5	FCAL4	FCAL3	FCAL2	FCAL1
bit 13						bit7

R/P-1	P/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1
FCAL0	POR2	POR1	POR0	BOR2	BOR1	BOR0
bit 6						bit 0

Legend:			
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as ‘0’	
-n = Value at POR	‘1’ = Bit is set	‘0’ = Bit is cleared	x = Bit is unknown

bit 13 **Unimplemented:** Read as ‘0’

bit 12-6 **FCAL<6:0>:** Internal Oscillator Calibration bits
0111111 = Maximum frequency
•
•
0000001
0000000 = Center frequency
1111111
•
•
1000000 = Minimum frequency

bit 5-3 **POR<2:0>:** POR Calibration bits
111 = Maximum POR voltage
110
101
100 = Center POR voltage
000 = Center POR voltage
001
010
011 = Minimum POR voltage

bit 2-0 **BOR<2:0>:** BOR Calibration bits
111 = Maximum BOR voltage
110
101
100 = Center BOR voltage
000 = Center BOR voltage
001
010
011 = Minimum BOR voltage

注 **1:** このキャリブレーション ワード レジスタは、PIC16F631/677/685/687/689/690 デバイスのみに適用されます。
2: 図 3-20 に示した手続きを踏む場合は、このロケーションは bulk 消去動作には関係ありません。
3: キャリブレーション ビットは、工場で調整するために留保されています。これらの値は全範囲で変更される可能性がありますから、特定の値を指定したり調整可能範囲を変更したりすることはできません。
4: PC = 0x2008 にして Program Memory Bulk Erase コマンドを実行する場合、ユーザはキャリブレーション ビットを読み出し、それを保存してから書き換えなければなりません。

© 2008 Microchip Technology Inc.

レジスタ 4-5: CALIB1: キャリブレーション ワード 1 (アドレス : 0x2008) – PIC12F635/636/639(1)

U-1	P/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1
—	FCAL6	FCAL5	FCAL4	FCAL3	FCAL2	FCAL1
bit 13						bit7

R/P-1	P/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1
FCAL0	POR2	POR1	POR0	BOR2	BOR1	BOR0
bit 6						bit 0

Legend:			
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as ‘0’	
-n = Value at POR	‘1’ = Bit is set	‘0’ = Bit is cleared	x = Bit is unknown

bit 13 **Unimplemented:** Read as ‘0’

bit 12-6 **FCAL<6:0>:** Internal Oscillator Calibration bits
0111111 = Maximum frequency
•
•
0000001
0000000 = Center frequency. Oscillator is running at the calibrated frequency
1111111
•
•
1000000 = Minimum frequency

bit 5-3 **POR<2:0>:** POR Calibration bits
111 = Maximum POR voltage
110
101
100 = Center POR voltage
000 = Center POR voltage
001
010
011 = Minimum POR voltage

bit 2-0 **BOR<2:0>:** BOR Calibration bits
111 = Maximum BOR voltage
110
101
100 = Center BOR voltage
000 = Center BOR voltage
001
010
011 = Minimum BOR voltage

注 **1:** PC = 0x2008 でなければ、このロケーションは bulk 消去動作には無関係となります。

レジスタ 4-6: CALIB2: キャリブレーション ワード 2 (アドレス : 0x2009) – PIC12F635/636/639(1)

U-1	U-1	U-1	U-1	U-1	U-1	U-1
—	—	—	—	—	—	—
bit 13						bit7

U-1	P/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1
—	WUR2	WUR1	WUR0	LVD2	LVD1	LVD0
bit 6						bit 0

Legend:			
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as ‘0’	
-n = Value at POR	‘1’ = Bit is set	‘0’ = Bit is cleared	x = Bit is unknown

bit 13-6 **Unimplemented:** Read as ‘0’

bit 5-3 **WUR<2:0>:** WUR Calibration bits
111 = Maximum WUR voltage
110
101
100 = Center WUR voltage
000 = Center WUR voltage
001
010
011 = Minimum WUR voltage

bit 2-0 **LVD<2:0>:** LVD Calibration bits
111 = Maximum LVD voltage
110
101
100 = Center LVD voltage
000 = Center LVD voltage
001
010
011 = Minimum LVD voltage

注 1: PC = 0x2009 でなければ、このロケーションは bulk 消去動作には無関係となります。

4.1 デバイス ID ワード

PIC12F6XX/16F6XX に対するデバイス ID ワードのロケーションは 0x2006 です。このロケーションは消去できません。

表 4-1: デバイス ID の値

Device	Device ID Values	
	Dev	Rev
PIC12F635	00 1111 101	x xxxx
PIC12F683	00 0100 011	x xxxx
PIC16F631	01 0100 001	x xxxx
PIC16F636	01 0000 101	x xxxx
PIC16F639	01 0000 101	x xxxx
PIC16F677	01 0100 010	x xxxx
PIC16F684	01 0000 100	x xxxx
PIC16F685	00 0100 101	x xxxx
PIC16F687	01 0011 001	x xxxx
PIC16F688	01 0001 100	x xxxx
PIC16F689	01 0011 010	x xxxx
PIC16F690	01 0100 000	x xxxx

© 2008 Microchip Technology Inc.

5.0 コード保護

PIC12F6XX/16F6XX に対して、一度 $\overline{CP}$ ビットを「0」にプログラムすれば、すべてのプログラム メモリ ロケーションを読み出すと、「0」が得られます。ユーザ ID ロケーションとコンフィギュレーション ワードは、保護されていない場合と同様に読み出せます。プログラム メモリ全体へのその後のプログラミングは禁止されます。

データ メモリの保護は、自身のコード保護ビット ($\overline{CPD}$) によって行われます。イネーブルされても、EECON1 レジスタを使用すれば、データ メモリのプログラミングと読み出しは行えます (詳細は、個別のデータ シートを参照してください)。

ユーザ ID ロケーションとコンフィギュレーション ワードは、$\overline{CP}$ ビットと $\overline{CPD}$ ビットの状態に関係なく、プログラミングが可能です。

5.1 コード保護のディスエーブル

デバイスのコード保護をディスエーブルする際は、図 3-20 の手続きを使用することをお勧めします。このシーケンスは、プログラム メモリ、データ メモリ、コンフィギュレーション ワード (0x2007) およびユーザ ID ロケーション (0x2000 ～ 0x2003) を消去します。キャリブレーション ワード (0x2008 ～ 0x2009) は**消去されません**。

> **注 :** システムの安全性を確保するために、$\overline{CPD}$ ビット = 0 の時に Bulk Erase Program Memory コマンドを実行すると、データ メモリも消去されます。

5.2 コンフィギュレーション ワードとユーザ ID 情報をヘキサ ファイルに組み込む

コードの携帯を可能にするために、ヘキサ ファイルをロードするときに、プログラマはコンフィギュレーション ワードとユーザ ID ロケーションをヘキサ ファイルから読み出す必要があります。ヘキサ ファイルにコンフィギュレーション ワード情報がない場合は、簡単な警告メッセージが出されます。同様に、ヘキサ ファイルを保存するときは、コンフィギュレーション ワードとユーザ ID 情報を含める必要があります。この情報を含めないオプションがないわけではありません。

特に PIC12F6XX/16F6XX に対しては、データ メモリもヘキサ ファイルに組み込む必要があります (**5.3.2 項「データ メモリの内容をヘキサ ファイルに組み込む」**を参照)。

マイクロチップ テクノロジ社は、この機能が最終カスタマの利益にかなうものであると強く感じています。

5.3 チェックサムの計算

5.3.1 チェックサム

チェックサムの計算は、PIC12F6XX/16F6XX メモリ ロケーションの内容を読み出して、ユーザがアドレス可能な最大ロケーション (たとえば、PIC16F684 では0x7FF)までオペコードを加算して総和を取ることによって行われます。16 ビットを超えるキャリー ビットは無視されます。最後に、コンフィギュレーション ワード (適切にマスクされた) がチェックサムに加算されます。PIC12F6XX/16F6XX デバイスに対するチェックサム計算方法を表 5-1 に示します。

チェックサムは、次のものの総和をとることで計算されます。

- すべてのプログラム メモリ ロケーションの内容
- 適切にマスクされたコンフィギュレーション ワード
- マスクされたユーザ ID ロケーション (利用できる場合)

この総和の最下位 16 ビットがチェックサムになります。

次の表は、それぞれのデバイスに対するチェックサムの計算方法を示しています。チェックサムの計算方法は、コード保護の設定に依存して、異なることに注意してください。コード保護されているとプログラム メモリ ロケーションはゼロが読み出されますから、この表は、保護されているデバイスから読み出されるであろう値をシミュレーションするために、実際のプログラム メモリ値の操作方法を示しています。デバイスを読み出してチェックサムを計算するときは、プログラム メモリ全体を単に読み出して、総和をとるだけです。コード保護設定の如何にかかわらず、コンフィギュレーション ワードとユーザ ID ロケーションは常に読み出すことができます。

> **注 :** 旧式デバイスでは、チェックサムにその他の値を加算しているものもあります。これは、旧式デバイス用プログラマのチェックサムと互換性を得るためです。

表 5-1: チェックサムの計算方法

Device	Code Protect	Checksum*	Blank Value	0x25E6 at 0 and Max. Address
PIC12F635	$\overline{CP}$ = 1, $\overline{CPD}$ = 1	SUM[0x000:0x03FF] + (CFGW & 1FFF)	0x1BFF	0xE7CD
	$\overline{CP}$ = 0, $\overline{CPD}$ = 1	(CFGW & 1FFF) + SUM_ID	0x3BBE	0x078C
PIC12F683	$\overline{CP}$ = 1, $\overline{CPD}$ = 1	SUM[0x000:0x07FF] + (CFGW & 0FFF)	0x07FF	0xD3CD
	$\overline{CP}$ = 0, $\overline{CPD}$ = 1	(CFGW & 0x0FFF) + SUM_ID	0x17BE	0xE38C
PIC16F631	$\overline{CP}$ = 1, $\overline{CPD}$ = 1	SUM[0x000:0x03FF] + (CFGW & 0FFF)	0x0BFF	0xD7CD
	$\overline{CP}$ = 0, $\overline{CPD}$ = 1	(CFGW & 0FFF) + SUM_ID	0x1BBE	0xE78C
PIC16F636	$\overline{CP}$ = 1, $\overline{CPD}$ = 1	SUM[0x000:0x07FF] + (CFGW & 1FFF)	0x17FF	0xE3CD
	$\overline{CP}$ = 0, $\overline{CPD}$ = 1	(CFGW & 0x1FFF) + SUM_ID	0X37BE	0X038C
PIC16F639	$\overline{CP}$ = 1, $\overline{CPD}$ = 1	SUM[0x000:0x07FF] + (CFGW & 1FFF)	0x17FF	0xE3CD
	$\overline{CP}$ = 0, $\overline{CPD}$ = 1	(CFGW & 0x1FFF) + SUM_ID	0x37BE	0x038C
PIC16F677	$\overline{CP}$ = 1, $\overline{CPD}$ = 1	SUM[0x000:0x07FF] + (CFGW & 0FFF)	0x07FF	0xD3CD
	$\overline{CP}$ = 0, $\overline{CPD}$ = 1	(CFGW & 0x0FFF) + SUM_ID	0x17BE	0xE38C
PIC16F684	$\overline{CP}$ = 1, $\overline{CPD}$ = 1	SUM[0x000:0x07FF] + (CFGW & 0FFF)	0x07FF	0xD3CD
	$\overline{CP}$ = 0, $\overline{CPD}$ = 1	(CFGW & 0x0FFF) + SUM_ID	0x17BE	0xE38C
PIC16F685	$\overline{CP}$ = 1, $\overline{CPD}$ = 1	SUM[0x000:0x0FFF] + (CFGW & 0FFF)	0xFFFF	0xCBCD
	$\overline{CP}$ = 0, $\overline{CPD}$ = 1	(CFGW & 0x0FFF) + SUM_ID	0x0FBE	0xDB8C
PIC16F687	$\overline{CP}$ = 1, $\overline{CPD}$ = 1	SUM[0x000:0x07FF] + (CFGW & 0FFF)	0x07FF	0xD3CD
	$\overline{CP}$ = 0, $\overline{CPD}$ = 1	(CFGW & 0x0FFF) + SUM_ID	0x17BE	0xE38C
PIC16F688	$\overline{CP}$ = 1, $\overline{CPD}$ = 1	SUM[0x000:0x0FFF] + (CFGW & 0FFF)	0xFFFF	0xCBCD
	$\overline{CP}$ = 0, $\overline{CPD}$ = 1	(CFGW & 0x0FFF) + SUM_ID	0x0FBE	0xDB8C
PIC16F689	$\overline{CP}$ = 1, $\overline{CPD}$ = 1	SUM[0x000:0x0FFF] + (CFGW & 0FFF)	0xFFFF	0xCBCD
	$\overline{CP}$ = 0, $\overline{CPD}$ = 1	(CFGW & 0x0FFF) + SUM_ID	0x0FBE	0xDB8C
PIC16F690	$\overline{CP}$ = 1, $\overline{CPD}$ = 1	SUM[0x000:0x0FFF] + (CFGW & 0FFF)	0xFFFF	0xCBCD
	$\overline{CP}$ = 0, $\overline{CPD}$ = 1	(CFGW & 0x0FFF) + SUM_ID	0x0FBE	0xDB8C

Legend: CFGW = Configuration Word. Example calculations assume Configuration Word is erased (all '1's).
SUM[a:b] = [Sum of locations a to b inclusive]
SUM_ID = User ID locations masked by 0xF then made into a 16-bit value with ID0 as the Most Significant nibble.
For example, ID0 = 0x1, ID1 = 0x2, ID3 = 0x3, ID4 = 0x4, then SUM_ID = 0x1234.
The 4 LSb's of the unprotected checksum is used for the example calculations.
*Checksum = [Sum of all the individual expressions] MODULO [0xFFFF]
+ = Addition
& = Bitwise AND

5.3.2 データ メモリの内容をヘキサ ファイルに組み込む

プログラマにとって、ヘキサ ファイルからデータ メモリ情報を読み出すことができ、逆に (オプションとして) データ メモリの内容を、プログラム メモリ情報とコンフィギュレーション ワード(0x2007) およびユーザ ID (0x2000 ～ 0x2003) 情報とともにヘキサ ファイルに書き込むことができるようにすべきです。

256 データ メモリ ロケーションは、アドレス 0x2100 から始まる場所に論理的にマッピングされています。データ メモリ格納のフォーマットは、アドレス ロケーションごとに 1 データ バイトで、LSb をそろえます。

© 2008 Microchip Technology Inc.

6.0 プログラム / 検証モードの電気的特性

表 6-1: プログラム / 検証モードに対する AC/DC 特性とタイミング要件

AC/DC CHARACTERISTICS		Standard Operating Conditions (unless otherwise stated) Operating Temperature -40°C ≤ TA ≤ +85°C Operating Voltage 4.5V ≤ VDD ≤ 5.5V				
Sym.	**Characteristics**	**Min.**	**Typ.**	**Max.**	**Units**	**Conditions/Comments**
General						
VDD	VDD level for read/write operations, program and data memory	2.0	—	5.5	V	
	VDD level for bulk erase operations, program and data memory	2.0 4.5	— —	5.5 5.5	V V	PIC12F6XX/16F6XX-ICD PIC12F6XX/16F6XX
VIHH	High voltage on $\overline{\text{MCLR}}$ for Program/Verify mode entry	10	—	13	V	
TVHHR	$\overline{\text{MCLR}}$ rise time (VSS to VHH) for Program/Verify mode entry	—	—	1.0	µs	
TPPDP	Hold time after VPP changes	5	—	—	µs	
VIH1	(ICSPCLK, ICSPDAT) input high level	0.8 VDD	—	—	V	
VIL1	(ICSPCLK, ICSPDAT) input low level	0.2 VDD	—	—	V	
TSET0	ICSPCLK, ICSPDAT setup time before $\overline{\text{MCLR}}$↑ (Program/Verify mode selection pattern setup time)	100	—	—	ns	
THLD0	Hold time after VDD changes	0	—	2	µs	
Serial Program/Verify						
TSET1	Data in setup time before clock↓	100	—	—	ns	
THLD1	Data in hold time after clock↓	100	—	—	ns	
TDLY1	Data input not driven to next clock input (delay required between command/data or command/command)	1.0	—	—	µs	
TDLY2	Delay between clock↓ to clock↑ of next command or data	1.0	—	—	µs	
TDLY3	Clock↑ to data out valid (during a Read Data command)		—	80	ns	
TERA	Erase cycle time	—	5	6	ms	
TPROG1	Programming cycle time (internally timed)	3 6	— —	— —	ms ms	Program memory Data memory
TPROG2	Programming cycle time (externally timed)	3	—	—	ms	10°C ≤ TA ≤ +40°C Program memory
TDIS	Time delay from program to compare (HV discharge time)	100	—	—	µs	

ノート：

© 2008 Microchip Technology Inc.

マイクロチップ社デバイスのコード保護機能に関する以下の点にご留意ください。

- マイクロチップ社製品は、その該当するマイクロチップ社データシートに記載の仕様を満たしています。
- マイクロチップ社では、通常の条件ならびに仕様どおりの方法で使用した場合、マイクロチップ社製品は現在市場に流通している同種製品としては最もセキュリティの高い部類に入る製品であると考えております。
- コード保護機能を解除するための不正かつ違法な方法が存在します。マイクロチップ社の確認している範囲では、このような方法のいずれにおいても、マイクロチップ社製品をマイクロチップ社データシートの動作仕様外の方法で使用する必要があります。このような行為は、知的所有権の侵害に該当する可能性が非常に高いと言えます。
- マイクロチップ社は、コードの保全について懸念を抱いているお客様と連携し、対応策に取り組んでいきます。
- マイクロチップ社を含むすべての半導体メーカーの中で、自社のコードのセキュリティを完全に保証できる企業はありません。コード保護機能とは、マイクロチップ社が製品を「解読不能」として保証しているものではありません。

コード保護機能は常に進歩しています。マイクロチップ社では、製品のコード保護機能の改善に継続的に取り組んでいます。マイクロチップ社のコード保護機能を解除しようとする行為は、デジタルミレニアム著作権法に抵触する可能性があります。そのような行為によってソフトウェアまたはその他の著作物に不正なアクセスを受けた場合は、デジタルミレニアム著作権法の定めるところにより損害賠償訴訟を起こす権利があります。

本書に記載されているデバイス アプリケーションなどに関する情報は、ユーザーの便宜のためにのみ提供されているものであり、更新によって無効とされることがあります。アプリケーションと仕様の整合性を保証することは、お客様の責任において行ってください。マイクロチップ社は、明示的、暗黙的、書面、口頭、法定のいずれであるかを問わず、本書に記載されている情報に関して、状態、品質、性能、商品性、特定目的への適合性をはじめとする、いかなる類の表明も保証も行いません。マイクロチップ社は、本書の情報およびその使用に起因する一切の責任を否認します。マイクロチップ社デバイスを生命維持および / または保安のアプリケーションに使用することはデバイス購入者の全責任において行うものとし、デバイス購入者は、デバイスの使用に起因するすべての損害、請求、訴訟、および出費に関してマイクロチップ社を弁護、免責し、同社に不利益が及ばないようにすることに同意するものとします。暗黙的あるいは明示的を問わず、マイクロチップ社が知的財産権を保有しているライセンスは一切譲渡されません。

商標

Microchip の社名とロゴ、Microchip ロゴ、Accuron、dsPIC、KEELOQ、KEELOQ ロゴ、MPLAB、PIC、PICmicro、PICSTART、rfPIC、SmartShunt、UNI/O は、米国およびその他の国における Microchip Technology Incorporated の登録商標です。

FilterLab、Linear Active Thermistor、MXDEV、MXLAB、SEEVAL、SmartSensor、The Embedded Control Solutions Company は、米国における Microchip Technology Incorporated の登録商標です。

Analog-for-the-Digital Age、Application Maestro、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、In-Circuit Serial Programming、ICSP、ICEPIC、Mindi、MiWi、MPASM、MPLAB Certified ロゴ、MPLIB、MPLINK、mTouch、PICkit、PICDEM、PICDEM.net、PICtail、PIC^{32} logo、PowerCal、PowerInfo、PowerMate、PowerTool、Real ICE、rfLAB、Select Mode、Total Endurance、WiperLock、ZENA、は米国およびその他の国における Microchip Technology Incorporated の商標です。

SQTP は米国における Microchip Technology Incorporated のサービスマークです。

その他、本書に記載されている商標は、各社に帰属します。

© 2008, Microchip Technology Incorporated, Printed in the U.S.A., All Rights Reserved.

再生紙を使用しています。

QUALITY MANAGEMENT SYSTEM CERTIFIED BY DNV

ISO/TS 16949:2002

マイクロチップ社では、Chandler および Tempe (アリゾナ州)、Gresham (オレゴン州) の本部、設計部およびウエハ製造工場そしてカリフォルニア州とインドのデザイン センターが ISO/TS-16949:2002 認証を取得しています。マイクロチップ社の品質システム プロセスおよび手順は、PIC® MCU および dsPIC® DSC、KEELOQ® コード ホッピング デバイス、シリアル EEPROM、マイクロペリフェラル、不揮発性メモリ、アナログ製品に採用されています。また、マイクロチップ社の開発システムの設計および製造に関する品質システムは、ISO 9001:2000 の認証を受けています。

世界各国での販売およびサービス

北米

本社
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 480-792-7200
Fax: 480-792-7277
テクニカル サポート :
http://support.microchip.com
ウェブ アドレス :
www.microchip.com

アトランタ
Duluth, GA
Tel: 678-957-9614
Fax: 678-957-1455

ボストン
Westborough, MA
Tel: 774-760-0087
Fax: 774-760-0088

シカゴ
Itasca, IL
Tel: 630-285-0071
Fax: 630-285-0075

ダラス
Addison, TX
Tel: 972-818-7423
Fax: 972-818-2924

デトロイト
Farmington Hills, MI
Tel: 248-538-2250
Fax: 248-538-2260

ココモ
Kokomo, IN
Tel: 765-864-8360
Fax: 765-864-8387

ロサンゼルス
Mission Viejo, CA
Tel: 949-462-9523
Fax: 949-462-9608

サンタクララ
Santa Clara, CA
Tel: 408-961-6444
Fax: 408-961-6445

トロント
Mississauga, Ontario,
Canada
Tel: 905-673-0699
Fax: 905-673-6509

アジア / 太平洋

アジア太平洋支社
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2401-1200
Fax: 852-2401-3431

オーストラリア - シドニー
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

中国 - 北京
Tel: 86-10-8528-2100
Fax: 86-10-8528-2104

中国 - 成都
Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

中国 - 香港 SAR
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 南京
Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

中国 - 青島
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 - 上海
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 - 瀋陽
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 - 深川
Tel: 86-755-8203-2660
Fax: 86-755-8203-1760

中国 - 武漢
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

中国 - 厦門
Tel: 86-592-2388138
Fax: 86-592-2388130

中国 - 西安
Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

中国 - 珠海
Tel: 86-756-3210040
Fax: 86-756-3210049

アジア / 太平洋

インド - バンガロール
Tel: 91-80-4182-8400
Fax: 91-80-4182-8422

インド - ニューデリー
Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

インド - プネ
Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

日本 - 横浜
Tel: 81-45-471- 6166
Fax: 81-45-471-6122

韓国 - 大邱
Tel: 82-53-744-4301
Fax: 82-53-744-4302

韓国 - ソウル
Tel: 82-2-554-7200
Fax: 82-2-558-5932 または
82-2-558-5934

マレーシア - クアラルンプール
Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

マレーシア - ペナン
Tel: 60-4-227-8870
Fax: 60-4-227-4068

フィリピン - マニラ
Tel: 63-2-634-9065
Fax: 63-2-634-9069

シンガポール
Tel: 65-6334-8870
Fax: 65-6334-8850

台湾 - 新竹
Tel: 886-3-572-9526
Fax: 886-3-572-6459

台湾 - 高雄
Tel: 886-7-536-4818
Fax: 886-7-536-4803

台湾 - 台北
Tel: 886-2-2500-6610
Fax: 886-2-2508-0102

タイ - バンコク
Tel: 66-2-694-1351
Fax: 66-2-694-1350

ヨーロッパ

オーストリア - ヴェルス
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

デンマーク - コペンハーゲン
Tel: 45-4450-2828
Fax: 45-4485-2829

フランス - パリ
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

ドイツ - ミュンヘン
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

イタリア - ミラノ
Tel: 39-0331-742611
Fax: 39-0331-466781

オランダ - ドリューネン
Tel: 31-416-690399
Fax: 31-416-690340

スペイン - マドリッド
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

英国 - ウォーキンガム
Tel: 44-118-921-5869
Fax: 44-118-921-5820

01/02/08

© 2008 Microchip Technology Inc.