

SXマイコン プログラマキット

SX28AC・SX18AC(50MHz)
PIC16C56、57とアセンブラレベルで
互換で超高速



SCENIX-SX マイコン AKI-SX プログラマキット

50MHz 高速動作 SX28AC SX18AC

WINDOWS版ライターソフト・アセンブラ・シミュレータ・CPU^{ハード}ソフト^{ソフト}資料付

シーニックスSX フラッシュマイコン開発キット for WINDOWS98/95

- ★ソフトはすべてWINDOWS版でスムーズな開発が可能です。CD-Rソフト付
- ★書き込みデバイスは SX28AC SX18ACに対応です。すべてフラッシュマイコンですので、書き替えが可能で、効率よく、手軽に使用することができ、開発用デバイスで即実用になります。
- ★ARIS社製高信頼28ピンゼロプレッシャーソケット採用で、18ピンと28ピンのどちらのICもレバーで簡単に抜き差し出来ます。
- ★各マイコンのハードウェアマニュアル・ソフトウェアマニュアル付で、このキットだけで開発が始められます。
- ★SX28はPIC16C57とピンコンパチブル、SX18はPIC16F84とピンコンパチブルです。
- ★ほとんどの命令は1クロックで動作しますので、SX18/28(50MHz)はPICシリーズにかん算すると、200MHzと同等です。
- ★75MHz版、100MHz版も開発中です。もちろんこのキットで開発可能です。
- ★パソコンとのインターフェイスはRS232Cを使用(Dサブ9ピン)
- ★電源は7805、NJM317内蔵です 15V以上200mAが必要です。

■部品表■

半導体	U1	ADM232AAN (MAX232)	1	RS232Cレベルコンバータ
	U2	7805 (78M05)	1	+5V3端子レギュレータ
	U3	LM317 (NJM317)	1	可変3端子レギュレータ
	U4	PIC16C57	1	制御用マイコン(シール貼付済)
	U5	μPA2003 (MCT1413)	1	7回路入りトランジスタアレー
抵抗	Q1、2、3、4	2SA673	4	PNPトランジスタ(2SA1015等)
	R1、4	330Ω	2	1/4W 橙橙茶金
	R2	120Ω	1	1/4W 茶赤黒黒金 金属皮膜抵抗
	R3	1.1KΩ	1	1/4W 茶茶黒茶金 金属皮膜抵抗
	R5	33KΩ	1	1/4W 橙橙橙金
	R6、7、8、10	4.7KΩ	4	1/4W 黄紫赤金
	R9、11、12、13	47KΩ	4	1/4W 黄紫橙金
	R14、15	100Ω	2	1/4W 茶黒茶金
コンデンサ	R16、17	10MΩ	2	1/4W 茶黒青金
	C1	100μF	1	電解コンデンサ(耐圧20V以上)
	C2、3、4、5 6、9、10	0.1μF	7	積層セラミックコンデンサ 表示 104
セラミック	C7、8	10μF (10~47μF)	2	電解コンデンサ(耐圧16V以上)
	X1	10MHz(コンデンサ内蔵)	1	セラミック発振子(3本足)
LED	D1、D2		2	発光ダイオード
ダイオード	D3、D4	1S3 (1S10)	2	整流用ショットキーダイオード
ICソケット		16P	2	U1、U5用
		28P	1	U4用
	ゼロプレッシャーソケット	28P	1	U6用
コネクタ	Dサブ9P	メス	1	J1用 RS232C用
コネクタ	DCジャック	基板取り付け用	1	J2用 電源用
基板	AE-SXPGM		1	専用基板
CD-R		専用ソフト	1	WINDOWS用 CD-R

■製作■

部品は予告なく相当品・互換品に変更になることがあります。メーカーにより若干型番が異なることがあります。製作前に部品表と照らし合わせてご確認ください。
部品表、回路図、部品配置図を参考にしてください。

特に難しい半田箇所はありませんので、1つ1つ確実に半田付けしてください。

極性がある部品 IC、ICソケット、電解コンデンサ、LED、Dサブコネクタ
トランジスタ、ダイオード

極性の無い部品 抵抗、積層セラミックコンデンサ、セラロック

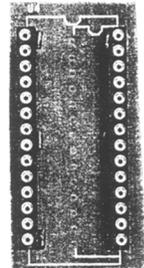
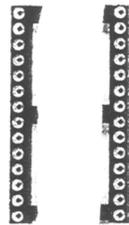
- 1、U4は、16C57なのですが、将来SX28を使用してバージョンアップする場合があります。(SX28はこのキットで書込ができるので、ソフトをダウンロードして作ることができます。)

ICソケットは、600ミル用ですので、将来にそなえて、中央の棧をとり、14ピンシングル2本にして、それぞれ取り付けてください。

切り離す

14ピン 2本

取り付ける



- 2、ICソケット(U6を除く)、抵抗、コンデンサ、ダイオード等の高さの低い部品から取り付けます。
- 3、3端子レギュレータ、セラロック、LED等を取り付けます。3端子レギュレータはあらかじめリードを曲げてから取り付けてください。LEDは基板印刷の・印がカソード(リードの短い方)です。セラロックは真ん中のリードがGNDですので、左右2本の極性はありません。
- 4、ゼロプレッシャーソケット(U6)を取り付けます。ソケットは使わずに基板に直接半田付けします。レバーはR16、17側に向くようにします。
- 6、Dサブ9P、電源ジャック基板を半田付けします。Dサブ9P用ネジは付属していません。(通常はネジ止め無しで使用できます。)
- 7、このキットはACアダプタの極性(芯線+、芯線-)どちらにも対応しています。ご使用になるACアダプタによりJP3を次のように配線してください。

A, 芯線+ (+) (●) (-) の場合

B, 芯線- (+) (●) (-) の場合

1—3

2—4

1 3

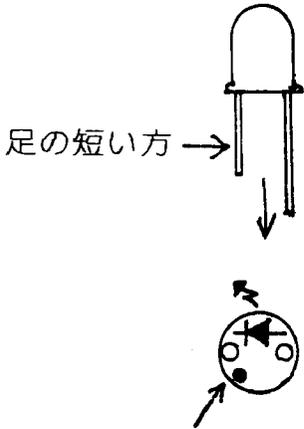
2 4

- 8、JP1、JP2、JP3は何も接続しません。U1、4、5を差す前に一度電源を入れ電源LED(D1)が点灯することを確認してください。
- 9、もう一度、部品・部品の向き・半田付け等を確認し、OKならばIC(U1・U4・U5)をICソケットにさして基板の完成です。

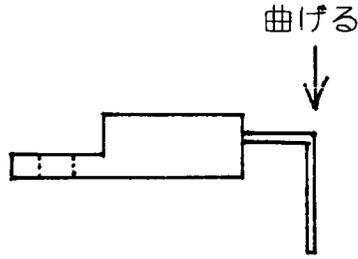
● D 1, 2 (LED)

● U 2 (78 (M) 05)
U 3 (N J M 3 1 7)

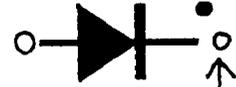
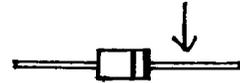
● D 3, 4 (ダイオード)



● 印が足の短いほう

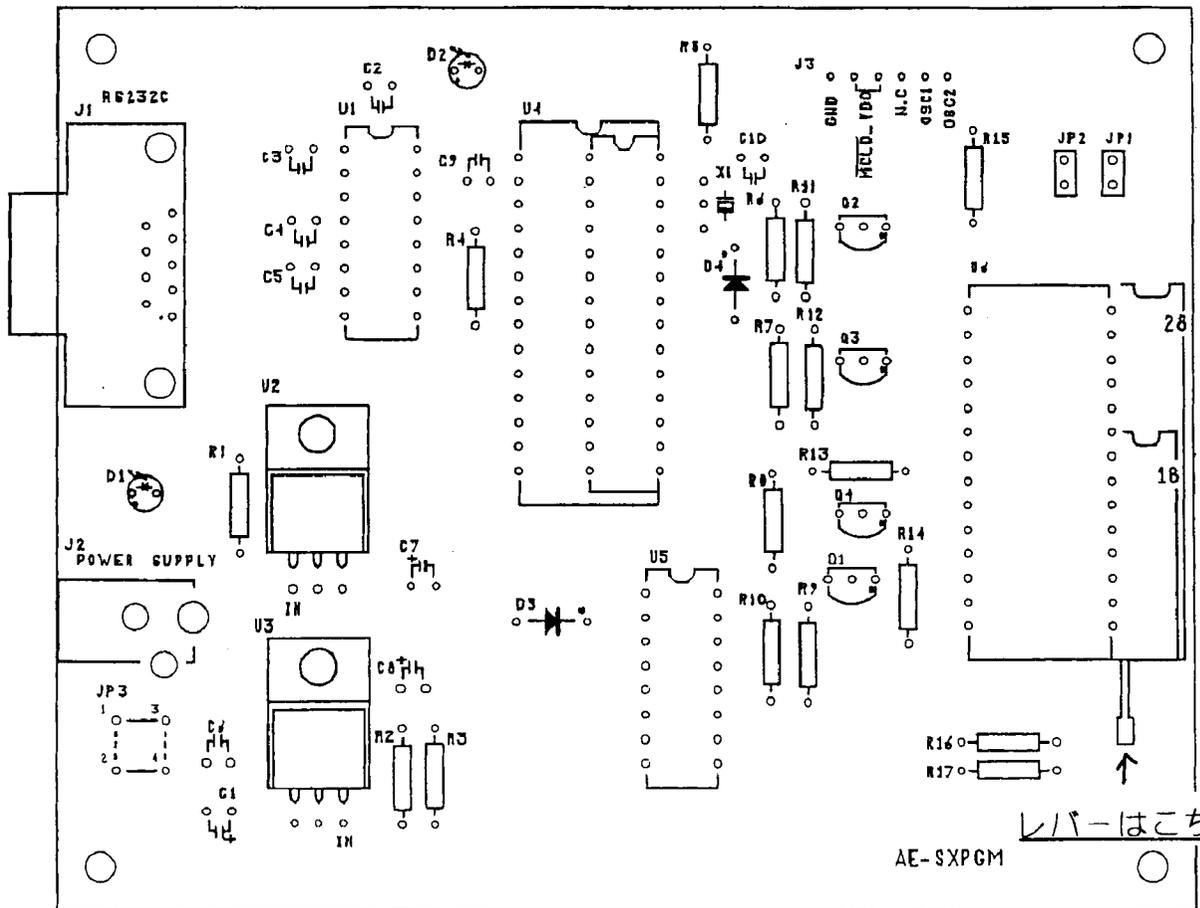


線の有る方がカソード



● 印がカソード

【部品配置図】



AE-SXPGM

■ソフトのインストール■

このキットにはCD-Rで次のソフトがはっています。
各ソフトはWINDOWS 98/95パソコンで動作します。

1、CD-Rの内容

¥WRITER	ライターコントロールソフトと使い方のドキュメント
¥ASM	アセンブラ、シュミレータソフト、サンプル
¥DATA	各CPUのソフトウエアハードウエアマニュアル
¥SOURCE	ライターコントロールソフトの参考ソースファイル
¥ADOBE	アクロバットリーダー
¥DEMO	動作チェック用のサンプルプログラム

が、それぞれのディレクトリ（フォルダ）に入っています。

2、ライターコントロールソフトのインストール

CD-Rの¥WRITERのSETUPをWINDOWSで実行してください。

画面に従ってインストールするとライターコントロールソフトがWINDOWSにインストールされます。

インストール終了後、タスクバーのスタートのプログラムにSXPRGが出来ていません。

ライターコントロールソフトの使い方はCD-Rの¥WRITERにPDF形式でSX_PGM.PDFがはっています。また、インストール後は、ヘルプファイルが生成されますのであわせてお読みください。

3、アセンブラ、シュミレータのインストール

WINDOWSで、¥Program Files¥Scenixというフォルダを作り、そこにCD-Rの¥ASM内のファイルとフォルダをすべてコピーしてください。

SXASMがアセンブラ、SXSIMがシュミレータです。それぞれWINDOWSから直接実行してください。

Secnix-sxasm.exe	アセンブラ
sxsim.exe	シュミレータ
sxsim.ini	シュミレータイニシャルファイル
cst.wpd .rtf	アセンブラ、シュミレータの説明（英文）
includes（フォルダ）	アセンブラ用インクルードファイル
sample（フォルダ）	サンプルソースファイル

アセンブラの使い方は、CST.WPDをお読みください。

★注意★

SXASM.EXEはソースファイルでスペースを開けるときに『TAB』を使用してはいけません。『スペース』を必要な数だけご使用ください。

『TAB』を使用した場合、『エラー』にならずその行をコメントとしてアセンブルする場合があります。

4、SX18AC、28ACソフトウエア、ハードウエアマニュアルはCD-Rの¥DATAフォルダにPDF形式で入っています。

これらのPDF形式ファイルを読むにはアクロバットリーダーが必要です。

アクロバットリーダーは、¥ADOBEに入っていますのでそれをご利用ください。

★注意★

CD-R内のファイルはすべてリードオンリー属性になっています。

ソースファイルやイニシャルファイルなどは、そのプロパティ開き、属性を解除してください

■電源について■

電源は15V以上、200mA程度の電源をご用意ください。

このキットには、電源入力用のDCジャック（J2）が基板に付いています。DCジャックの極性は基板のJP3により、芯線+、芯線-のどちらかに設定出来るようになっております。ご使用になる電源の極性とJP3を十分に確認してから、電源を入れてください。

■基板単体での動作テスト■

このキットは動作チェックモードがあります。電源を入れると電源表示LED（D1）が点灯し動作チェックモードになり、BUZZY LED（D2）が4回点滅します。これにより、コントロールIC（U4）が正常に動作していることが確認できます。

動作チェックモードはパソコンとの接続に関係なく動作します。

BUZZY LED（D2）4回点滅後、自動的にパソコン接続動作モードになります。

BUZZY LED（D2）は書き込み、読み出しなどCPUにアクセスしている時に点灯点滅します。

電源LED（D1）は電源をいれている間、常時点灯します。

■パソコンとの接続■

このキットはRS232C（COMポート）でWINDOWSパソコンに接続します。

COMポートは、COM1～COM9に対応しています。

ケーブルは一般のDサブストレートケーブルで接続してください。

パソコン接続ケーブルはキットに付属していません。

（Dサブ9Pストレートケーブル 別売1本¥400.）

■動作の説明■

このキットはパソコンでコントロールされ、動作します。

単体ではチェックモードのみ行なえます。

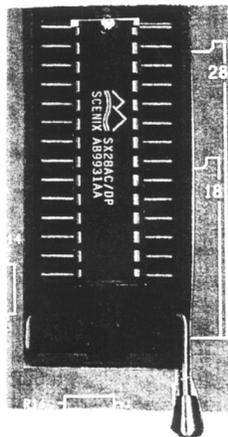
- 1、BUZZY LED（D2）・・・電源投入直後4回点滅（動作チェックモード）その後は書込、読み出しなど、BUSY中に点灯点滅します。

BUZZY中は電源を切ったり、書込中のCPUをはずしたりしてはいけません。

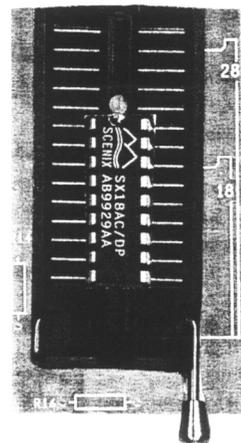
- 2、電源LED（D1）・・・キットに電源が入っている時に点灯します
- 3、ゼロプレッシャーソケット（U6）・・・読み書きするCPUをいれます。

18ピン、28ピンとも基板印刷のマークにあわせて、ゼロプレッシャーソケットにさしてください。

SX28AC



SX18AC



■効率よく開発するために■

当社では、より効率よく開発するためのソフトとして、Cコンパイラを発売しています
Grich RC 社製 SnXC Cコンパイラ 1セット ¥12,000.
ぜひご利用ください。

■実際に書き込んで動作させてみよう■

ライターハードのチェックを兼ねてSX18ACに簡単なサンプルプログラムを書き込んで動作させます。

LEDがナイトライター風に点滅するプログラムです。CD-Rの¥DEMOの『サンプルプログラムについて』が動作の説明と回路図ですので、あわせてご覧ください。

1、ソフトの準備

アセンブラを使い、サンプルのDEMOSX.ASMから、書き込み用のHEXファイルDEMOSX.HEXをつくります。

①CD-Rの¥DEMO¥DEMOSXのDEMOSX.ASMとDEMOSX.INCをアセンブラの入っている¥Program Files¥Scenixというフォルダにコピーしてください。

②WINDOWSの『エクスプローラ』で¥Program Files¥Scenix内のsxasm.exeをクリックしアセンブラを起動してください。

③『Open』で『DEMOSX.ASM』を選んでください。

④ソースファイルを選択するとすぐアセンブルされ、リストファイル、HEXファイルが生成されます。xを押しアセンブラを終了して、DEMOSX.HEXが出来ていることを確認してください。

2、書き込み

プログラマーキットを使いSX18ACにソフトを書込みます。

SX18ACを1つ用意してください。(まだSX18ACは書込用ソケットに入れないでください。)

①プログラマーキットをパソコンに接続し、電源を入れてください。

BUZY LED(D2)が4回点滅してから、SX18ACを書込用ソケットに入れてください。

②WINDOWSで、SXプログラマーを起動してください。

初期画面でCOMポート=COM1、デバイスタイプ=18pin、リビジョン=Aを選択し、『OK』を押してください。

③『ファイル』の『開く』で先に作ったDEMOSX.HEXを選んで開いてください。

④ファイル読み込み後、『発振モード設定の確認』を聞いてきますので、

外部発振モード	HS(1MHz~50MHz)
Brown-Out Reset	Brown-Out disable
BRO調整ビット	11
プログラムメモリページ	4page, 8bank

に指定してください。

また、その他のチェックをすべてはずしてください。(非選択にする。)

⑤『書き込み』を押し、書き込んでください。BUZY LED(D2)が点滅し、書き込みが開始されます。『ベリファイOK』のメッセージが出れば書き込み成功です

★注意 BUZY LED(D2)が光っている間は、プログラマーが稼働していることを示しています。その間はICの抜き差しは厳禁です。

また、書込用ソケットにICを差したままライターの電源をON, OFFしては、いけません。

3、書き込んだSX18ACを使って、回路を作り、電源を入れるとLEDが順に点灯します。

■PICマイコンとの互換性■

PIC16C54で同じ動作をするソースファイルDEMOPIC.ASMも入っています。

このプログラムは、PIC16C54(56)で動作します。また、PIC用HEXファイルDEMOPIC.HEXは、このSXプログラマーでSX18ACに書き込むとまったくおなじに動作します。(プログラムメモリ=1page 1bank 外部発振=HSの指定は必要)また、ターボをオンにすると、約4倍で動作します。50MHzのセラロックを使用すると、目にも止まらない速さです。(PIC16C54 200MHz相当の速さ)



Chapter 1

SX18AC	50MHz	(75MHz	100MHz)
SX28AC	50MHz	(75MHz	100MHz)

1. 1 序論

SX シリーズは、FLASH メモリ内蔵の、ハイ・パフォーマンスの 8 ビットシングルチップマイクロコントローラです。最新のデザイン技術とプロセステクノロジーを用い、フルスタティック CMOS で、50MHz オペレーションを実現しました。

RISC ライクなアーキテクチャーにより、わずか 43 の命令セットでプログラム可能で、ターボモード時には、プログラム分岐 (3 サイクル) を除き、全てシングルサイクルにて命令を実行します。

1. 2 主な特長

- 50MIPS パフォーマンス (@50MHz)
- シングルサイクル命令実行
- 1 万回書き込み可能な 2048 x 12 ビット Flash プログラムメモリ
- In-system プログラミング
- シングルステップとブレイクポイントデバッグ
- 4MHz RC 発振回路内蔵
- 選択可能なクロックオプション
- 外部発振回路
- 水晶振動子オプション
- アナログコンパレータ (RB0 出力、RB1 入力、RB2 入力+ 各ピンを利用)
- ブラウンアウト検出機能内蔵 (on/off, 4.2V)
- マルチ入力ウェイクアップ機能(MIWU)内蔵 (8 ピン)
- シンク/ソース電流 30mA (全出力)
- 1998 UL のサポート 信頼性の高い内部バス
- 統合開発環境 (SX-Key)
 - エミュレータケーブル
 - シングルステップ、リアルタイム (ブレイクポイント) デバッグ機能、エディタ

1. 2. 1 CPU 部の特長

- 20ns 命令サイクル (50MHz 動作時)
- スタティックデザイン (DC~50MHz 動作)
- 43 命令
- 8 レベル・ハードウェアスタック選択可能
- 一定割り込み応答時間 (60ns 内部、100ns 外部@50MHz)
- 割り込み時の PC, W (Work), STATUS, FSR の各レジスタのセーブ/リストア
- Wレジスタからの RTCC の扱いが容易

1. 2. 2 周辺及び I/O 部の特長

- プログラムにより入出力選択可能 (各ピン)
- TTL/CMOS レベル選択可能 (入力ピン)
- 内部プルアップ選択可能 (全ピン: ~20k Ω to VDD)
- ポート B, C 入力をシュミットトリガーとして選択可能
- シンク/ソース電流 30mA (全出力)
- シンメトリカル・ドライブ (RA 出力: Vdrop +/-)

1. 3 アーキテクチャ

他のマイクロコントローラに類を見ない SX シリーズの高いパフォーマンスは、卓越した特長と機能により実現しています。エンハンスド・フェッチ・デコード・実行・ライトバック・パイプラインは、SX に 1 命令 1 クロックで命令を実行させ、50MHz 動作時には 20ns の命令サイクルを実現しました。

SX シリーズはハーバードアーキテクチャのモデルに基づき開発されており、このアーキテクチャでは、プログラムコードとデータ値を個別のメモリ領域に格納して、異なったバス経路で転送し最大限のバンド幅を確保しています。

SX28/20/18AC シリーズは、2K x 12bit の内部 Flash プログラムメモリと 136 バイトの RAM を持っています。RAM は直接または間接にアドレッシング可能です。全てのファンクション・レジスタは、データメモリ (W レジスタを含む) にマップされます。

ALU は、8 ビット幅で、算術演算と論理演算の能力を持ちます。

Wレジスタは、ALU用のワークレジスタです。Wレジスタは通常 2 オペランド命令の内の 1 オペランドを保持し、命令の実行に従って、ALU は、STATUS レジスタの Carry (C), Zero (Z), and Digit Carry (DC) フラグの値に影響します。

SX シリーズは、外部回路コストを削減するために各種機能を内蔵しています。

パワー・オン・リセット (POR) とデバイス・リセット・タイマーは、外部リセット回路を必要としません。

また、内蔵の 4 MHz クロックを持っており、外部発振回路を含めると 5 種類の発振回路から選択可能です。

消費電流を抑えるスリープモード、ウォッチドッグタイマやコードプロテクト機能を持ち、トータルシステムコストを減らすことができます。

1.6 Programming and Debugging Support

SX devices are supported by complete development tool packages offered by third-party vendors. Each development tool package provides an integrated development environment including editor, macro assembler, debugger, and device programmer. For more information on the available development tool packages, contact Scenix Semiconductor.

1.7 Applications

Emerging applications and advances in existing ones require higher performance while maintaining low cost and fast time-to-market.

SX devices provide solutions for many familiar applications such as process controllers, electronic appliances/tools, security/monitoring systems, and telecommunication devices such as FSK modems with DTMF detection/generation and Caller ID functions. In addition, the enhanced throughput of the device allows efficient development of software modules called “Virtual PeripheralTM modules” to replace on-chip hardware peripherals. The concept of Virtual PeripheralTM provides benefits such as simple implementation, reduced component count, fast time to market, increased flexibility in design, and overall system cost reduction.

Here are some examples of Virtual PeripheralTM applications:

- Serial interfaces such as I2CTM, MicrowireTM, SPI, IR transceivers
- Frequency generation and measurement
- Spectrum analysis
- Multi-tasking, interrupts, and networking
- Resonance loops
- DRAM drivers
- Music and voice synthesis
- PPM/PWM output
- Delta/Sigma ADC
- DTMF generation/detection
- FSK generation/detection
- Quadrature encoder/decoder
- Proportional Integral Derivative (PID) and servo control
- Video controller

Table 1-1 is a list of the available SX device packages and the corresponding number of pins, number of I/O pins, program (flash) memory size, and general-purpose RAM size. Use this table as a guide for ordering the parts that fit your requirements.

Table 1-1 Device Package Names

Device	Pins	I/O	EE/Flash (Words)	RAM (Bytes)
SX18AC/SO	18	12	2K	136
SX18AC/DP	18	12	2K	136
SX20AC/SS	20	12	2K	136
SX28AC/SO	28	20	2K	136
SX28AC/DP	28	20	2K	136
SX28AC/SS	28	20	2K	136
SX48BD/TQFP	48	36	4K	256 + 15 global regs.
SX52BD/PQFP	52	40	4K	256 + 15 global regs.

Figure 1-3 is a diagram showing the general naming conventions for SX family devices. The part number consists of several fields that specify the manufacturer, pin count, feature set, memory size, supply voltage, operating temperature range, and package type, as indicated in Figure 1-3.

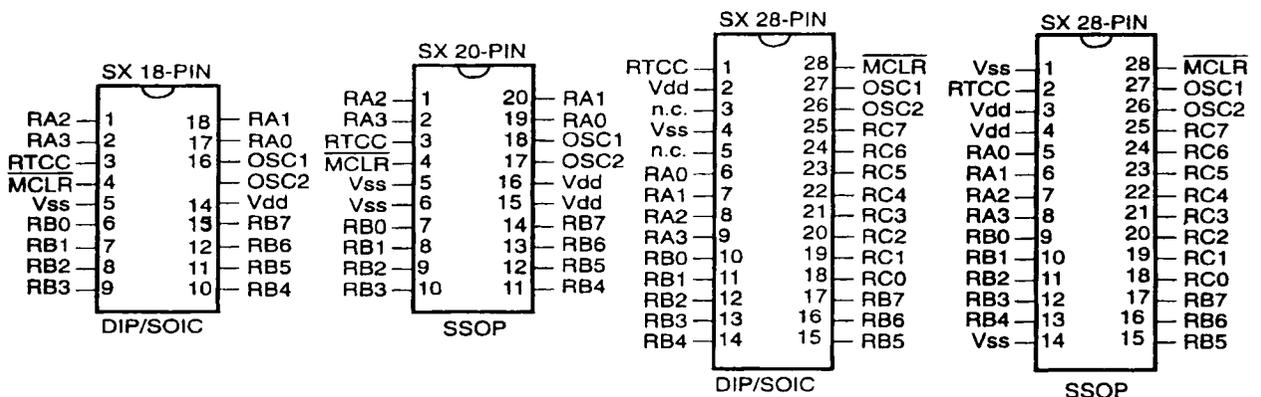
Throughout this manual, the term “SX” refers to all the devices listed in Table 1-1, except where indicated otherwise.

1.8 Part Numbers and Pinout Diagrams

This user’s guide describes the following Scenix SX microcontrollers:

- SX18AC, SX20AC, and SX28AC microcontrollers (with 2K program memories)
- SX48BD and SX52BD microcontrollers (with 4K program memories and multi-function timers)

The SX18/20/28AC devices are available in the pin configurations shown in Figure 1-1. These devices are functionally the same except that the 18-pin and 20-pin devices do not have the port pins RC0 through RC7. Therefore, Port C cannot be used in the smaller packages.



2.1 Introduction

The SX device is a complete 8-bit RISC microcontroller with an electrically erasable (flash) program memory and in-system programming capability. The device can operate with a clock rate of up to 50 MHz and can execute instructions at a rate of up to 50 million instructions per second.

The SX device has multi-pin I/O ports, an internal oscillator, a Watchdog timer, a Real-Time Clock/Counter, an analog comparator, power-on and brownout reset control, and Multi-Input Wakeup capability. Figure 2-1 is a block diagram showing the core features of the basic device. Additional features are available with some SX family members. For example, some devices offer more RAM, a larger EEPROM program memory, or additional peripheral modules such as multi-function timers.

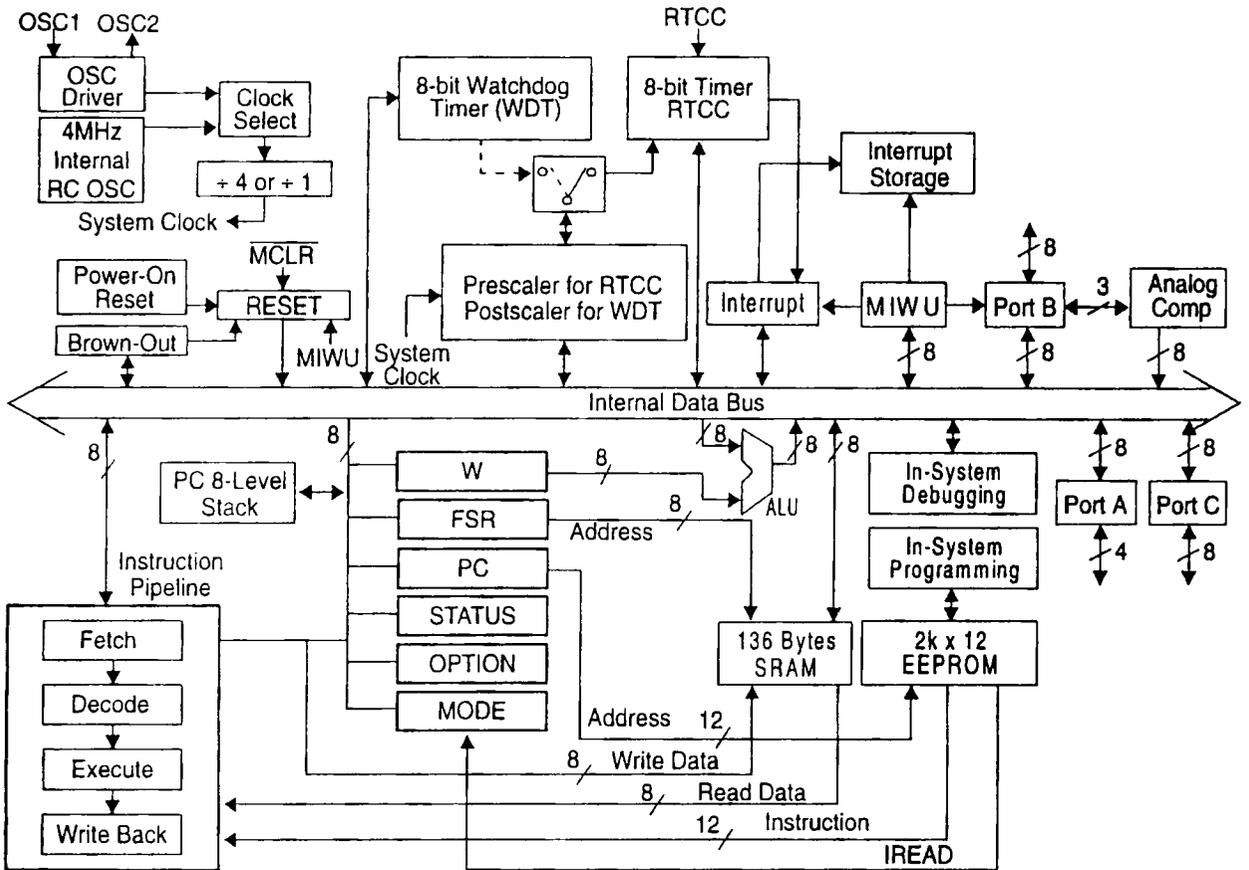


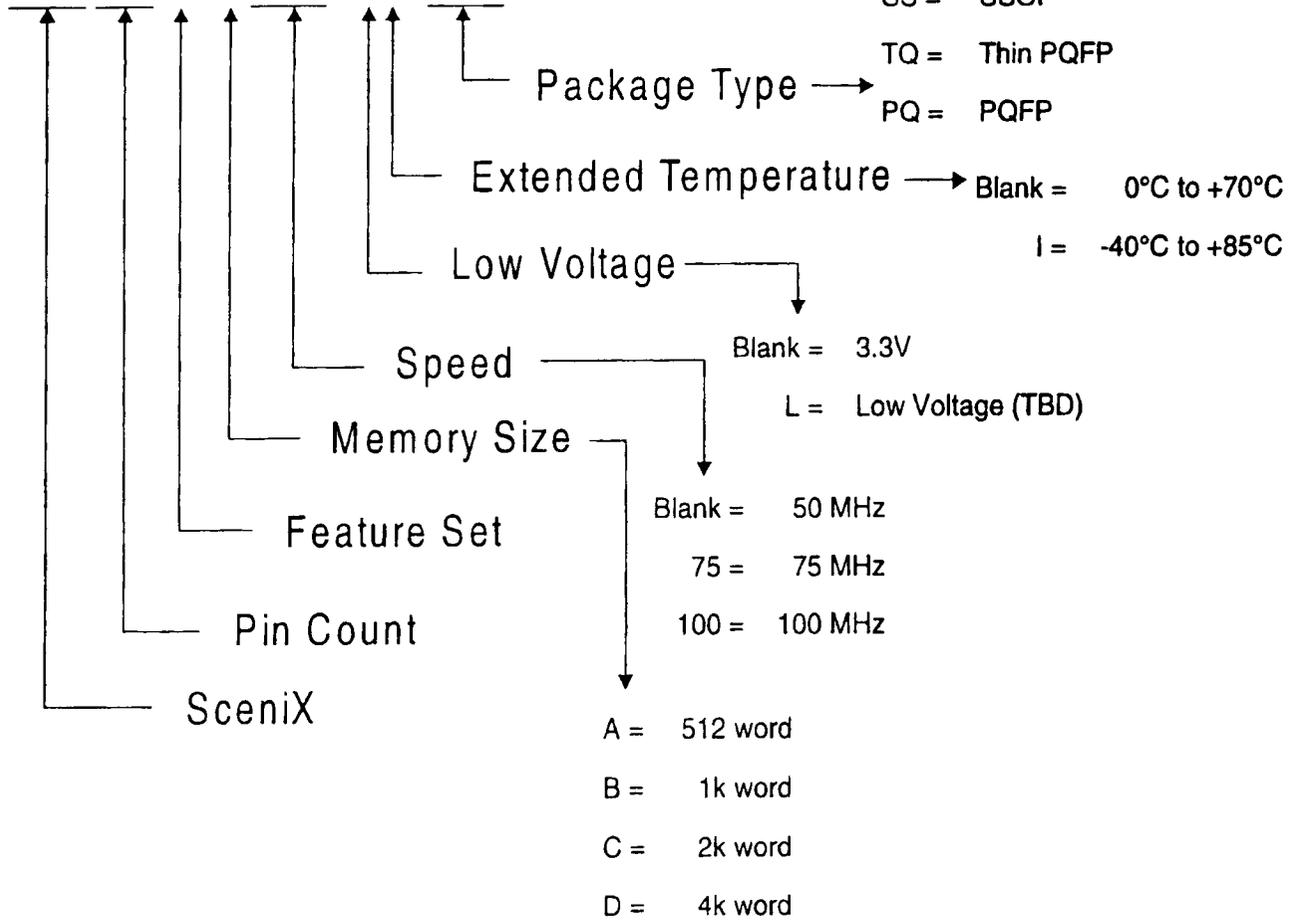
Figure 2-1 SX28AC Block Diagram

Table 1-2 Pin Descriptions

Name	Pin Type	Input Levels	Description
RA0-RA7	I/O	TTL/CMOS	Port A bidirectional I/O pin; symmetrical source / sink capability
RB0	I/O	TTL/CMOS/ST	Port B bidirectional I/O pin; MIWU input; comparator output
RB1	I/O	TTL/CMOS/ST	Port B bidirectional I/O Pin; MIWU input; comparator negative input
RB2	I/O	TTL/CMOS/ST	Port B bidirectional I/O pin; MIWU input; comparator positive input
RB3-RB7	I/O	TTL/CMOS/ST	Port B bidirectional I/O pins; MIWU inputs
RC0-RC7	I/O	TTL/CMOS/ST	Port C bidirectional I/O pins
RD0-RD7	I/O	TTL/CMOS/ST	Port D bidirectional I/O pins
RE0-RE7	I/O	TTL/CMOS/ST	Port E bidirectional I/O pins
RTCC	I	ST	Input to Real Time Clock/Counter
$\overline{\text{MCLR}}$	I	ST	Master Clear reset input – active low
OSC1/In/Vpp	I	ST	Crystal oscillator input - external clock source input
OSC2/Out	O	CMOS	Crystal oscillator output – in R/C mode, internally pulled to Vdd through weak pullup
Vdd	P	NA	Positive supply pins
Vss	P	NA	Ground pins

SX18ACXX-LI/SO

DP = SDIP
SO = SOP
SS = SSOP
TQ = Thin PQFP
PQ = PQFP



2.3.2 SX18/20/28AC Bank Organization

The data memory of the SX18AC, SX20AC, or SX28AC is a RAM-based register set consisting of 136 general-purpose registers and eight dedicated-purpose registers. All of these registers are eight bits wide. The registers are organized into eight banks, designated Bank 0 through Bank 7.

Each SX instruction that accesses a data memory register contains a 5-bit field in the instruction opcode that specifies the register to be accessed. The abbreviation “fr” represents the 5-bit register address designator. For example, the instruction description “mov fr,W” means that a 5-bit value or label must be substituted for “fr” in the instruction, such as “mov \$0F,W” (to move the contents of the working register W into file register 0Fh).

The SX device can be programmed to use any one of the eight banks at any given time. The three high-order bits in the File Select Register (FSR) specify the current bank number. To change from one bank to another, the program can either write an eight-bit value to the FSR register or use the “bank” instruction. The “bank” instruction writes the three bank-selection bits in the FSR register without affecting the other bits in the register. Bank 0 is selected by default upon power-up or reset.

Within each bank, there are 32 available addresses, ranging from 00h to 1Fh. Table 2-1 shows the organization of file registers in the memory-mapped address space. The numbers along the left side the table (ranging from \$00 to \$1F) show the 32 possible register addresses that can be specified in the instruction. The bank numbers listed across the top (ranging from 0 to 7) are the numbers that can be programmed into the three high-order bits of the FSR register. The entries inside the table show the registers accessed by each combination of register address and bank selection.

The 5-bit register addresses along the left side are shown as they are written in the syntax of the SX assembly language, using a dollar sign (\$) indicating the beginning of a hexadecimal value. Inside the table, the register addresses are shown as 8-bit hexadecimal values.

Table 2-1 RAM Register Map

	Bank 0	Bank 1	Bank 2	Bank 3	Bank 4	Bank 5	Bank 6	Bank 7
\$00	INDF							
\$01	RTCC							
\$02	PC							
\$03	Status							
\$04	FSR							
\$05	RA							
\$06	RB							
\$07	RC							
\$08	08h							
\$09	09h							
\$0A	0Ah							
\$0B	0Bh							
\$0C	0Ch							
\$0D	0Dh							
\$0E	0Eh							
\$0F	0Fh							
\$10	10h	30h	50h	70h	90h	B0h	D0h	F0h
\$11	11h	31h	51h	71h	91h	B1h	D1h	F1h
\$12	12h	32h	52h	72h	92h	B2h	D2h	F2h
\$13	13h	33h	53h	73h	93h	B3h	D3h	F3h
\$14	14h	34h	54h	74h	94h	B4h	D4h	F4h
\$15	15h	35h	55h	75h	95h	B5h	D5h	F5h
\$16	16h	36h	56h	76h	96h	B6h	D6h	F6h
\$17	17h	37h	57h	77h	97h	B7h	D7h	F7h
\$18	18h	38h	58h	78h	98h	B8h	D8h	F8h
\$19	19h	39h	59h	79h	99h	B9h	D9h	F9h
\$1A	1Ah	3Ah	5Ah	7Ah	9Ah	BAh	DAh	FAh
\$1B	1Bh	3Bh	5Bh	7Bh	9Bh	BBh	DBh	FBh
\$1C	1Ch	3Ch	5Ch	7Ch	9Ch	BCh	DCh	FCh
\$1D	1Dh	3Dh	5Dh	7Dh	9Dh	BDh	DDh	FDh
\$1E	1Eh	3Eh	5Eh	7Eh	9Eh	BEh	DEh	FEh
\$1F	1Fh	3Fh	5Fh	7Fh	9Fh	BFh	DFh	FFh

For the first 16 addresses that can be specified in an instruction (00h through 0Fh), the same 16 registers are accessed, irrespective of the bank setting. Therefore, these 16 “global” registers are always accessible. The first eight are dedicated-purpose registers (INDF, RTCC, PC, and so on), and the next eight are general-purpose registers. In Table 2-1, these registers are shown shaded in Bank 1 through Bank 7 to indicate that they are the same registers as in Bank 0.

For the upper 16 addresses that can be specified in an instruction (10h through 1Fh), a different set of registers is accessed in each bank. This allows as many as 128 different registers to be accessed in this memory range, although only 16 are accessible at any given time.

The total number of general-purpose registers is 24 in Bank 0 (from 08h to 1Fh) and 16 in each of the remaining seven banks (from 10h to 1Fh in each bank), for a total of 136 registers. In the SX18AC and SX20AC, an additional general-purpose register is available at address 08h because there is no Port C register occupying that address.

There are two addressing modes for the SX18/20/28AC, called the indirect and direct modes. The addressing mode used for register access depends on the 5-bit “fr” value used in the instruction:

- indirect mode: fr = 00h
- direct mode: fr = 01h through 1Fh

For indirect addressing (fr=00), the File Select Register (FSR) specifies the register to be accessed. FSR is an 8-bit, memory-mapped register (at address 04h) which serves as an 8-bit pointer into data memory for indirect addressing.

For direct addressing with bit 4 of “fr” equal to 0 (fr=01-0F), Bank 0 is accessed and the value of “fr” itself specifies the register to be accessed. In this case, a “global” register in Bank 0 is accessed (01h through 0Fh) and the FSR register is ignored.

For direct addressing with bit 4 of “fr” equal to 1 (fr=10-1F), the three high-order bits of the FSR register specify the bank number accessed, and the five bits of “fr” specify which register in that bank is accessed. In this case, the upper half of a bank is accessed.