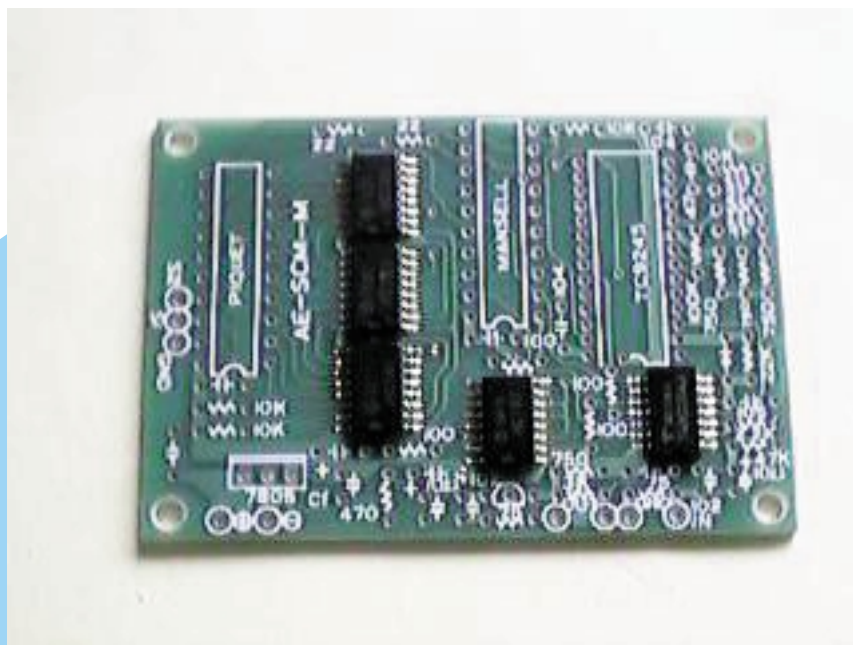


## DAT SCMS規格対応 シリアルコピーマネージャ・キット

マネージャはDATコピー許可、不許可  
信号にかかわらず、コピーを常に  
許可します。



# MD DAT SCMS規格対応

# SERIAL COPY MANAGER

## シリアルコピーマネージャ

### ◆DAT、SCMS規格とは◆

DAT間デジタルコピー時の「あれしちやいけない、これしちやいけない」と言う決りです。この規格によれば、生録や自宅多重録音までも一度のみのコピーしか許されません。せっかく「これはすごい」と思って買ったのにこれじゃ台無しです。

またも企業の利害や権利の主張のために、個人の権利が無視されているのです。とつても歪んだ世界ですね。このキットは逆にこの規格を自由に操り個人の権利を思いっきり主張してしまう物です。(但しCDのデジタルコピーについては制限を設けています。)

■あなたが録音した物は個人で楽しむ以外は著作権法上権利者に無断で使用できません■

★シリアルコピーマネージャはDAT間の、デジタル入出力に接続しデジタルコピー時における管理(マネージメント)をする物です。

- ① マネージャはDATのコピー許可、不許可信号にかかわらず、コピーを常に許可します。
- ② コピーしたテープのコピー許可、不許可の指定を可能にします。(fs=44.1KHzは除く)

★マネージャはスイッチ、録音周波数(fs)により4種類のモードを選択します。

■モード1 ■(48KHz, 32KHz)
コピーしたテープは永久にコピー可能になる。
■モード2 ■(48KHz, 32KHz)
コピーしたテープは再コピーができなくなる。
■モード3 ■(48KHz, 32KHz)
コピーしたテープは1度のみ再コピーが可能になる。
■オマケモード ■(44.1KHz、元ソースがCDの場合)
コピーしたテープは再コピーができなくなる。 但し常にマネージャを通すことにより再コピー可。

《SCMS規格に対応していないDATでも48KHz、32KHzではモード①は動作可能です》

■ どうしてコピー出来たり、出来なったり、1回だけ出来たりするのか。

デジタルオーディオ信号にはコピーID(ID6)と言う物が含まれています。これが三通りのコピー制御をします。

ID6	コピー制御
00	コピー許可
01	未定義
10	コピー不可
11	一回のみ可

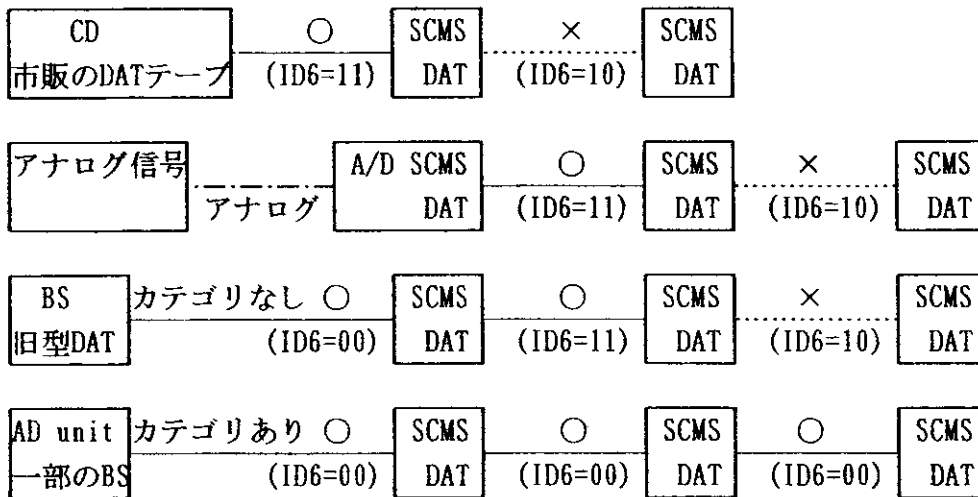
このコピーIDは以前の規格(DAT懇談会)では、可、不可の二通りのみでfsが44.1KHzのデジタルソース(CD)は動作しませんでした。したが、SCMS規格になり「一回のみ可」が追加され、市販のミュージックソース(CD、DAT)一回のみのデジタルコピーが可能となりました。

デジタルオーディオ信号での実際のコピーIDはコピー許可ビットと、カテゴリで現われ、このカテゴリとは自分は何々であるという信号で、例えばカテゴリがCDであればコピー許可ビットがコピー不可であっても、ID6=11とみなされ、一回のコピーができます。

このように自分は何々であるというカテゴリが大切になり、このカテゴリを持たないものが問題になります。つまり名前を持たないソースのコピー許可ビットがコピー可であってもは名前がないため「あやしきはうたがえ」とみなされ、一回しかコピーできません。

このカテゴリを持たない代表的なものに、DATのADコンバータを使用した録音(生録や、音楽アナログ入力録音)、BSの一部、初期のDATです。これらは分からないからと制限されてしまうのです。

■ SCMS伝送規格 ■ (ちょ~とややっこしい)



☆注意 ———— デジタル伝送      ..... デジタルコピー不可      - - - - - アナログ伝送

■ シリアルコピーマネージャの動作

マネージャはコピー許可ビットおよびカテゴリを制御し、名前をつけてあげます。その名前はモードにより四種類用意されています。

モード	コピー許可ビット	カテゴリ	結果
1	○	DAT	ID6=00
2	×	DAT-P	ID6=10
3	○	無名	ID6=11
オマケ	×	CD	ID6=10

fsが48KHzの場合及び32KHzの場合は、モードスイッチをセレクトすることによりID6を自由に選べます。元のソース(除CD)が何であってもこの制御ができ、いかなるコピーモードにも設定できます。つまり自分で作ったオリジナルテープの著作権を自分で設定でき

ることになるのです。コピー許可、不許可、自分でSCMS規格の制御ができます。

オマケモードについては、fsが44.1KHzの場合、自動判別でこのモードになります。fsが44.1KHzのソースはCDしか現在ではなく、CDのダビングでは現状の規格で十分と考えています。レンタルが有料で許可されている現在、何度もダビングするのは個人の権利の主張は当たらないよね。

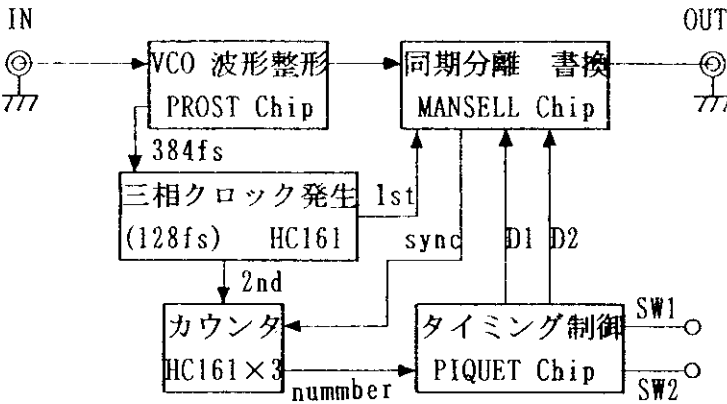
(作者談「よいCDはちゃんと買おうよね。」私は一応ミュージシャン。)

### ■技術的な話

デジタルオーディオインターフェースでは信号をシリアルにて伝送しています。この転送速度は一サンプリング周期(fs)で64bit構成です。fs=48KHzの場合、 $48\text{KHz} \times 64 = 3072\text{KHz}$ の転送レートつまり3MHzもの高速で信号が送られてきます。モデムなどの9600ボー(Hz)などカワイイものです。

信号はフレーム構成されており、 $64\text{bit} \times 192 = 12288\text{bit}$ で1フレームを構成しています。この中にコピー許可ビットおよびカテゴリのためのビットが18個含まれています。またこの信号はバイフェーズ変調と言う特殊な変調がかけられ、なかなか処理の難しい信号になっています。この変調や、高速転送レート、フレームビット数の多さなど、かなり取り扱いにくい信号がこのデジタルオーディオインターフェース信号です。

### ■ブロックダイアグラム



### ■キットの動作

このキットでは入力信号を一旦バラバラにするのではなく、シリアル信号のまま加工しています。これにより高価なオーディオインターフェースICをインテリジェントに用いるのではなく、ハードロジックにて処理します。

試作段階では、TTL ICが20個以上で構成されていました

が、GALなどのプログラマブル・ロジック・デバイス(PLD)を用い、かなりの部品点数削減と作りやすさを実現しています。(1個のGALに6個程度分のTTLが入っている。)これらのオリジナルチップには名前としてPROST, MANSELL, PIQUETと名付けてあります。

入力したDATEはHCU04によりTTLレベルに変換されPROST Chipに入力されます。PROST Chipはその信号に同期した、384fs(約12M~18.5MHz)を発生し、またDATE波形をきれいに整えます。384fsはHC161により三相クロック回路により三分周され1st128fsと2nd128fsが作られます。整形されたDATEはMANSELL Chipに入力され、まずフレームの先頭(sync)を分離します。この号令でカウンタが動きだし、DATEに同期したビットナンバをPIQUET Chipに入力します。ビットナンバ及びSW信号によりPIQUET Chipは書換えるタイミング及びデータを発生します。PIQUET ChipよりD1, D2を受けMANSELL ChipはDATE信号を書換えバッファを経たのちに出力となります。

全体は非常に高速動作をし、シビアなタイミングで制御されています。PIQUET Chip以外は全て同期式にて設計しています。外来ノイズ等の影響を受ると誤動作しやすく基板上ではベタGNDや、ダンパ抵抗などの嚴重なノイズ対策が施されています。

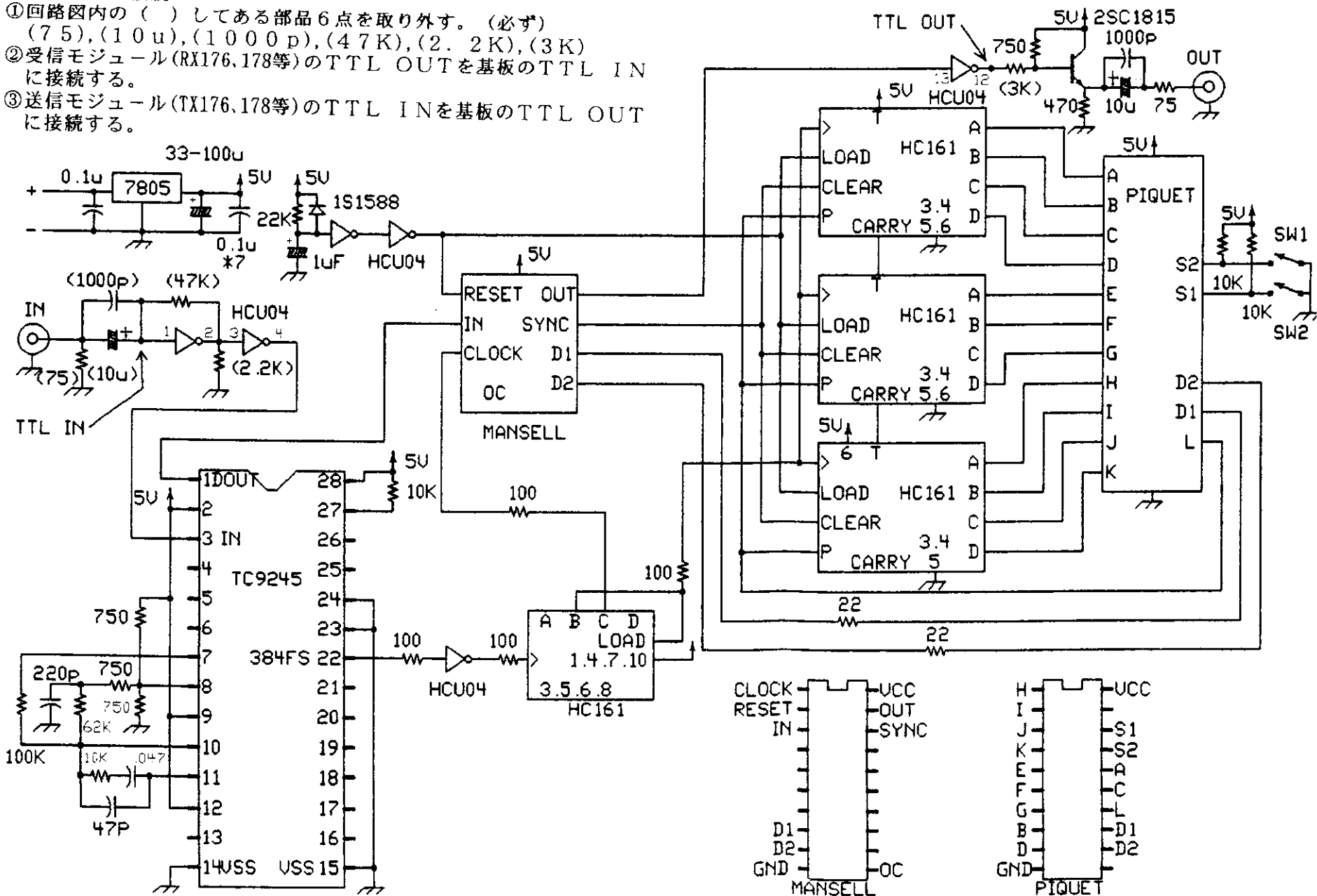
パーツリスト	数		備考(代品)
半導体			
TC9245	1	TC9245	VCO
MANSELL	1	MANSELL	プログラム済PAL
PIQUET	1	PIQUET	プログラム済PAL
74HC161F	4	HC161	同期カウンタ
74HCU04F	1	HCU04	インバータ
78(M)05	1	7805	三端子レギュレータ5V
2SC1815	1	C1815	NPN(同等品の場合あり)
1S1588	1	ガラス管(無表示)	スイッチングダイオード
コンデンサ			
47pF	1	47	セラミックコンデンサ
220pF	1	221	セラミックコンデンサ
1000pF	2	102	セラミックコンデンサ
0.047 $\mu$ F	1	473	フィルムコンデンサ
0.1 $\mu$ F	8	104	積層セラミックコンデンサ
1 $\mu$ F	1	105又は1 $\mu$	積層セラミック又は電解
10 $\mu$ F	2	10 $\mu$	電解コンデンサ
33~100 $\mu$ F	1	33 $\mu$	電解コンデンサ
抵抗			
22 $\Omega$	2	赤赤黒金	1/8カーボン抵抗
75 $\Omega$	2	紫緑黒金	1/8カーボン抵抗
100 $\Omega$	4	茶黒茶金	1/8カーボン抵抗
470 $\Omega$	1	黄紫茶金	1/8カーボン抵抗
750 $\Omega$	4	紫緑茶金	1/8カーボン抵抗
2.2K $\Omega$	1	赤赤赤金	1/8カーボン抵抗
3K $\Omega$	1	橙黒赤金	1/8カーボン抵抗
10K $\Omega$	4	茶黒橙金	1/8カーボン抵抗
22K $\Omega$	1	赤赤橙金	1/8カーボン抵抗
47K $\Omega$	1	黄紫橙金	1/8カーボン抵抗
62K $\Omega$	1	青赤橙金	1/8カーボン抵抗
100K $\Omega$	1	茶黒黄金	1/8カーボン抵抗
その他			
AE-SCM-M	1	AE-SCM-M	専用基板 両面スルーホール

■ パーツについて ■

- ★まず最初にパーツチェックを行ってください。パーツには万全を期しておりますが、万が一不足の場合は、製作前にお申し出ください。
- ★ICは全てCMOSです。静電破壊の恐れがありますので取り扱いには十分注意してください。
- ★トランジスタ、ダイオード、コンデンサは代品の場合がありますので、確認してください。
- ★抵抗は超小型(1/8W)タイプを使用しています。色帯が分かりにくい場合はテストで確認してください。

光コネクタの接続

- ①回路図内の ( ) してある部品6点を取り外す。(必ず)  
(75), (10u), (1000p), (47K), (2.2K), (3K)
- ②受信モジュール(RX176,178等)のTTL OUTを基板のTTL INに接続する。
- ③送信モジュール(TX176,178等)のTTL INを基板のTTL OUTに接続する。





### ■当キット基板での半田付諸注意

足の長いパーツについてはノイズの影響を受けにくくするため、パーツの根元まで押し込み半田付してください。一般的な足のフォーミングは当キットでは御遠慮ください。

基板半田面はベタGNDになっています。このためパーツの足をベタGNDに半田付する際、かなりの熱量を必要とします。まずGND半田付部を半田ゴテの平面部で十分過熱の上、半田を流しこんでください。この際GND過熱時はコテ先がパーツの足に触れぬよう行い、パーツの熱破壊を防いでください。

### ■CRパーツの取付け

- ①フラットICの取付け後、まず抵抗を取付けます。パーツリストから十分に色帯を間違わぬよう注意します。
- ②ダイオードを取付けます。向に注意してください。
- ③セラミックコンデンサを取付けます。22pF、1000pF、0.1 $\mu$ Fの順に取付けます。向はありません。
- ④1 $\mu$ Fを取付けます。材質が積層セラミック(青)の場合は向がありませんが、電解コンデンサ(円筒型)の場合は向がありますので部品配置図の+マークに注意してください。
- ⑤電解コンデンサを取付けます。十分に+/-に注意してください。
- ⑦トランジスタを取付けます。向があります。印字面が基板の外側に向くよう取付けます。
- ⑧マイラ(セラミック)コンデンサ0.047 $\mu$ Fを取付けます。向はありません。
- ⑨PROST, MANSELL, PIQUETを取付けます。切欠きマークに合わせ、挿入し、上記の注意をよく守り半田付してください。
- ⑩7805を取付けます。向は外側に印字面が向くようにしてください。

以上で基板上半田付はおわりですが部品ミス半田ブリッジ、不良がないか、十二分に確認してください。

### ■電源について

電源には5Vの安定化回路が含まれている関係で、8~12V/200mA程度のものご用意ください。ACアダプタ可。

まず電源を接続し、電流を測定してください。電源電流は110~120mAです。異常の場合は直ちに電源を切り放し、再度見直しを行ってください。

回路に正しく5Vが供給されているか確認を取ってください。

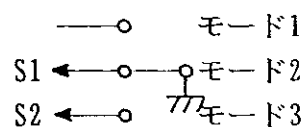
### ■引き回しなど

入出力端子には当キットでは同軸伝送を対象にしていますので、RCAピンジャックを 사용합니다。整合インピーダンスが75 $\Omega$ ですので、基板端子間の引き回しが長くなる場合、75 $\Omega$ 系の同軸ケーブル(1.7C2V、3C2Vなど)を用いてください。(映像系のビデオコードと一緒に物です。)10cm以内なら何でも可。

スイッチ(SW1、SW2)には一個で済みます場合、一回路の midpoint OFF 付きのトグルスイッチ、又は1回路3接点のロータリスイッチなどが使えます。配線材は何でも可。

SW1	SW2	モード
OFF	OFF	1
ON	OFF	2
OFF	ON	3
ON	ON	3

★ロータリを使う場合



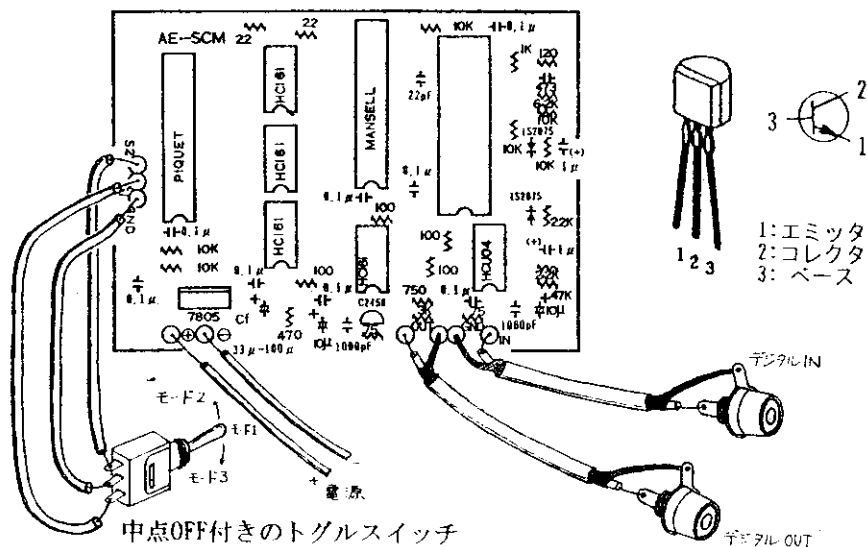
### ■動作実験

とくに調整箇所はありませんので、ミスがなければそのまま動作をします。DATの入出力間に挿入し、ダビングを行ってください。正常にダビングが出来ていれば完動と考えられます。動作が異常ならば、録音スタートは出来ません。

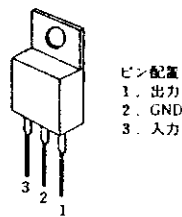
DATが2台ない場合でも、CDとDAT間に挿入し、ダビング出来れば完動と考えて間違いないでしょう。



■同軸コネクタの接続■



7805



1S1588



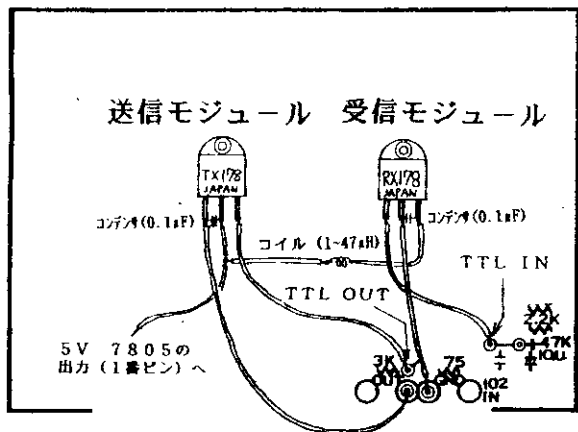
■入出力について

当キットの入出力は同軸、光コネクタに対応しています。両方同時に対応することは、できません。必ずどちらか一方で作ってください。光コネクタはTOTRX172, 176, 178等に対応しています。

■光コネクタ対応にする場合■

- ① 下図の基板部品6点を取り外す。(必ず)  
抵抗 75Ω, 3KΩ, 4.7KΩ, 2.2KΩ  
コンデンサ 1000pF, 10μF
- ② 受信モジュール(RX176, 178等)のTTL OUTを  
基板のTTL INに接続する。
- ③ 送信モジュール(TX176, 178等)のTTL INを  
基板のTTL OUTに接続する。

■光コネクタの接続図■



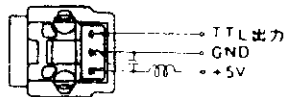
■完成

完成後は必ず金属性のケースに入れてください。前記の通り非常にノイズに弱く、蛍光灯や、調光ノイズで誤動作してしまいます。使用中にもし音が途切れ途切れになったらノイズ誤動作と考えて間違えないでしょう。ケースには電源-入力(GND)で接地してください。又コネクタ部ではケース接地しないようにしてください。電源についても他機との共用はできません。

■注意

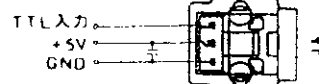
当キット運用に当る一切の責任は当社では追いかねます。個人の権利のもとで、法律違反にならないよう注意してご使用ください。

光受光モジュール  
TORX178



BOTTOM VIEW

光送信モジュール  
TOTX178



AKIZUKI DENSHI 1991-6-4 by GO! Special Thaks to YAZAKI & MIYAZI

御質問は往復葉書か封書にて本社までお願い致します。

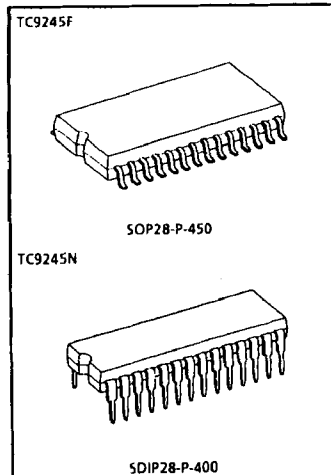
# TC9245F/N

## デジタルオーディオインタフェース用受信復調IC

TC9245F、TC9245Nは、EIAJ「CP-340規格」に準拠したデジタルオーディオインタフェース用受信復調ICです。

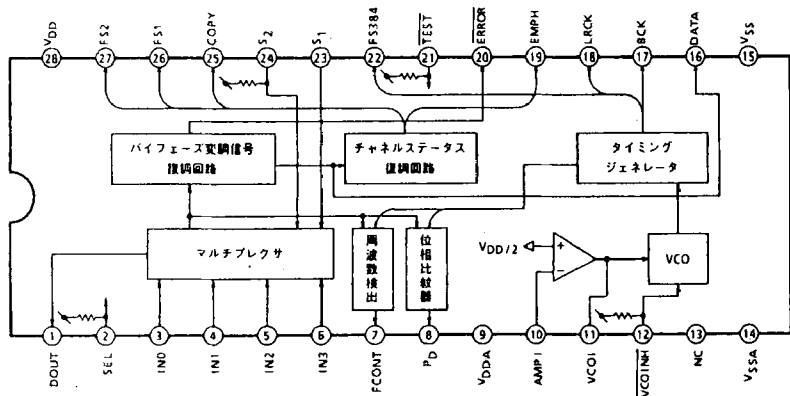
### 特長

- SCMS(シリアル コピー マネージメント システム)に対応しています。
- 4入力対応で、コアキシャルおよび光入力いずれにも対応しています。
- 同期信号の検出とパリティチェックの2種類のエラー検出を行い、エラーが検出されると一定時間出力データにミューティングがかかります。
- 内蔵VCOにより、簡単にPLLを構成できます。
- 疑似ロック防止機能を内蔵しているため、ロックが確実です。
- VCOの発振停止機能付きです。
- CMOSシリコンゲート構造で低消費電力です。
- パッケージは、フラットパッケージ28ピンとシュリンクDIP28ピンの2種類です。



質量 SOP28-P-450 : 0.8g (標準)  
SDIP28-P-400 : 2.2g (標準)

### ブロック図



### 各端子の機能説明

端子番号	記号	機能説明			備考	
		I/O	パラレルモード	I/O		シリアルモード
1	DOUT	0	IN0~IN2 選択出力端子。 IN3 選択時は"L" 固定出力。		ブルダウン抵抗+スイッチ付き。	
2	SEL	1	マイコンインタフェースのモード切り替え入力端子。 "H"またはオープンでパラレルモード、"L"でシリアルモードに対応。		ブルアップ抵抗付き。	
3	IN0	1	デジタルオーディオデータ入力端子。		ブルダウン抵抗+スイッチ付き。	
4	IN1					
5	IN2					
6	IN3					
7	FCONT	0	PLL ミスロック検出信号出力端子。		3ステート出力	
8	P <sub>D</sub>	0	位相比較器位相誤差信号出力端子。		3ステート出力	
9	V <sub>DDA</sub>	—	アナログ電源電圧端子。		—	
10	AMPI	1	LPF用オペアンプ入力端子。		—	
11	VCOI	0	オペアンプ出力端子。(VCO 発振制御電圧出力)		—	
12	VCOINH	1	VCO 発振停止制御用入力端子。		—	
13	NC	—	無接続端子。		—	
14	V <sub>SSA</sub>	—	アナロググランド端子。		—	
15	V <sub>SS</sub>	—	デジタルグランド端子。		—	
16	DATA	0	デジタルオーディオデータ出力端子。		—	
17	BCK	0	ビットクロック出力端子。(32fs)		—	
18	LRCK	0	LRクロック出力端子。 L/R-ch 極性固定。	0	LRクロック出力端子。 L/R-ch 極性可変。	—
19	EMPH	0	エンファシス出力端子。"H"でエンファシスあり。		—	
20	ERROR	0	エラー検出フラグ出力端子。"L"でエラー検出。		—	
21	TEST	1	テスト用入力端子。		ブルアップ抵抗付き。	
22	FS384	0	384fsクロック出力端子。		—	
23	S <sub>1</sub>	1	入力選択端子。	0	192fsまたは128fsクロック出力端子。	—
24	S <sub>2</sub>	1	入力選択端子。	1	マイコンデータ入出力モード切り替え端子。	ブルアップ抵抗付き。
25	COPY	0	コピー禁止フラグ出力端子 "L"でコピー禁止。	I/O	マイコンデータ入出力端子。	ブルアップ抵抗付き。 オープンドレイン出力。
26	FS1	0	サンプリング周波数ビットのデコード出力端子。	1	マイコンデータラッチパルス入力端子。	ブルアップ抵抗付き。 オープンドレイン出力。
27	FS2	0		1	マイコンデータ転送クロック入力端子。	
28	V <sub>DD</sub>	—	デジタル電源電圧端子。		—	

概要説明

1. モード設定について

SEL 端子を“L”もしくは“H”レベルにすることで、交信モードの設定を行います。

パラレル交信はスタティックにモード設定を行い、シリアル交信はマイコンなどから図-1に示すとおり、シリアルデータ、転送クロック、ラッチパルスの3つの信号を入力しモード設定を行います。

表-1 端子名称変換表

端子名称		シリアル交信モード時の機能	
パラレル時	シリアル時	I/O	
S <sub>1</sub>	CKOUT	O	192fsまたは128fsクロックを出力
S <sub>2</sub>	$\overline{I/O}$	I	$\mu$ DATA 端子の入出力モード切り替え “H”で出力、“L”で入力モード
FS1	$\overline{LP}$	I	$\overline{I/O}$ =H : データ出力トリガ信号入力 $\overline{I/O}$ =L : データラッチパルス入力
FS2	SCK	I	データ転送クロック入力
COPY	$\mu$ DATA	I/O	$\overline{I/O}$ =H : チャンネルステータス出力 $\overline{I/O}$ =L : 内部設定シリアルデータ入力

(a) パラレル交信モード : (SEL = H)

このモードでは、FS1 および FS2 の2ビットでサンプリング周波数をデコード出力し、S<sub>1</sub> および S<sub>2</sub> で入力データ (内部取り込み) と DOUT 出力データの関係を下表のとおり設定します。

表-2 サンプリング周波数エンコード表

FS2	FS1	標本化周波数
L	L	44.1kHz
L	H	—
H	L	48kHz
H	H	32kHz

表-3 入出力設定表

S <sub>2</sub>	S <sub>1</sub>	内部処理	DOUT 端子
L	L	IN0	IN0
L	H	IN1	IN1
H	L	IN2	IN2
H	H	IN3	“L”固定

(b) シリアル交信モード : (SEL = L)

このモードでは、データ入力モードで前記S<sub>1</sub> および S<sub>2</sub> を入力し、データ出力モードで表-5に示す各チャンネルステータス信号を外部出力します。

以下、簡単にデータ入力モードおよび出力モードについて説明します。

● データ入力モード : ( $\overline{I/O}$  = L)

このモードでは、S<sub>1</sub>、S<sub>2</sub>、LRS、192S の4つのビットが入力できます。

各ビットは、SCK の立ち下がりエッジでIC内部へ取り込まれ、 $\overline{LP}$  の立ち下がりエッジで内部モードを更新します。

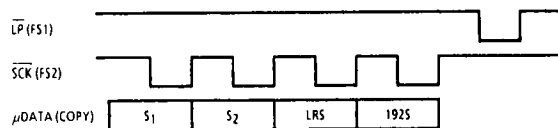


図-1 シリアルデータ入力タイミング

表-4 シリアルデータによる内部設定表

シリアルデータ	機能説明
S <sub>1</sub> , S <sub>2</sub>	パラレル設定モード時のS <sub>1</sub> 、S <sub>2</sub> 端子と同一動作
LRS	LRCKの位相を変える。“L”：パラレルモードと同じ、“H”：反転出力
192S	“H”：192fsクロックをCKOUT端子から出力 “L”：128fsクロックをCKOUT端子から出力

● データ出力モード : ( $\overline{I/O}$  = H)

このモードで、表-5に示すチャンネルステータス各ビットがモニタ可能です。

各ビットは、シリアルデータとして出力され、図-2にそのタイミングを示します。

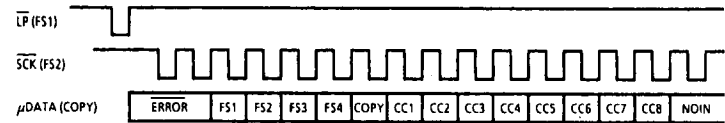


図-2 シリアルデータ出力タイミング

表-5 シリアルデータ出力内容

記号	内容
ERROR	エラー検出結果
COPY	コピーフラグ
CC1~8	カテゴリービット
FS1~4	サンプリング周波数ビット
NOIN	選択された入力端子の無信号検出

注意-1 : SCMSに対応のため、サンプリング周波数ビットはデコードしていません。

また、実際のシリアルデータ出力には、図-3に示すようにデータ1ビットごとにパリティ (先頭ビットERRORからの偶数パリティ) が出力されます。

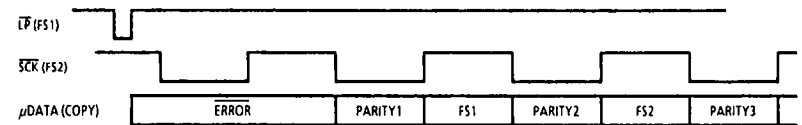


図-3 シリアルデータ出力モードでのパリティ出力タイミング

## 2. エラー検出について

エラーが検出されるとERROR端子を“L”とし、出力データにミュートがかかります。また、チャンネルステータスのラッチ動作も禁止し、前値をホールドします。ノーエラーの状態が下表の時間続くとERROR端子が“H”になり、正常動作となります。

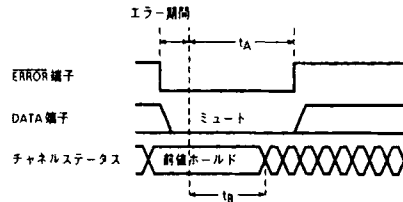


図-4 エラー時の内部動作タイミング

表-6 エラー検出動作の解除時間

サンプリング周波数 (kHz)	ERROR, DATA 端子 $t_A$ (ms)	チャンネルステータス $t_B$ (ms)
32	384.0	288.0
44.1	278.6	209.0
48	256.0	192.0

## 3. 無入力検出について

IN0~3入力信号のエッジの有無を検出し、一定時間エッジがない場合はVCOの発振を自動的に低く抑えます。

表-7 入力データの無入力判定時間

サンプリング周波数 (kHz)	最後のエッジからの時間 (ms)
32	約 1000
44.1	約 750
48	約 700

## 4. ミスロック検出について

入力信号と発振周波数を比較することによりミスロックを検出し、ミスロックから抜けるための信号をFCONT端子から出力します。

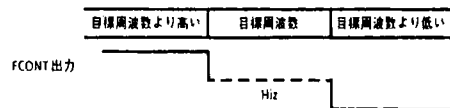
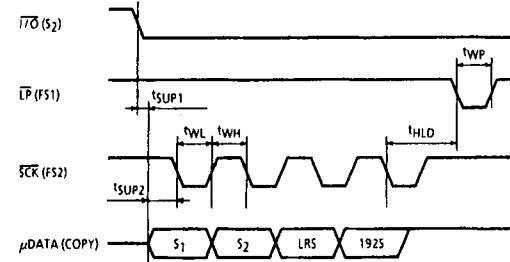


図-5 ミスロック検出動作タイミング

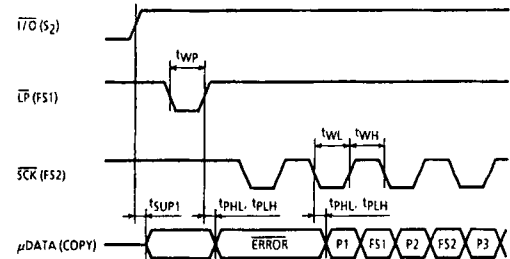
## (2) マイコンインタフェース系タイミング (SEL=L: シリアル受信モード)

項目	記号	測定回路	測定条件	最小	標準	最大	単位
伝達時間	"H"レベル	$t_{PHL}$	—	—	—	1	$\mu\text{s}$
	"L"レベル	$t_{PLH}$	—	—	—	0.2	
ストロークパルス幅	$t_{WP}$	—	LP	0.5	—	—	$\mu\text{s}$
クロックパルス幅	"H"レベル	$t_{WH}$	—	1	—	—	$\mu\text{s}$
	"L"レベル	$t_{WL}$	—	1	—	—	
セットアップ時間	$t_{SUP1}$	—	I/O $\rightarrow\mu\text{DATA}$	0.2	—	—	$\mu\text{s}$
	$t_{SUP2}$	—	$\mu\text{DATA}\rightarrow\text{SCK}$	0.5	—	—	
ホールド時間	$t_{HLD}$	—	SCK $\rightarrow\text{LP}$	0.5	—	—	$\mu\text{s}$

### ● データ入力モード (I/O=L)



### ● データ出力モード (I/O=H)



## 5. デジタルデータ入力端子について

IN0~3の入力部マルチプレクサ構成を図-6に示します。

ほかの端子へのクロストークを考慮し、未使用の端子は内部スイッチのオン/オフ制御で抵抗によるブルダウンが可能です。

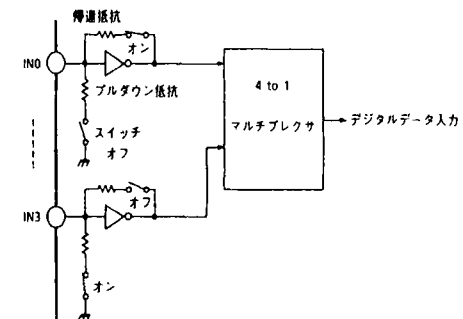


図-6 入力部マルチプレクサ構成

電気的特性 (特に指定のなき場合、 $T_a = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$ )

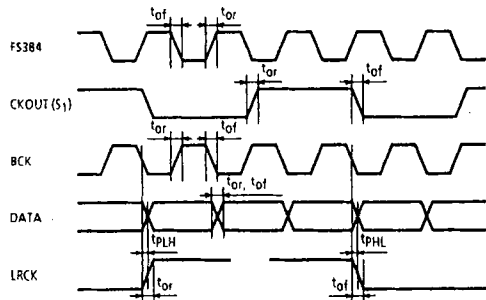
DC 特性

項目	記号	測定回路	測定条件	最小	標準	最大	単位	
動作電源電圧	$V_{DD}$	—	$T_a = -25 \sim 75^\circ\text{C}$	4.75	5.00	5.25	V	
動作電源電流	$I_{DD}$	—	—	—	15.0	25.0	mA	
入力電圧	"H"レベル	$V_{IH}$	VCOINH, TEST, S1, S2, SEL, COPY, FS1, FS2, IN0~3	4.0	—	$V_{DD}$	V	
	"L"レベル	$V_{IL}$	—	0.0	—	1.0		
入力振幅	$V_{IN}$	—	IN0~3	0.4	—	5.0	$V_{p-p}$	
入力電流(1)	"H"レベル	$I_{IH}(1)$	$S_1$ , AMPI	$V_{IH} = 5.0\text{V}$	—	—	1.0	$\mu\text{A}$
	"L"レベル	$I_{IL}(1)$		$V_{IL} = 0.0\text{V}$	-1.0	—	—	
入力電流(2)	"H"レベル	$I_{IH}(2)$	IN0~3	$V_{IH} = 5.0\text{V}$	—	10	—	$\mu\text{A}$
	"L"レベル	$I_{IL}(2)$		$V_{IL} = 0.0\text{V}$	—	-10	—	
トリステートリーク電流	"H"レベル	$I_{TLH}$	FCONT, PD	$V_{IH} = 5.0\text{V}$	—	—	1.0	$\mu\text{A}$
	"L"レベル	$I_{TLL}$		$V_{IL} = 0.0\text{V}$	-1.0	—	—	
出力電流(1)	"H"レベル	$I_{OH}(1)$	EMPH, ERROR	$V_{OH} = 4.5\text{V}$	—	—	-1.0	mA
	"L"レベル	$I_{OL}(1)$		$V_{OL} = 0.5\text{V}$	2.0	—	—	
出力電流(2)	"H"レベル	$I_{OH}(2)$	DATA, BCK, LRCK, FS384, DOUT	$V_{OH} = 4.5\text{V}$	—	—	-2.0	mA
	"L"レベル	$I_{OL}(2)$		$V_{OL} = 0.5\text{V}$	4.0	—	—	
出力電流(3)	"H"レベル	$I_{OH}(3)$	$S_1$ , FCONT, PD, COPY, FS1, FS2	$V_{OH} = 4.5\text{V}$	—	—	-4.0	mA
	"L"レベル	$I_{OL}(3)$		$V_{OL} = 0.5\text{V}$	8.0	—	—	
プルアップ抵抗	$R_{UP}$	—	VCOINH, TEST, S2, SEL, COPY, FS1, FS2	—	20	—	k $\Omega$	
プルダウン抵抗	$R_{DOWN}$	—	IN0~3, DOUT	—	1	—	k $\Omega$	

AC 特性

(1) クロック系およびデータ出力系タイミング

項目	記号	測定回路	測定条件	最小	標準	最大	単位
出力立ち上がり時間	$t_{or}$	—	FS384, BCK, LRCK, DATA	—	—	15	ns
出力立ち下がり時間	$t_{of}$	—	CKOUT ( $S_1$ )	—	—	15	
遅延時間	"H"レベル	$t_{PHL}$	BCK → DATA, LRCK	—	—	25	ns
	"L"レベル	$t_{PLH}$		—	—	25	



最大定格 ( $T_a = 25^\circ\text{C}$ )

項目	記号	定格	単位	
電源電圧	$V_{DD}$	-0.3~6.0	V	
入力電圧	$V_{IN}$	-0.3~ $V_{DD} + 0.3$	V	
許容損失	TC9245F TC9245N	PD	600	mW
			800	
動作温度	$T_{opr}$	-25~75	$^\circ\text{C}$	
保存温度	$T_{stg}$	-55~150	$^\circ\text{C}$	

応用回路例

1. パラレル設定モード

